

## 轉換期를 맞이한 半導體 製造技術

1948년에 Transistor가 美國의 Bell 研究所에서 發明된 이후 이미 36年の 세월이 흘렀다. 그 사이에 IC, LSI, Microprocessor, VLSI 등으로 급속한 技術革新이 이루어져 왔다. 그것은 高集積化, 高機能化, 高信賴度化, 低Cost化 등의 實現에 기울여 온 努力의 歷史에서도 찾아볼 수 있다. 특히 Cost Performance가 우수한 IC를 顧客에 제공하기 위하여 IC Maker는 年 2倍의 集積度 향상을 달성하는 技術에 도전해 왔다.

금후의 VLSI 時代를 겨냥하여, 이 集積度 향상에 대한 微細 加工 技術에 의한 寄與度는 60%가 넘는 것으로 알려져 있다. 이 VLSI의 實現을 위해서는 현재의 技術에 대한 개량과 아직 연구 개발 단계에 있는 最新 技術의 개발을 추진시켜, 제조 단계에서 사용 가능한 技術로 만드는 일이 필요하다. 더구나 이런 것들은 量産 技術의으로도 經濟的으로도 받아들일 수 있는 것이어야만 한다.

### 1. Process 技術의 動向

Process 技術의 변천을 보면 84年の  $2\mu\text{m}$  時代로부터 90년에는 Sub micron 時代로 접어들었다. 이 技術은 Resist를 Sub micron 치수로 露光시켜 각 Mask의 重合 精度를 만족시키고 그 위에 Pattern 형성의 Etching 技術을 개발해야 하며 더구나 經濟的으로 합당한 技術이어야만 한다.

Pattern이 형성된 膜의 두께가 그 폭과 匹敵하기 위해서는 특히 Etching 技術의 개량이 필요

하다.

#### 가. 微細 Pattern 形成

현재 光學露光 System에 의해  $1\mu\text{m}$ 에 가까운 Pattern을 만들 수 있게 되었다.  $1\mu\text{m}$  이에서는 光의 波長에 의한 回折效果 때문에 實現하기가 어렵다. VLSI의 보다 미세한 Pattern 형성에는 電子Beam, X線, Ion Beam 등을 사용하는 露光 System이 개발되어 있다. 예를 들면, 필요한 分解 능력과 重合 精度를 구비한 電子 Beam 直接描畫裝置는 현재 Reticle 用으로 사용되고 있는데 Chip by Chip에 의한 Wafer 全面에 대한 描畫에서는 시간이 오래 걸린다. 또한 이 장치는 高價로 Through-put가 작기 때문에 經濟적인 입장에서 보면 사용하기가 극히 곤란하다.

그러나 電子Beam 描畫는, Wafer가 다소 평탄하지 않아도 영향을 받지 않으며, Computer 制御를 위해 새로운 Mask를 제작하지 않고서도 간단히 Pattern 변경을 할 수 있다는 利點이 있다. 그러나 經濟적으로 활용하려면 (a) 描畫 속도와 描畫면적의 개선, (b) 보다 感도가 높은 Resist의 개발, (c) 高速 Data 處理技術이 필요하다.

다른 방법으로는 X線 Lithography가 있다. 이것은 波長의 제한을 받지 않고 동시 처리할 수 있다. 먼지 粒子에 의한 汚染도 잘 받지 않는다. 현재 실험적인 X線 Mask가 제작되고 있는데, 量産的 Mask에 이르기까지는 더 우수한 X線 Resist의 개발을, Step and Repeat 방식에서는 X線 Mask의 위치 一致를 완전하게 할 필요가 있다.

최근에, Maskless Technology의 하나로서 Ion Beam 描畵技術의 발표가 있었다. 實用化되 기에는 아직 시간이 걸리겠지만 주목할 만한 가 치가 있는 技術이다.

### 나. 接合 形成

微細 Pattern化가 진전됨에 따라 Device의 구조도 미세화되어 얇게 接合 形成이 이루어지 고 있으므로 깊이 방향 不純物의 制御 精度를 향상시키지 않으면 안 된다. 종래의 熱擴散法에서 는 導入 不純物의 혼합이 크다. Ion 注入裝置는 不純物量을 電荷量으로 제어할 수 있고, 또 한 균일성, 再現性이 좋아,  $10^{10} \sim 10^{16}/\text{cm}^2$ 로 광 범위하게 導入量을 제어할 수 있는 것으로 얇은 接合 形成 裝置의 주류가 되었다.

또, Ion 注入 후의 Anneal 技術은 照射에 의 해 絶緣膜層 위에 結晶性이 좋은 Si層을 만든 다. 각종 SOI(Silicon on Insulator) 技術의 응용 분야를 살펴보면 각종 연구가 이루어지고 있다. 또한 얇은 接合 形成에는 低温 Process가 바람직하다. VLSI에는 일련의 低温 Process의 개발이 급선무가 되고 있다.

최근 Wafer의 大口徑화 和 熱擴散에 의한 導入 불순물의 混入 감소를 위해 縱形擴散爐의 발 표가 계속 뒤를 잇고 있으나 量產的 Data의 축 적이 필요하다.

### 다. Etching

加工精度는 Etching 技術로 좌우된다. Dry Process (Plasma 또는 Ion Etching)를 이용하 는 일에 따라서만 소요 加工精度에 대한 制御가 가능하다.

그러나 Dry Etching 裝置의 처리 능력이 加工精度의 향상에 따라서 저하되어 가고 있다. 그 상태를 圖 1에 나타냈다. 量產的 요구에 의해, 圖의 左下 좌상포 방향으로 진전된다.

또 VLSI에서는 接合 정도가 낮아서 Dry Etching 裝置에 더 연구할 필요가 있다. 현재 장 치는 1枚 처리하는 枚葉式 장치와 Batch 처리 장치가 있다. 加工의 不安定度가 적다고 하는 이유로 枚葉式이 많이 사용되고 있으나 처리 능 력을 향상시키면 처리 시간을 단축하게 된다.

이것은 Etching을 강력히 행하는 것이 되어 Device에 큰 영향을 미칠지도 모른다. 한편 Batch 처리장치에서는, 多數의 Wafer를 한번

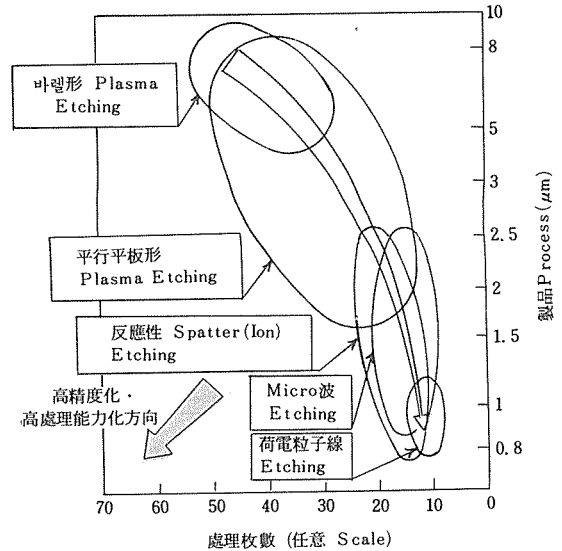


圖 1. Dry Etching 裝置의 加工 精度와 처리 능력의 關係

(微細 Pattern의 가공이 됨에 따라, 裝置의 처리 능력은 저하된다. 改善의 方向으로는 圖의 左下 좌상포 쪽을 지향해야 한다)

에 Etching하는 것으로, 삽입 枚數만큼 긴 시간 Etching 하여도 1 매당의 시간에서는 짧은 시간이 된다.

이 방식에서는 천천히 Etching되어 Device에 대한 영향은 적어질 것으로 고려된다. 어느 방식이든 VLSI用으로서 加工 불안정이 적고, 高處理 능력이 있는 장치의 개발이 필요하다.

集積度의 향상에 따라, 제조장치, 계측장치 모두 기술적인 어려움이 증대되므로 최근에는 낮은 처리 능력에서 高價의 장치로 變換되어 가고 있다. 圖 2에 微細加工에 따른 필요 개발기술과 그것에 關連하는 장치를 표시하였다.

### 라. 膜 형성

膜 形成技術로서는 종래의 常壓 및 低壓CVD (Chemical Vapor Deposition)法과 달리 光 CVD 技術이 주목되고 있다.

### 마. 상호 配線

VLSI에서의 중요한 문제로 상호 配線이 있다. VLSI에서는 상호 배선의 抵抗이 증대하여 Device의 성능 저하를 초래한다. 그 하나는 배선의 점유 면적이 커지게 되고, Chip 표면을 크게 점유하는 것이다.

현재 사용되는 Dope된 Poly Silicon의 Sheet

Process	5 $\mu$ m	3 $\mu$ m	2 $\mu$ m	1.5 $\mu$ m	1 $\mu$ m
Mask 技術	光學描畫裝置		電子Beam描畫裝置		
轉寫技術	密着露光裝置	1 : 1 投影露光裝置		電子Beam露光裝置(直接描畫) X線露光裝置	
Etching 技術	Plasma Etching 裝置				
	Wet Etching 裝置	反應性 Spatter Etching 裝置			
計測技術	치수	光方式測定器		※ SEM 方式測定器	
	면치	光方式測定器	Laser 方式測定器		
	異物	光方式測定器	Laser 方式 面板缺陷檢査裝置		

註 : \*SEM : 走査 電子현미경

圖 2. 微細加工에 따른 필요 技術과 사용 裝置 (微細化를 해도 Through put을 저하시키지 않는 일이 Key Point가 된다)

저항은 약 15~20 $\Omega$ /□이다. 상호 배선으로 사용되는 材料는 低抵抗인 동시에 SiO<sub>2</sub> 및 Silicon 기판과 잘 융합되어 Process의 工은 처리에서도 견딜 수 있다.

특히 그 위에, Dry Etching에서 필요한 치수의 Pattern 형성을 할 수 있고, 多層配線 구조에서는 絶緣層으로 커버할 수 있다. 현재 P-oly Silicon上的 TiSi<sub>2</sub>, MoSi<sub>2</sub>, TaSi<sub>2</sub>, WSi<sub>2</sub> 등과 같이 Refractory Metal의 실리사이드가 配線抵抗 1/10~1/20로 사용되고 있다. 그러므로 낮은 저항을 찾아서 Pure Metal에 대한 연구가 추진되고 있다.

多層配線에서는 2層間의 面을 평탄화하는 기술 및 2層間 접속을 위해 구멍을 만드는 기술을 개발할 필요가 있다. 낮은 상호 配線抵抗은 MOS 回路보다 낮은 전압과 높은 전류로 동작하는 Bipolar 回路에서 더욱 중요하다.

## 2. 使用上에서의 半導體 製造裝置

IC는 裝置産業이라고도 불려지고 있는데 그 주체는 반도체 제조장치가 된다. 반도체 제조장치는 연구 개발용과 量産用으로 구분된다.

前者는 장치의 기능이 주체가 되고 後者는 장치의 生産性和 신뢰성이 주체가 된다. 반도체 제조장치에 대하여, 여기에서는 장치를 사용하

는 입장에서 장치에 대하여 살펴보자.

### 가. 장치의 Clean化

VLSI用 반도체 제조장치는 Process의 연구 개발과 同期하여 개발되지 않으면 안 된다. 電子Beam 장치, X線 장치, Ion Beam 장치 및 光 CVD 장치 등은 VLSI를 겨냥해서 개발된 장치로서 현재 Process의 연구 개발에 사용되고 있다.

이것은 당연히 연구 개발용 장치인 것이다. 일반적으로 개발 新製品은 필요機能의 실현 가능성을 보이고 있으며, 量産 Base로 하기 위해서는 양산 기술적 再設計를 하는 것이 보통이다. 裝置도 당연히 量産用으로서 대폭적인 개량이 있어야 한다.

예를 들면 Process 장치의 내부는 予想 이상으로 더러워져 있다. 酸化爐, CVD 장치, Dry Etching 장치 등은 反應管 壁에 부착한 反應生成物이 벗겨져 Wafer上에 재부착을 일으키기 쉬워 Yield 低下의 주요 원인이 된다.

이러한 장치의 淸淨度는 Class 1,000~10萬에도 상당하는 것으로, 장치에 Clean化를 하지 않으면 안 된다. 淸淨度 100의 Clean Room에 있는 장치는 문제가 있다. VLSI에서는 작업면의 Clean化가 필수적인 조건이다.

### 나. 裝置의 연속 運轉

VLSI用 裝置는 매우 高價이기 때문에 量産에 있어서는 3 교대로 完全 稼動해서 生産성을 높이고 장치의 Cost 회수를 도모하고 있다. 이에 적합하도록 장치의 信賴度를 유지하게끔 설계할 필요가 있다.

일반적으로 장치는 機能 설계가 주체를 이룬다. 따라서 量産中에 精度가 약해지거나 異物을 발생시키거나 해서 항상 補修를 요하는 경우가 많다. Clean으로 高精度를 유지할 수 있는 연속 運轉用 設計法의 확립을 기대하고 있다.

### 다. 自動 Loading System

省人化 또는 無人化를 겨냥하여 半導體 장치 메이커가 적극적 Approach를 취하고 있는 일은 마음 든든한 일이다. 自動 Loading System은 대표적인 것이다. 확실히 自動 Loading System에 의해 기계적으로 省人化되고 있다.

自動 Loading System의 목적은 무엇인가. IC 메이커는 省人化때문에 자동 Loading Sy-

stem을 채용하려는 것은 아니고 無塵化하기 위해 자동 Loading을 하려고 고심하고 있는 것이다. 無塵化 자동 Loading System이 완성되면 그 결과로써 省人化가 된다.

자동 Loading의 意義를 고려한 장치의 개발을 추진시킬 필요가 있다. 자동 Loading System이 加工精度의 향상에 따라 發塵源이 될 수 있음을 지적하지 않을 수 없는데, 해결책은 計測技術, 즉 計測의 尺度(자)가 선행 개발되어야만 한다.  $1\mu\text{m}$  시대에는  $1\mu\text{m}$ 용의 計測 尺度(자)가 필요하다.

日本 Photo Mask의 質이 美國보다 앞서고 있는 것은 Mask의 결합 검사장치가 日本에서는 Process의 개발과 함께 추진되어 왔기 때문이다.

### 3. Clean System은 주요 製造裝置

VLSI에서는 清淨度에 대한 요구는 대단히 엄격하여 LSI의 Yield 향상과 신뢰도 확보를

위해, 直徑  $0.1\mu\text{m}$ 의 먼지 하나까지도 제거시켜 주고 있다. 이 경우 단순히 室内的 浮遊 먼지를 제거하는 것만이 아니라 부대 設備, 제조 Process 설비, 장치의 Lay out까지 포함한 Total System의 Clean化가 필요하다.

VLSI用 Clean Room은, 更衣室이나 장치 搬出入室에 충분한 배려가 이루어지고 있으나, 종래에는 Air Shower를 거치는 것으로 人體의 부착 먼지를 제거시켜 왔다. 人體로부터의 發塵量은 表 1에서와 같이, 無塵服을 착용했을 시에도 막대한 것이다. 실내의 최대 發塵源인 從業員을 감소시키는 일은 無塵이라는 입장에서 VLSI 제조중 실제적인 기본적 사항이다.

이러한 VLSI用 Clean Room은 Hardware로서의 Clean Room 자체의 高清淨化 외에 Software로서의 환경 조건(靜電氣, 振動, 온도, 습도 등의 제어)도 고려해야만 한다. 그래서 제조하는 LSI의 加工精度에 적합한 Clean化를 측정할 필요가 있다.

이것은  $3\mu\text{m}$  Process 현장과  $2\mu\text{m}$  Process

表 1 動作에 의한 作業員의 發塵量

(人間이 크나큰 發塵源임을 알 수 있다. 清淨度を 양호히 하려면 省人化나 無人化가 꼭 필요하다)

單位：千

動作	粒徑 $0.3\mu\text{m}$ 以上(個/分·人)			$0.5\mu\text{m}$ 以上(個/分·人)		
	衣服	無塵服		普通作業服	無塵服	
	普通作業服	白衣形	All Cover形	普通作業服	白衣形	All Cover形
서있을 때	543	151	13	339	113	5.58
앉아있을 때	448	142	14	302	112	7.42
팔의 上下운동	4,450	463	49	2,980	298	18.6
上體의 前屈	3,920	770	39	2,240	538	24.2
팔의 自由運動	3,470	572	52	2,240	298	20.6
屈身	4,160	1,110	62.5	3,120	605	37.4
발운동	4,240	1,210	92.1	2,800	861	44.6
步行	5,360	1,290	157	2,920	1,010	56.0

현장은 Clean度가 달라야 한다는 것이다. 圖 3에 微細 Pattern 치수와 Clean Room清淨度의 관계를 나타냈다.

### 4. 今後的 半導體 제조장치

VLSI의 微細加工을 목표로 강력한 연구 개발이 이루어져 갈 것이다.  $1\mu\text{m}$  Process Device

時代에는 微細加工 기술로서 Beam 技術(電子 Beam, Laser, Ion Beam) 및 X線 技術 등이 도입될 것이다.

새로운 半導體 장치로서 기대되는 것은 다음과 같다.

(1) 小形이며 Clean한 일관 Line의 제조장치 이렇게 될 때, 제조 Process의 Know How가 장치에 이용될 것이다. 어느 정도 高精度인  
(P. 69로 계속)

실

B. 生産技術, 製造技術面

- (i) 生産効率 향상을 위한 FMS化의 촉진
- (ii) 製造 프로세스의 改革
- (iii) 微細化, 立體化 등 高密度化에 呼應하는 技術開發

C. 其他

- (i) 低코스트, 高安定性 材料의 개발
- (ii) 市場 要求를 先取하는 品質 向上 對策
- (iii) 시스템化에 대응한 최적의 測定技術 확립

등이다.

Hybrid IC는 처음부터 膜技術+實裝技術을 基盤으로 발달해 온 산업이다. Hybrid IC 産業이 앞으로 발전해 나아가기 위해서는 이 兩領域間의 技術調和와 각분야에서는 더 한층 技術革新이 필요하다.

이미 實用化되고 있는 簿形機器素子(예를 들면 카드형 電算) 등은 Hybrid IC 技術의 應用 製品群으로 본다. 이와 같이 앞으로도 점점 擴大되어 갈 마이크로 일렉트로닉스 가운데서 Hybrid IC 技術은 여러가지 분야에 이용되어 갈 것으로 본다.

..... <P. 63에서 계속> .....

高處理 능력이 있는 장치에서도 가공중 Device 에 Damage를 주게 해서 안 된다. 省人은 無塵과 生産성을 가늠한 것이며, 장치 간의 연결 合理化는 크나큰 課題가 되고 있다.

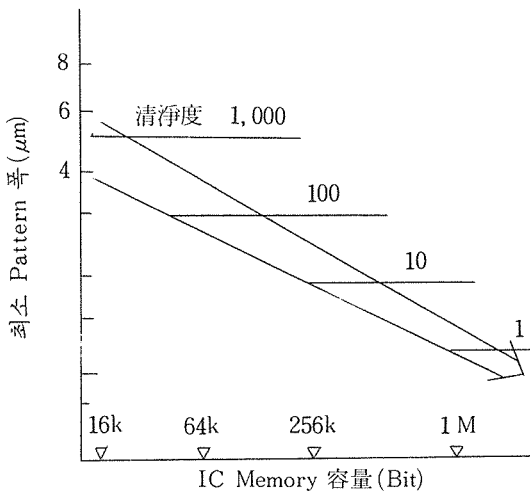


圖 3. 미세 Pattern 치수와 Clean Room 清淨度

(2) 高精度의 制御 능력 장치

低壓 CVD는 生成膜의 均일성을 特征으로 하지만, Wafer 내의 膜 두께 不均一이 ± 1% 이하라고는 하나, Wafer 간에는 수 %의 不均一

이 된다. 막의 生成시 壓力과 막의 生成속도와 의 關係로부터, 한층 生成시 的 壓力制御精度를 향상시키는 技術 개발이 필요하다. 眞空度의 制御 精度 향상은 眞空系의 제조장치에 공통적인 과제가 되고 있다.

(3) Computer化된 장치

Computer에 의한 特征을 갖는 장치에 있어서 ① 製造 中間점에서의 特性 Monitor에 의한 Process 조건으로의 Feed back이 가능한 장치

② 特性 Data의 수집에 의한 특성 Check가 가능한 장치

③ 診斷 Program에 의한 제조장치의 고장에 대한 신속한 진단이 가능한 장치 등, 綜合 生産 管理와의 유기적인 조화도 문제가 되고 있다.

IC의 高集積化는 微細 가공기술의 Level에 크게 의존한다. 여기에는 高精度, 고처리 능력, 고신뢰도가 있는 장치의 개발이 요망되며 아울러 VLSI 時代에는 製造 Process의 Know How를 집어 넣은 장치 등에서 新製造 Process技術의 변화에 대응해 나아갈 필요가 있다.

높은 처리능력과 적정가격의 장치를 개발하기 위해서는 IC 메이커와 장치 메이커 兩者가 협력해서 技術적 협력을 할 필요가 있다.