

광통신용 반도체 소자의 제작기술

權 寧 世

韓國科學技術院 電氣 및 電子工學科 教授(工博)

I. 序 論

1966년 광통신이 제안된 이래 광섬유에 대한 연구가 활발히 진행되어 왔으며, 현재는 $1.5\mu\text{m}$ 파장에서 0.2 dB/km 의 손실을 갖는 광섬유가 만들어지고 있다. 광섬유의 파장 특성이 변함에 따라 발광 소자의 재료도 GaAs에서 InP로 변하고 있다. 본 원고에서는 이러한 소자의 제작에 쓰이는 결정 성장법과 발광소자, 수광소자, 전계 효과 트랜지스터 등의 제작기술에 대하여 간략하게 서술한다.

II. 결정 성장법(Epitaxy)

단결정의 박막을 성장시키는 방법으로는 LPE, VPE, MO-CVD, MBE 등이 있다. 이러한 방법으로 주로 III-V족 복합물의 결정을 성장한다.

이 중에서 LPE(liquid phase epitaxy) 방법은 다른 방법에 비하여 장비의 제작이 간단하고 초기 투자가 적게 든다. 또 성장된 결정의 질이 비교적 좋은 장점이 있다. 반면에 대량 생산에 불리하고 성장층 두께의 조절이 어려운 단점이 있다. 그러나, LPE방법은 가장 널리 이용되고 있으며, 특히 광통신용 발광 소자 제작에 상당히 중요한 역할을 하고 있다.

LPE 방법은 몇 가지 물질이 녹아 있는 용액과 기판을 일정한 온도까지 올린 다음 둘을 접촉시키고 서서히 온도를 내려줄 때 기판위에 단결정이 성장하도록 하는 방법이다. 용액과 기판이 접하도록 하는 방법에 따라 tipping, dipping, multibin 등의 기술이 있다. 최근에 가장 널리 쓰이는 것은 multibin방식으로 흑연으로 된 보우트와 슬라이더를 이용한다. 흑연 보우트에는 여러개의 구멍이 있어 여기에 용액이 채워진다. 각 용액은 기르고자 하는 결정의 종류에 따라 성분이 결정되고 용액의 수는 성장층의 수에 따라 정해진다. 슬라이더 표면에는 홈이 파져 있고 여기에 기판이 놓여진다. 슬라이더가 보우트 밑을 지나감에 따라 각 용액이 차

례로 기판과 접촉하게 되고 이렇게 하여 다층의 결정이 성장된다.

과포화 상태의 유도와 온도 강하에 의해 결정을 성장하는 기술에는 여러가지가 있다. Equilibrium cooling, step cooling, supercooling, two phase solution technique, near-equilibrium cooling 등이다. 단파장 발광소자용 결정 성장에는 주로 equilibrium cooling과 supercooling, 장파장의 경우는 supercooling과 two phase solution technique이 이용된다.

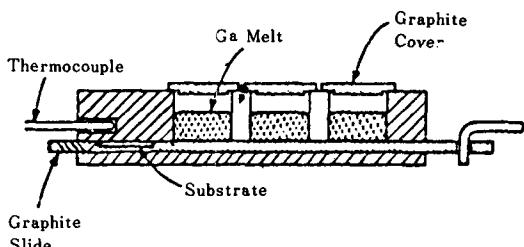


그림 1. Multibin 기술

LPE방식에 의한 결정 성장은 온도의 변화에 큰 영향을 받게 된다. 따라서 고순도의 quartz tube 속에 있는 흑연 보우트와 슬라이더의 온도를 임의로 변화시킬 수 있는 전기로와 온도 조정 장치가 필요하다. 성장시 온도 강하율과 접촉 시간은 결정층의 두께를 결정한다. 현재 GaAs와 InP가 가장 널리 연구되고 있다. 결정층의 두께 조절은 $0.05\mu\text{m}$ 까지 가능하게 되었으며, 불순물 농도의 조절과 깨끗한 표면 상태의 조절도 가능하게 되었다. LPE에 의해 제작된 레이저 다이오드의 수명은 반영구적이 되어서 LPE는 중요한 결정 성장 기술이 되고 있다.

VPE(vapor phase epitaxy)는 Ga(As, P) LED제작에 많이 쓰이고 있으며, 장비면에서 MBE보다 간단하

고 LPE보다는 복잡하다. VPE는 MBE만큼 장비가 복잡하지 않으면서 두께의 조절이 용이하고 결정 성장에 소요되는 시간이 MBE에 비해 짧다는 장점을 갖고 있다. 그러나 결정의 질이 좋지 않다는 단점이 있다.

주로 많이 쓰이는 방식은 open tube system이며 성장시키는데 사용되는 재료는 상온에서 보통 기체 상태이며 유독성이 있다. Zn 도우팅의 경우 그대로 Zn을 사용하여 Se 첨가시는 H₂Se를 사용한다.

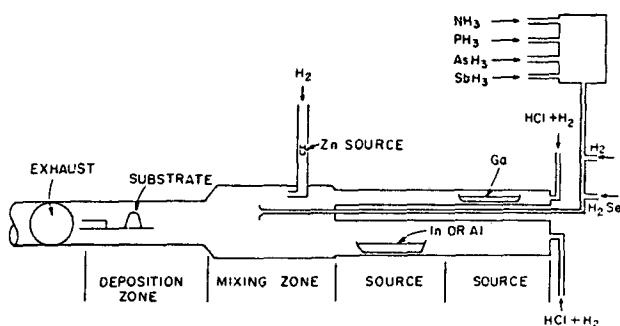


그림 2. VPE 장치

VPE로 거의 모든 복합물의 성장이 가능하지만 Al이 포함된 결정의 성장시 반응기의 벽과 반응할 위험이 있기 때문에 곤란한 점이 있다. 그림 2에 보인 것은 III-V 복합물의 결정 성장을 위한 VPE 장치이다. AsH₃, PH₃, SbH₃는 각각 As, P, Sb의 재료로 쓰이며 Ga, In, Al은 그대로 쓰인다.

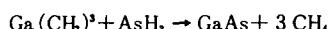
VPE는 조성비의 조절이 용이하고 조성비를 천천히 변하게 하거나 급격하게 변하도록 할 수 있다. 또 성장된 결정의 표면이 비교적 깨끗하다. 그러나 다른 불순물이 약간만 들어가도 여러 가지 결함이 생기게 된다. 불순물 첨가하지 않을 경우 캐리어의 농도는 10^{15} ~ $10^{16}/\text{cm}^3$ 정도이며 n형이다.

결정 성장을 위한 물질의 전달이 기체의 흐름에 의해 이루어지는 VPE방법은 그 기체가 어떤 화합물이 나에 따라 크게 water vapor, halide, hydride, metal-organic 전달 과정으로 구분된다. 이 중에서 널리 쓰이는 방법이 뒤의 세 가지 방법으로, 그 중에서도 III족 금속의 할로겐 화합물을 이용하는 halide방법과 수소 화합물을 이용하는 hydride 방법은 가장 널리 쓰이는 GaAs/AlGaAs계열의 이형 접합을 위한 epitaxy에 부적합하다. 그 이유는 Al의 높은 반응성과, Al과 Ga의 조성비 조절의 어려움 때문이다. 이러한 난점의 극복을 위해 III족 금속의 수소 화합물 또는 할로겐 화합

물(주로 염화물) 대신 Ga(CH₃)₃와 같은 금속 유기 화합물을 사용하는 VPE방법이 MO-CVD이다.

MO-CVD는 다른 VPE방법과 같이 표면 상태, 균일성, 두께 조절 능력 등이 우수하여 multi-quantum well 레이저 다이오드(LD)등이 제작되었으며, 특히 MO-CVD로 제작된 LD의 threshold 전류가 LPE의 그것보다 낮고 결정 성질 조절 능력이 LPE보다 뛰어나 수년내에 기존의 LPE방법을 대체할 것으로 전망되고 있다.

MO-CVD에 의한 결정 성장 과정은



로 금속유기물의 분해 과정을 통해 이루어지며, Zn(C₆H₅)₂와 H₂S가 각각 P, N형 첨가물로 쓰인다.

MBE(molecular beam epitaxy)는 열에너지를 받아 기화된 분자나 원자들이 10^{-10}torr 정도의 고진공에서 가열된 단결정 기판에 달라 붙게 함으로써 결정층을 성장시키는 방법이다. 따라서 기본적으로는 전공 열증착과 같다. 다만 분자들이 기판위에서 핵형성이 잘 이루어 양질의 단결정층이 형성되도록 한 것이 다르다.

MBE는 1960년대 Bell Lab.에서 개발되어 1970년대 후반 그 효용성이 인식된 이후 현재에는 MBE 장치의 상품생산이 이루어지고 있고, MBE를 이용하여 연속 발진 반도체 레이저, multi-quantum well LD등의 광소자는 물론 HEMT, HJBT와 이를 이용한 집적회로등의 연구가 상당히 진전되고 있다. 이렇게 MBE가 널리 활용되고 있는 것은 거의 원자 한 개 정도로까지의 얇은 두께의 박막을 기를 수 있고 균일성이 좋으며 불

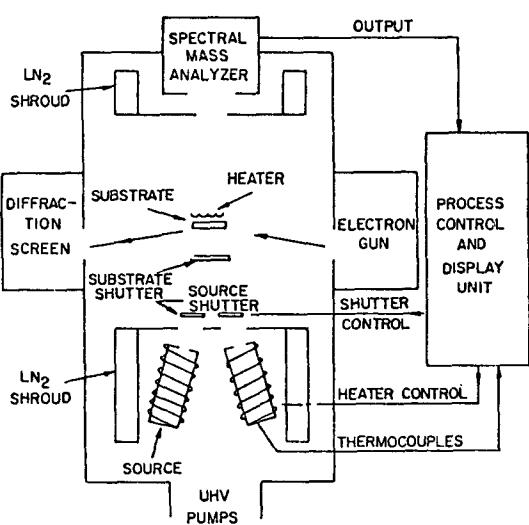


그림 3. MBE장치

순물 농도, 성분 조성비의 자유로운 조절 능력 등의 장점때문이며 상품 생산에 필수적인 생산성도 많이 향상되어 시간당 1 μm 정도의 성장이 가능하기 때문이다. 또 초기에 문제시 되었던 결정의 질도 LPE, VPE 방법과 비슷한 수준에까지 이르렀다. 그림3에 나타난 바와 같이 MBE장치는 growth chamber, 초고진공 펌프, 측정장비 등으로 이루어져 있으며 소스 및 기판의 온도가 조절해야 할 매우 중요한 변수이다.

II. 발광 소자

그림 4는 GaAs/AlGaAs BH LD의 한 예이다. 이러한 LD(laser diode)를 제작하는 과정 중 중요한 몇 단계를 소개한다. InP나 그 밖의 다른 물질을 이용한 발광 소자의 제작 공정도 이와 비슷하다. 결정 성장 과정은 II장에서 설명한 바와 같다.

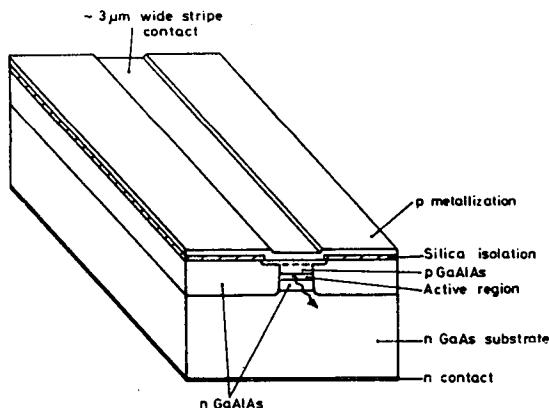


그림 4. GaAs/AlGaAs BH LD

P형 저항성 접촉을 위해 Zn 확산 공정이 많이 쓰인다. LD의 직렬 저항이 작으면 작을수록 열의 발생이 적어 LD의 특성을 장시간 유지할 수 있다. 직렬 저항을 줄이는 방법으로는 밀폐된 진공 앰플에 LD의 prototype과 Zn소스를 넣어 두고 700°C 부근에서 Zn의 증기압 및 확산거리를 고려하여 정해진 시간동안 Zn를 확산시켜 주어 선택적으로 P⁺ 도우팅을 형성하는 것이다.

외부 회로와의 연결 및 heat sink와의 열적 결합을 향상시키기 위해 금속 또는 금속 혼합물을 P⁺층과 n⁺ 기판에 박막을 입히고 저항 특성을 향상시키기 위해 400~500°C에서 2~5 분동안 alloy한다. 이때 사용되는 금속은 주로 Au로써 불순물 종류와 interdiffusion 현상을 고려하여 적절한 금속을 추가한다. 즉, GaAs의

경우 n⁺ 기판위에 Ge/Au/Ni을 1000A° 정도 진공 증착한 다음 H₂ 분위기속에서 alloy하는데 온도는 450°C, 시간은 2~3 분이다. 이렇게 하여 10⁻⁵ Ω·cm²의 Σc 값을 얻는다. P⁺층 위에는 Cr/Au를 sputtering 또는 evaporation하고 alloy한다. Interdiffusion을 막기 위한 금속으로 Pt, W등을 사용하기도 하고 또 열적 결합을 용이하게 하기 위해 In을 electroplating하기도 한다.

III-V족 복합물로 구성된 대부분의 능동소자는 제작 과정상 에칭 과정을 거치는데 예를 들면 FET의 분리자를 위한 mesa 에칭과 recessed 게이트 구조, BH 구조의 LD, 표면 방출 LED 구조에서의 에칭등이다.

에칭은 크게 두 종류로 나눌 수 있는데, 용액 상태의 화학물질을 이용하는 wet etching과 저압의 기체를 이용하는 dry etching이 있다. 에칭 방법 및 etchant를 선택하는데 있어서 고려해야 할 점은 에칭 속도, 표면의 정도, undercutting, 마스크의 내화학성 및 내마모성, 원하는 에치 단면 등이다.

일반적으로 사용되는 wet etchant로는 Br₂ : CH₃OH, H₂SO₄ : H₂O₂ : H₂O, NaOH : H₂O₂ : H₂O, NH₄OH : H₂O₂ : H₂O 등이 있다. 이들은 성분비에 따라서 결정 방향에 대한 에칭 속도가 달라 등방성 및 이방성 에칭이 가능하고, 에피층의 구성 원소에 따른 선택적 에칭도 가능하다.

패턴의 크기가 작아지고 고해상도가 요구됨에 따라 undercutting이 없는 플라스마 에칭이 사용되기도 한다. 전기 방전에 의해 생성된 저압의 이온 개스에 의해 표면을 깍아내는 플라스마 에칭은 방전 조건, 사용 기체, 장치에 따라 이온 에칭, 반응성 이온 에칭, 플라스마 에칭 등으로 나누어진다.

이온 에칭은 아르곤 이온 따위의 고 에너지 불활성 기체 이온을 사용하여 표면을 물리적으로 깍아낸다. 플라스마 에칭은 할로겐 원소가 반도체와 휘발성의 화합물을 만들어 표면을 깍아내는 화학 반응을 이용한다. 반응성 이온 에칭은 반응성 기체를 사용하여 이온 에칭을 하는 것으로서 이온 에칭과 플라스마 에칭의 중간 형태로 볼 수 있다.

제작된 소자가 외부로부터 오염되면 소자의 특성이 불안정해지고 나빠진다. 이를 방지하기 위해 제작된 소자를 절연막으로 덮어 주는데 이를 passivation이라 한다. 절연막으로는 SiO₂, Si₃N₄등이 사용되며 절연막을 입히는 방법은 sputtering, LPCVD방법등이 있다. 스퍼터링 방법은 LPCVD방법보다 표면에 충격을 많이 주게 되는 단점이 있다.

LED/LD 패키징의 목적은 외형 수백 μm 이하인 소

자를 연결하거나, 교환, 보관 등을 용이하게 하고 외부 영향으로부터 보호하는 것이다. 이를 위한 고려 사항은 첫째 소자 동작시 발생되는 열을 처리하기 위해 n 또는 p형층의 저항성 접촉을 통한 Au heat sink와 전기적 접촉을 이루고 이는 다시 케이스와 열적 연결이 되어야 한다. 둘째 전기적 영향을 제거하기 위해 케이스는 접지되어야 하고 외부 광섬유에 빛을 전달시키기 위하여 금속 can에 창을 내거나 광섬유를 직접 소자 전면에 고정시키는데 어느 경우든 광원과 광섬유간의 결합율이 크도록 설계해야 한다. 세째 패키지의 크기는 광원의 용도와 열처리 및 취급 용이, 기계적 특성 등을 고려하여야 한다.

IV. 수광 소자 및 구동 트랜지스터

Ge, Si, III-V 복합물 등이 수광 소자의 재료로 사용된다. Si은 상용되고 있는 단파장 LD의 파장대에서 특성이 좋아 가장 널리 이용된다. Ge은 Si의 특성이 멀어지는 $1\mu\text{m}$ 이상에서 유리하나 금지대폭이 좁아 암전류가 크다. III-V족 복합물의 경우 원소들의 혼합비를 조절하여 사용 파장에 따른 최적 설계가 가능하다.

수광 소자의 표면에 AR(antireflecting) 코우팅을 하여 원하는 파장의 빛만 투과시키고 나머지 빛은 반사시켜 효율을 높이는 방법도 개발되고 있다.

광섬유의 전송선로가 길어지면 광신호가 감소하여 잡음과 섞이게 되므로 일정한 간격마다 리피터를 달아 약한 수광신호를 증폭하여야 하는데 저잡음 FET가 사용된다. 이러한 FET는 초고주파 영역에서 사용되며 이의 제작을 위해서는 implantation과 lithography 기술

이 필요하다.

초고주파 시스템 및 GaAs IC에서의 GaAs의 수요 증가는 높은 생산성과 신뢰성을 요구하게 되었고 이에 따라 mesa isolation과 planar isolation이 외에 ion implantation 기술이 GaAs FET 제작에 많이 쓰이게 되었다.

Implantation의 장점은 불순물 농도의 조절과 원하는 부분의 도우팅이 정확하게 이루어질 수 있다는데 있다. 공정 과정을 보면 먼저 웨이퍼 위에 Si_3N_4 층을 입히고 플라스마 에칭 기술로 channel region의 Si_3N_4 를 제거한다. 여기에 Si^+ 를 implantation하고 열처리하여 activation을 하게 된다. Source와 drain에서 cap을 제거한 후 Ge/Au/Ni/Au을 입히고 게이트 메탈로 Al을 입힌다.

FET의 게이트 폭이 좁아짐에 따라 lithography가 점차 복잡해져 가고 있다. Lithography는 마스크의 패턴을 웨이퍼상에 옮기는 공정이다. 보다 정밀한 패턴을 얻기 위하여 네가티브 포토레지스트 대신 포지티브 포토리지스트가 많이 쓰이며 자외선을 노출 소스로 사용하는 타입 외에 X-레이 혹은 전자빔을 사용하는 장비들이 점차 쓰이고 있다.

V. 結論

위에서 설명한 바와 같이 광통신용 반도체 소자의 제작을 위하여서는 많은 복잡한 공정이 필요하다. 이들 공정들은 매우 빠른 속도로 개선되고 있으므로 이 기술들의 빠른 국내 정착을 위해서는 보다 많은 연구 인력 확보가 시급하다고 하겠다. *

用語解説

워크 팩터(work factor method)

時間研究중의豫測時間法의代表의인 것의 하나로, 美國의 J. H. 쿼드에 의하여 開發되어 1938년에 비로소 工場에 適用되었다. 이 WF는 肉體的動作時間에 영향을 미치는 主要變動으로서 ① 사용하는 身體部位, ② 移動距離, ③ 필요한 手動作의 컨트로율, ④ 重量 또는 抵抗量의 4개 要素를 생각하고 있다. 동작에 필요한 人爲的調節은 動作時間에 영향을 주

는 變數로서 가장 복잡한 것이다. 그것은 거리나 중량처럼 物理的測定單位를 얻기가 어렵기 때문이다. 작업을 수행하는 경우의 조절에는 여러 가지가 있는데 ① 일정한 停止, ② 方向의 調節, ③ 注意, ④ 方向變更의 네 가지의 人爲的調節은 어느 것이나 動作時間을 지연되게 하는 요소가 되므로 重量 또는 抵抗과 동일하게 WF法에는 워크 팩터로 칭한다.