

DTMF 디지털受信機의 시뮬레이션 및 性能 評價

(Simulation and Performance Evaluation of a DTMF Digital Receiver)

柳根浩*, 梁海元**, 金基宣***, 金甲一*, 李壽東*

(Keun Ho Ryoo, Hae won Yang, Ki Seon Kim, Kab ill Kim and Soo Dong Lee)

要 約

본 논문에서는 시뮬레이션에 의하여 R2 MFC 디지털 수신기의 구성을 위한 알고리즘을 선택하고 평가하였다. 이러한 알고리즘은 CCITT 규정을 만족함을 보여 준다. 또한 PCM 화한 신호를 수신하여 유효한 주파수 성분을 검출할 수 있는 개선된 회로를 디지털 신호 처리 소자(S2811)를 이용하여 제시하였다. 마이크로컴퓨터 Altair 8800b를 이용하여 시뮬레이션한 결과, 주어진 잡음, 주파수 편이 및 진폭 왜곡 등에 대한 특성이 허용치내에 들어옴을 보여 주었다.

Abstract

An algorithm for the implementation of R2 MFC digital receiver is evaluated using simulated data. The algorithms satisfy the CCITT recommendations. In this paper, our aim is to provide more efficient way of decoding an input in PCM format and detecting the frequency components. The digital signal processor chip (S2811) is suggested to meet these aims. Through the software simulation using an Altair 8800b microcomputer, the proposed receiver is shown to have tolerable performance in spite of a given noise, frequency drift, and twist.

I. 序 論

電子交換 및 傳送方式의 디지털화, 특히 時分割方式은 T1 시스템(bell system)을 선두로 實用化 단계에 이르렀다. 이는 半導體 製作 技術의 발달에 따라 집적회로 부품이 經濟性을 갖게 되었으며 디지털 전송이

音聲이외에 비디오 信號 및 데이터信號에 다양한 서어비스 기능을 제공할 수 있다는 장점과 함께 점차 需要가 증가되고 있다.

이에 國內에서도 제 3 차 試驗電子交換 시스템등 國產 電子交換機의 生産이 연구 중이다.¹⁾ 본 연구는 試驗電子交換시스템에 사용되는 信號(signalling) 回路중 DTMFR(dual tone multi-frequency receiver)의 設計에 관한 理論的 分析 및 하드웨어 모델을 設定하고 分析하는데 그 목적이 있다. 그러므로 고려되는 signalling 방식은 R2 MFC(multi-frequency compelled) 신호 방식으로서 前進信號(forward frequency) 그룹은 1380, 1500, 1620, 1740, 1860, 1980Hz이며 後進信號(backward frequency) 그룹은 540, 660, 780, 900, 1020, 1140Hz이다. 이들을 이용하여 이루어지는 局間 情報 交換은 강제(compelled) 방식이다. 즉 出力측 DTMF 送受信機는 상대국에서 그 信號를 인식하고 後進信號를

*正會員, 陸軍士官學校, 電子工學科
(Dept. of Electron. Eng., Korea Military Academy)

**正會員, 明知大學校 工科大學 電氣工學科
(Dept. of Elec. Eng., Myung Ji Univ.)

***正會員, 서울大學校 工科大學 電子工學科
(Dept. of Electron. Eng., Seoul National Univ.)

接受日字: 1983年 10月 27日

(※ 本 論文은 韓國電氣通信研究所의 研究費 支援
으로 이루어진 것임.)

내보낼 때까지 계속 局間信號를 送信한다. 이때 有效한 信號는 한 그룹내의 두 가지 周波數 成分으로 구성되므로 2 out of 6 코드라 한다.^[2,12]

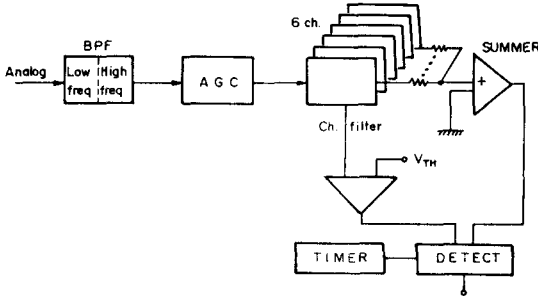


그림 1. 아나로그 DTMFR의 블록도
Fig. 1. Block diagram of a typical analog DTMFR.

1. 아나로그 DTMFR

M10CN 및 No 1 A 등 國內에 設置된 電子交換機의 DTMFR의 블록도는 그림 1과 같다.^[3-5] 이 방식은 대부분의 傳送線路가 아직 아나로그회로이므로 모든 처리에 아나로그 집적회로를 이용하겠다는 의도이다. 그런데 交換方式이 TDM(time division multiplexing)을 이용하기 위하여 SLC(subscriber line circuit)에서 PCM(pulse coded modulation)화한 신호는 音聲인지 signalling인지를 판단하여 signalling이라 판단되면 다시 D/A(digital to analog converter)를 거쳐 그림 1과 같은 DTMFR에 인가되게 된다. 이 방법은 종래에 많이 사용되어온 回路設計法을 통하여 쉽게 設計할 수 있으며 LC共振回路등을 이용하여 간단하게 만들 수 있는 반면 signalling 코드에 대한 호환성이 적다는 점과 A/D 및 D/A의 중복등으로 經濟性이 낮다는 단점이 있다.

2. 디지털 DTMFR

앞 절에서 논의된 아나로그 DTMFR은 통상 채널 BPF(band pass filter)의 帶域幅이 15Hz, 選擇度는 100이상이 필요하다.^[4] 이의 구현방법으로 디지털 여과기를 이용하는 경우 판정부(detector)도 쉽게 디지털화되므로 전체 DTMFR은 디지털화 될 수 있다. 특히 최근 신호처리용 프로세서들이 많이 발표되어 대역여과등도 단일 칩으로 쉽게 구현될 수 있다.

디지털 DTMFR을 설계하는 알고리즘은 Fourier 변환, 디지털 여과, 및 Walsh 변환 등을 고려하여 시뮬레이션해 본 결과 Fourier 변환이 가장 합리적이라 판단되어 本 論文에서는 Fourier 변환에 의한 스펙트럼 解析을 통한 DTMFR 設計를 주로 論議하겠다.^[7-9]

II. 스펙트럼 해석

스펙트럼 情報를 구하는 방법중 가장 보편적인 방법은 complete orthogonal base로서 정현파 함수를 이용하는 Fourier 변환을 이용하는 것이다. 이 Fourier 변환의 이상적 계산법인 DFT를 위해서는 base의 對稱性 및 周期性을 이용하여 계산 용량 및 기억 용량을 감소시킬 수 있는 여러 가지 알고리즘(FFT, CZT, Goertzel 알고리즘)이 많이 이용된다. 특히 입력 자료의 수보다 적은 수의 스펙트럼 정보를 구할 때 CZT, GA(Goertzel algorithm)는 線型 시스템의 出力을 구할때와 같이 data buffer로 사용되는 기억용량을 크게 줄일 수 있는 장점이 있다.^[10] 또한 채널 bank를 사용하여 스펙트럼을 구하거나 FWT(Fast Walsh 변환)를 이용하는 경우에 비해 DFT를 이용하는 방법이, signalling 신호와 같이 등 간격으로 떨어진 少數의 점을 구하는 경우, 더욱 편리함을 알 수 있다. GA는 weighting 함수의 週期성을 직접 이용하는 방법이다.^[10] 입력자료를 $x(n)$, $n=0, 1, \dots, N-1$ 이라 하고, $x(n)$ 의 FT를 $X(k)$ 라 하자. 定義에 의해

$$X(k) = \sum_{r=0}^{N-1} x(r) \cdot e^{-jkr\Omega T} \quad (1)$$

이때 T 는 time resolution, Ω 는 frequency resolution으로 $\Omega = 2\pi/NT$ 이다.

$$\omega_N = e^{-j\Omega T}$$

를 이용하여 式(1)을 整理하면

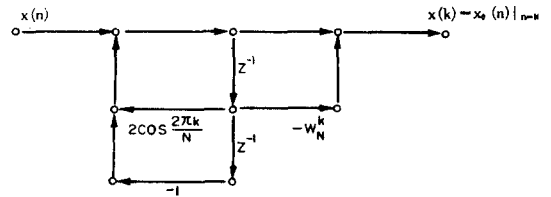


그림 2. Goertzel 알고리즘의 flow graph
Fig. 2. Flow graph of Goertzel algorithm.

$$X(k) = \sum_{r=0}^{N-1} x(r) \cdot W_N^{kr} \quad (2)$$

여기서 W_N 의 週期성을 이용하고 양변을 Z 변환하여 整理하면

$$\frac{Z[X(k)]}{Z[x(n)]} = \frac{1}{(1 - W_N^{-k} \cdot Z^{-1})} = \frac{1 - W_N^k \cdot Z^{-1}}{(1 - 2 \cdot \cos \frac{2\pi}{N} k \cdot Z^{-1} + Z^{-2})} \quad (3)$$

이 연산의 흐름도는 그림2와 같으며 저장에 필요한 상수는 $\cos 2\pi/N k$ 및 W_N^k 이다. 즉 이 방법으로 M

점의 스펙트럼 정보를 구하기 위해 $2M(N+2)$ 의 곱이 필요하므로 $M < \log_2 N$ 일 경우 GA가 FFT보다 演算速度가 우수함을 알 수 있다.

$f = f_0$ 에서의 스펙트럼 電力은 다음과 같다.

$$P(\omega_0) = |F(k)|^2 \quad \omega = k\omega_0, \quad k_0 = \omega_0 \quad (4)$$

또한 불필요한 周波數 成分의 영향에 의한 talk-down 현상등을 막기 위해 총電力 P_T 가 계산되어야 한다. Signalling 有無의 臨界置 θ_{TH} 는 다음과 같이 정의된다.

$$\theta_{TH} = \frac{P(f_1) + P(f_2)}{P_T} \quad (5)$$

여기서 f_1, f_2 는 2 out of 6 코드 성분이다.

1. 前處理

DTMFR의 入力信號인 signalling 신호는 音聲과 마찬가지로 SLC內的 CODEC에서 255 μ -law로 부호화가 된 상태이다. 따라서 스펙트럼을 구하기전에 μ -law-linear 變換이 필요하며 trunk간의 傳送도중 생긴 減衰에 의한 利得調節을 해야 한다. 또한 入力의 truncation에 의해 생긴 side lobe에 의한 干渉을 제거하기 위해 window를 통과시켜야 한다. μ -law-linear 變換은 Kaneko방정식을 이용하여 계산하며,^[14] 變換된 출력 Y는

$$Y = 2^{(k+J)/M} + 16(k+J) + 0.5I - 16.5 * J \quad (6)$$

($\mu = 255$ 인 경우 $K=0, J=1$)

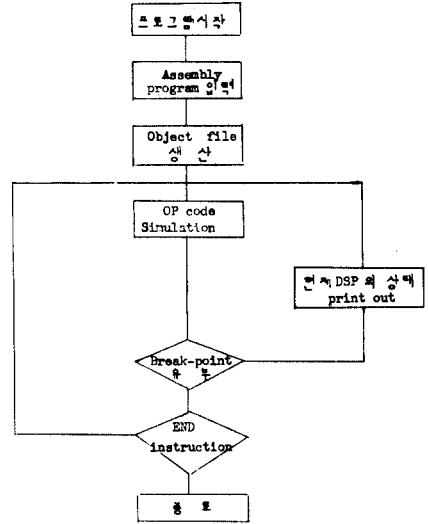
이며 또한 window는 Hamming window를 이용하고 계수는 ROM속에 저장한다.

$$W(x) = \begin{cases} a + (1-a) \cos \frac{2\pi n}{N} & : n \leq \frac{N-1}{2} \\ 0 & : \text{나머지} \end{cases} \quad (7)$$

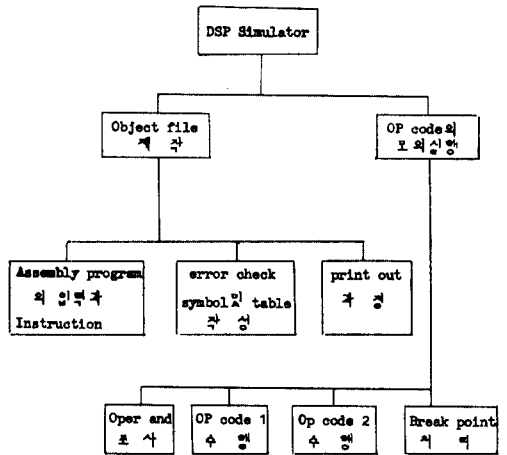
여기서 $a=0.54$ 이다.

2. 하드웨어 구성

앞에서 說明한 것을 회로로 構成하는 방법은 個別論理回路나 microprogrammable 마이크로프로세서를 이용하여 설계하는 방법과 범용 digital signal processor를 이용하는 방법이 있다. 본 연구에서는 後者를



(a) Software simulator의 흐름도
(a) Flow of software simulator.



(b) 계층도
(b) Hierarchy chart.

그림 3.
Fig. 3.

표 1. DSP의 비교표
Table 1. Comparison of DSPs.

제작회사	모델명	IC 제작방식	Cycle time	Instruction ROM	데이터ROM	데이터ROM	Multiplier	비 고
AMI	S2811	VMOS	300ns	256×17	128×16	128×16	12×12	Masking ROM
NEC	PD7720	NMOS	250ns	512×23	512×13	128×16	16×16	ERRROM
INTEL	2920	NMOS	400ns	192×24	—	40×25	—	Analog 1/0
INTER-METAL	MAA1000	NMOS	250ns	512×26	128×8	124×24	16×8	—
WESTERN ELECTRIC	BellDSP	NMOS	800ns	512×16	512×16	128×20	16×20	—

이용하여 構成을 간단히 할 수 있도록 하였다. 이를 위해 고려된 chip은 표 1과 같으며, 자료수집 및 자료의 절적인 면을 고려하여 AMI의 S2811을 선택하였다. 이는 범용 μ -P와는 달리 multiplier가 내장되어 신호처리 演算速度가 개선되며 프로그램 메모리와 데이터 메모리가 구분되고 각각의 address를 계산하는 부분이 독립되어 한 instruction cycle에 두 개의 명령을 수행할 수 있도록 設計되어 있다.¹¹⁾ Instruction 메모리는 256×17 bit ROM과 8bit program counter 8bit return address register로 되어 있고, data 메모리는 16bit scratch pad 8개 16bit RAM 128개 16bit ROM 128개로 이루어져 있다. 이 S2811을 사용하여 코드변환을 하고 GA를 수행하는 어셈블리 프로그램은 부록에 표시되었다. 이 프로그램은 다음절에서 설명되는 소프트웨어 시뮬레이터에서 수행되었으며, 필요한 기억 용량 및 연산속도의 계산 결과에 따라 하드웨어의 규모가 결정 될 것이다.

III. 소프트웨어 시뮬레이터

S2811을 이용한 R2 MFC 수신기의 실질적 능력과 周波數 탐색의 효율성을 평가하기 위해 그림 3과 같은 흐름도를 갖는 시뮬레이터를 작성하였다. 이는 cycle time이 약 2μ sec인 8080A CPU를 사용하는 Altair 8800b microcomputer system의 basic을 사용하여 약 20K byte가 소모되었으며 S2811의 instruction 1개를 simulation하는데 약 300msec가 걸린다.¹⁷⁾ 한개의 instruction은 2개의 OP code를 가지며 다음과 같이 5개의 field로 되어 있다.

Label OP 1 OP 2 operand ; Comment

그러므로 어셈블리 프로그램이 입력되면 각각의 instruction은 field별로 분리되어 source error를 찾고 label의 symbol table을 작성한다. OP code simulation에서는 object file에서 받은 정보로 operand를 check하고 source data를 access한 후 OP code1 및 OP code 2를 simulation할 수 있게 하였다. Pseudo OP code로는 DATA를 사용하였으며 이는 ROM에 계수를 설정하기 위해 이용하였다. 즉 다음과 같은 instruction은 31번 base열의 displacement 4~7까지 각각 4digit의 hexadecimal data를 16bit씩 할당하는 것이다.

DATA 31, 1234, 5678, 9 ABC, DEF ϕ

이상의 시뮬레이터는 흐름도에서와 같은 블록별로 basic 언어로 作成되었다.

IV. 시뮬레이션 및 결과

입력신호는 8KHz로 標本化되어 buffer에 저장된 4K

byte이다. 실제 입력은 32채널분으로서 임의의 채널은 매초 약 7자리의 정보가 들어온다. 受信된 信號는주어진 시간안에 周波數 情報가 分析되어야 하며 MFC 送信部の 送信規格을 만족시키도록 다음과 같은 몇 가지 경우에 대해 설계된 受信機의 특징을 검토하였다.^{11),12)}

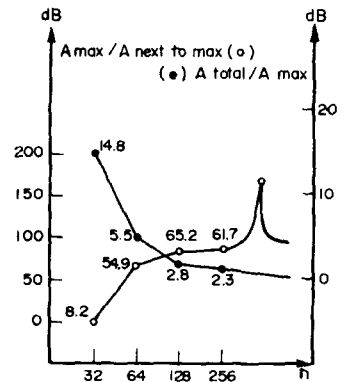


그림 4. Data 수와 GA 특성
Fig. 4. GA for the data length.

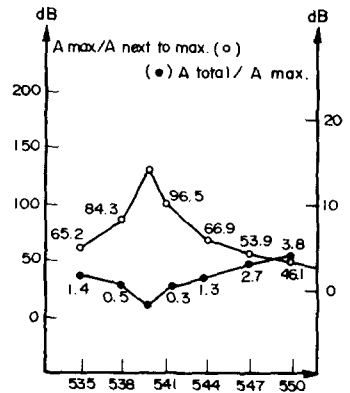


그림 5. 주파수 이동과 GA
Fig. 5. GA for the freq. drift.

- 1) 無雜音 상태의 判斷특성
- 2) 入力 byte 변화에 따른 영향
- 3) 入力 周波數, 位相, 歪曲의 영향
- 4) Twist의 영향
- 5) 4 KHz band limited Gaussian 잡음의 영향

입력 data에서 周波數 情報를 얻기 위해 필요한 최소한의 data수를 한 週期로 잡는 경우, 540Hz 성분에 대해 약 15byte가 요구된다. Data의 증가에 따른 GA의 특성은 그림 4와 같다. 이 경우 Y축은 Amax(가장 큰 에너지량으로서 入力成分으로 예상)와 A next to

max(가장 큰 雜音成分)의 비로서 0dB 이상이면 이론적으로 판단이 가능하다. 여기에서 32점 GA의 경우에 無雜音 信號처리시 8dB내의 twist도 허용됨을 알 수 있다.

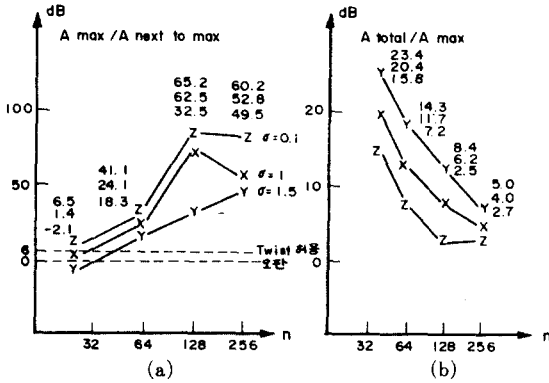


그림 6. 잡음 $N(0, \sigma^2)$ 와 $GA(n)$
Fig. 6. $GA(n)$ with noise.

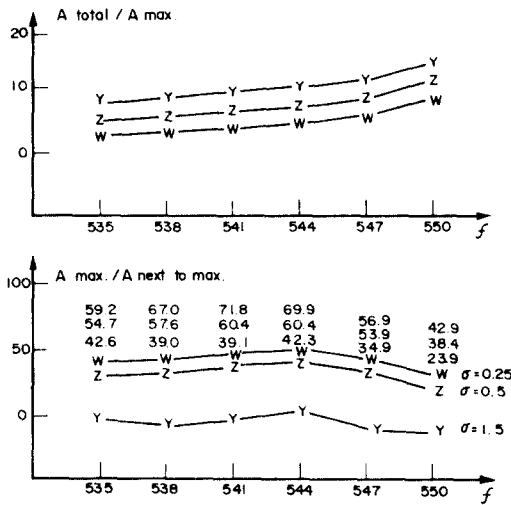


그림 7. 잡음 $N(0, \sigma^2)$ 와 $GA(w)$
Fig. 7. $GA(w)$ with noise.

그림 5는 周波數 歪曲의 영향으로 周波數 편이時 절대적인 에너지 損失은 커지나 모든 成分이 減少하므로 周波數 判別에서는 큰 영향을 주지 않음을 알 수 있다. 그림 6 및 그림 7은 雜音의 영향으로 周波數 편이의 복합적 영향에도 별 효과를 주지 못함을 알 수 있다. 결국 GA를 이용하여 6dB twist내에서 $\pm 5\text{Hz}$ 의 周波數 편이 및 雜音($S/N=0\text{dB}$, Gaussian)내에서 DTMFR을 충분히 동작시킬 수 있으며 규격을 만족시키기 위해서는 64byte 이상이 필요하다. 앞에서 언급한 바와 같이 DTMFR을 設計하기 위한 여러 가지 알고리즘을

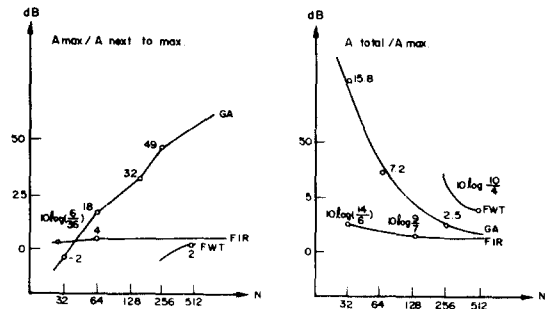


그림 8. 잡음 $N(0, 1.5^2)$ 이 있는 경우의 알고리즘 특성
Fig. 8. Various types of algorithm with $N(0, 1.5^2)$.

검토하였다. 대역여파기(FIR BPF)를 사용하거나 Fast Walsh변환(FWT)을 사용하여 스펙트럼 정보를 구하려는 경우 잡음 $N(0, 1.5^2)$ 이 부과된 입력신호에 대해서 그림 8과 같은 특성곡선을 구할 수 있다. 여기서 보는 바와 같이 GA는 다른 알고리즘과 달리 入力信號의 증가에 따라 특성이 빠른 속도로 개선됨을 알 수 있다.¹⁷⁾

시뮬레이터 상에서 연산속도를 추정하기 위하여 400 점 入력을 사용하는 한 예로써 入력 $x(n)$ 을 인가한 경우 결과는 다음과 같다.

$$x(n) = \cos 2\pi f_1 nT + \frac{1}{2} \cos 2\pi f_2 nT + 5 \cdot r(nT)$$

$$f_1 = 660 + 5 \text{ (Hz)}$$

$$f_2 = 780 - 5 \text{ (Hz)}$$

$$r(t) = \text{random noise} \quad |r| < 0.5!$$

$$T = 125 \mu\text{sec}$$

주파수 (Hz)	540	660	780	900	1020	1140
스펙트럼값	18	4079	3600	27	21	13

계산시간 : 약 6m sec.

이상의 결과로 볼 때 32채널 R2 MFC 수신기의 설

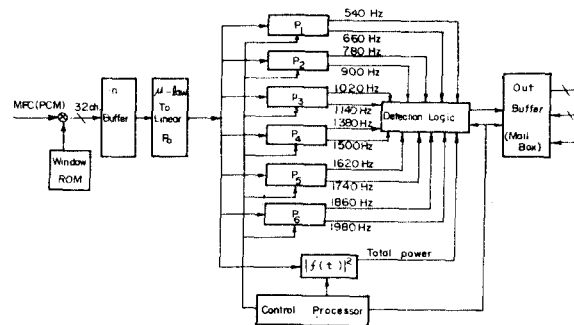


그림 9. 제안된 hardware 구현 방법
Fig. 9. Proposed hardware architecture.

계를 위해 S2811 1 개를 사용하면 memory의 제한으로, 32채널을 순차적으로 처리하는 경우 매 chip당 2 개의 주파수를 판별할 수 있다. 그러므로 7 개의 DSP chip을 사용하여 하나는 preprocessing용으로 나머지는 각각 2 개씩의 주파수 성분을 찾도록 하고 계산된 결과가 mail-box-shared memory 형태로 보존되어 제어부에서 필요할 때마다 확인할 수 있도록 한다. 이에 대한 블럭도는 그림 9와 같다.

V. 結 論

앞에서 考察한 바와 같이 R2 MFCR의 설계를 위한 알고리즘 분석과 제작에 필요한 시뮬레이션 방법 및 결과를 제시하였다. 또한 하드웨어의 경제성을 위하여 1chip signal processor S2811을 사용한 MFC수신기 모델을 제안하였다.

구체적으로 요약하면 :

- 1) MFC 수신기 설계를 위한 여러 알고리즘중에서 GA가 가장 성능이 우수하므로 이 방법을 채택하였다.
- 2) 데이터 입력으로는 400byte 대신에 63byte면 가능함을 확인하였다.
- 3) 이 방법에서의 입력주파수, 위상의 왜곡, twist, 잡음의 영향에도 주어진 규격을 만족함을 보였다.
- 4) 코드변환 및 windowing을 단일 chip S2811로 해결하였으며, 이들을 토대로 32채널을 동시에 처리할 수 있는 모델을 제안하였다.

그러나 signal processor는 최근에 개량된 chip이 발표되고 있으므로 앞으로 더욱 하드웨어의 최적성을 고려할 수 있을 것이다.

끝으로 本 論文은 韓國電氣通信研究所의 研究費 支援으로 이루어 졌음을 알려 드립니다.

附 錄

DDMPR					
DDMPR Programs					
1	HEAD	SHR	TACV	US	0,0
10		ASB	LABV	US	1,1
20		SVA	TACV	US	1,1
30		SVA	NOOP	D	00.4
40		AVA	TACV	US	1,1
50		AVA	TACV	US	1,1
60		AVA	TACV	US	1,1
70		NOP	NOOP	US	6,1
80		SFU	TACV	US	5,1
90		SGV	RETI	US	0,0
100					
110	STRT	NOP	LLTI	L	780
120		NOP	LEBL		
130		AVZ	TACV	US	4,7
140	NEXT	NOP	LLTI	L	005
150		NOP	LEBL		
160		AVZ	TACV	US	7,7
170		NOP	JMPZ	DT	SPIC
180		NOP	JMIF	DT	HALT
190		NOP	TIRV	US	0,0
200	LFO1	NOP	NOOP	UV	4,0
210		AFZ	TACV	US	0,1
220		AVA	TACV	US	0,1
230		SVU	NOOP	US	1,1
240		ATA	NOOP	US	0,0
250		NOP	TACV	UV	0,0
260		NOP	TPFV	UV	0,1
270		NOP	JCDI	DT	LFO1
		NOP	JMUD	DT	REXT

280	SPIC	NOP	LLTI	L	005
290		NOP	LEBL		
300	LFO2	NOP	NOOP	UV	5,1
310		AFU	TACV	UV	0,2
320		NOP	NOOP	UV	6,1
330		AFZ	TACV	UV	0,3
340		NOP	NOOP	UV	2,2
350		AFZ	NOOP	UV	3,3
360		APA	LACO		
370		NOP	JCDI	DT	LFO2
380		NOP	JMUD	DT	STRT
390					
400		DATA	0,74E0	8B50	34E0, FFFF
410		DATA	1,6F30	90D0	3F70, FFFF
420		DATA	2,68C0	9740	4940, FFFF
430		DATA	3,6150	98E0	5320, FFFF
440		DATA	4,5910	A6F0	5BFC, FFFF
450		DATA	5,5000	B000	6380, FFFF
0X		DATA	31, 0190	0, 0	FFFF

參 考 文 獻

- [1] 한국전기통신연구소, 시내 자동전화국간신호 조사 분석 12, 1982.
- [2] M.T. Hills, *Telecommunications Switching Principles*. George Allen & Unwin, London, pp.153-155.
- [3] Bell Telephone Lab., *Common Systems Outgoing R 2 MFC Transceiver Circuit*. CD-1c643, 1981.
- [4] Bell Telephone Lab., *Common Systems Incoming R 2 MFC Transceiver Circuit*. CD-1c644, 1981.
- [5] 한국전기통신연구소, MIOCN 전자교환기 Network terminal circuit, pp. 153-190, 12, 1980.
- [6] F.G. Braun, "Nonrecursive digital filters for detecting multifrequency code signals," *IEEE Trans. ASSP*, vol. 23, pp. 250-256, Jun. 1975.
- [7] 유근호의, 시분할 전자교환기의 R2 MFC/PB 수신기 설계에 관한 연구, 한국전기통신연구소, 서울, pp. 100-109, 1983.
- [8] Ivan Koval et al., "Digital MF receiver using DFT," *IEEE Trans. COM*, vol. 21, pp.1331-1335, Dec. 1973.
- [9] J. Tow et al., *A DSP Implementation of Digital Tone Receiver*. Proc. of ICC., pp.72.4.1-72.4.4, 1981.
- [10] B. Gold et al., *Digital Processing of Signals*. New York, McGraw-Hill, pp. 171-172, 1969.
- [11] 박항구의, MF 디지털 송신기의 설계에 관한 고찰, 전자공학회지 20권, 3호, pp. 29-32, 1983.
- [12] "CCITT recommendations," *Orange Books* vol. VI, ITU, Geneva, 350-368.
- [13] *AMI Telecommunications Design Manual*, American Microsystem, Inc., 1982.
- [14] H. Kaneko, "A unified formulation of segment companding laws and synthesis of CODECS and digital companders," *BSTJ*, pp. 1555, Sep. 1970. *