

# IC화 가능한 주파수 m 체배기

## An Integrable Frequency Multiplier

論 文
33~5~4

金 慶 熙\*  
(Kyung-Hee Kim)

### Abstract

A method of frequency multiplying of square waveforms is described and an integrable frequency multiplier which is fully compatible with IC technology, and made use of only bipolar transistors and resistors is proposed.

The circuit is composed of only integrable time delay circuits and exclusive OR gates. Hence the circuit shows some useful characteristics.

### 1. 서 론

입력 신호에 동기된 주파수 체배기의 실현을 위하여 위상 고정 루우프(Phase locked loop : 이하 PLL 이라 약기 한다)에 의존하는 방법<sup>1)</sup>이 많이 쓰이지만 PLL은 저역 여파기(low pass filter)를 필요로 하기 때문에 회로의 IC화가 어려워 진다는 단점이 있으므로 종래의 연구에서 PLL에 의존하지 않는 주파수 체배기<sup>3)~11)</sup>의 실현을 위하여 많은 노력이 시도되었으며, 1977년에는 K. W. Current<sup>10)</sup>에 의해 IC화 할 수 있는 주파수 2체배기가 실현되었으나, 종래의 방법들은 주파수 체배기의 실현을 위하여 해석적인 방법에 의존하지 않고 회로내의 각 단자에 나타나는 전압파형을 비교하는 방법등과 같이 정성적인 방법에 주로 의존해 왔기 때문에 주파수 3체배기까지 실현된 바 있지만, PLL에 의존하지 않는 방법으로는 그 이상의 m값에 대한 주파수 m체배기의 실현은 실질적으로 어려운 난제로 남아 있었다.

본 연구는 IC화 할 수 있는 주파수 m체배기를 실현하고자 시도되었으며 주파수 m체배의 입출력 관계를 함수적인 방법으로 분석함으로써 해석적인 주파수 체배기 이론을 제시할 수 있었고, 제시된 이론에 의해 회로를 실현하기 위하여 IC화 할 수

있는 시간지연 회로<sup>12)</sup>를 회로 목적에 적합하도록 변형하고, IC화 할 수 있는 Exclusive OR Gate에 LSD Technique를 적용하여 회로를 변형하고 이를 이용함으로써 IC화 할 수 있는 주파수 m체배기를 실현할 수 있었다.

### 2. 이 론

대칭형, 구형파  $V_i(t)$ 는

$$\begin{aligned}
 V_i(t) &= \sum_{k=-\infty}^{\infty} f(t - 2kT) \\
 &= \sum_{k=-\infty}^{\infty} u(t - 2kT) \star u(2kT + T - t)
 \end{aligned} \tag{1}$$

$$\text{단 } u(t) = \begin{cases} 1 & t \geq 0 \\ 0 & t < 0 \end{cases}$$

$$\sum_{k=1}^n A_k = A_1 + A_2 + \dots + A_n$$

+ : OR Operator

☆ : And Operator

⊕ : Exclusive OR Operator

와 같이 표시할 수 있으며, 식(1)은 시간적으로 서로 다른 Pulse train을 나타내고 같은 시간에 2개의 Pulse가 동시에 존재할 수 없으므로  $k_1 \neq k_2$  일때

$$[u(t - 2k_1T) \star u(2k_1T + T - t)] \star [u(t -$$

\* 正 会 員 : 東洋工専大 電子科 教授  
接受日字 : 1984年 3月 17日

$2k_2T) \star u(2k_2T + T - t)] = 0$ 의 관계가 성립하고,  $A \star B = 0$  이면

$$A + B = (A \oplus B) + (A \star B) = A \oplus B$$

이므로 식(1)은

$$\begin{aligned} V_i(t) &= \bigoplus_{k=-\infty}^{\infty} f(t - 2kT) \\ &= \bigoplus_{k=-\infty}^{\infty} u(t - 2kT) \star u(2kT + T - t) \end{aligned} \quad (2)$$

와 같이 표현할 수 있다.

$V_i(t)$ 의  $m$ 채배 주파수를 갖는 구형파  $V_o(t)$ 는

$$\begin{aligned} V_o(t) &= \bigoplus_{l=-\infty}^{\infty} G(t - 2lT/m) \\ &= \bigoplus_{l=-\infty}^{\infty} [u(t - 2lT/m) \star u(2lT/m + T/m - t)] \end{aligned}$$

와 같이 표현할 수 있으며

$$l = km + n \quad \text{단, } 0 \leq n < m$$

의 관계를 만족하는 정수  $k$ 와  $n$ 을 택하면

$$\begin{aligned} V_o(t) &= \bigoplus_{k=-\infty}^{\infty} \left[ \bigoplus_{n=0}^{m-1} G\left(t - 2kT - \frac{2n}{m}T\right) \right] \\ &= \bigoplus_{k=-\infty}^{\infty} \left[ \bigoplus_{n=0}^{m-1} u\left(t - 2kT - \frac{2n}{m}T\right) \star u\left(2kT + \frac{2n+1}{m}T - t\right) \right] \end{aligned} \quad (3)$$

와 같이 표현되고,  $A = u(t)$  라면  $A = u(-t)$  이며

$$u\left(t - 2kT - \frac{2n+1}{m}T\right) \star u\left(2kT + \frac{2n}{m}T - t\right) = 0$$

의 관계가 만족되고

$$\begin{aligned} &u\left(t - 2kT - \frac{2n}{m}T\right) \star u\left(2kT + \frac{2n+1}{m}T - t\right) \\ &= u\left(t - 2kT - \frac{2n}{m}T\right) \star u\left(2kT + \frac{2n+1}{m}T - t\right) \\ &+ u\left(t - 2kT - \frac{2n+1}{m}T\right) \star u\left(2kT + \frac{2n}{m}T - t\right) \\ &= u\left(t - 2kT - \frac{2n}{m}T\right) \oplus u\left(t - 2kT - \frac{2n+1}{m}T\right) \end{aligned}$$

와 같은 관계가 성립하므로 식(3)은

$$\begin{aligned} V_o(t) &= \bigoplus_{k=-\infty}^{\infty} \left[ \bigoplus_{n=0}^{m-1} \left[ u\left(t - 2kT - \frac{2n}{m}T\right) \oplus u\left(t - 2kT - \frac{2n+1}{m}T\right) \right] \right] \end{aligned} \quad (4)$$

와 같이 표현할 수 있으며 식(4)를 다시 정리하면,

$$\begin{aligned} V_o(t) &= \bigoplus_{k=-\infty}^{\infty} \left[ \bigoplus_{n=0}^{2m-1} u\left(t - 2kT - \frac{n}{m}T\right) \right] \\ &= \bigoplus_{k=-\infty}^{\infty} \left\{ \left[ \bigoplus_{n=0}^{m-1} u\left(t - 2kT - \frac{n}{m}T\right) \right] \oplus \left[ \bigoplus_{n=m}^{2m-1} u\left(t - 2kT - \frac{n}{m}T\right) \right] \right\} \\ &= \bigoplus_{k=-\infty}^{\infty} \left\{ \left[ \bigoplus_{n=0}^{m-1} u\left(t - 2kT - \frac{n}{m}T\right) \right] \oplus \left[ \bigoplus_{n=0}^{m-1} u\left(t - 2kT - T - \frac{n}{m}T\right) \right] \right\} \\ &= \bigoplus_{k=-\infty}^{\infty} \left\{ \bigoplus_{n=0}^{m-1} \left[ u\left(t - 2kT - \frac{n}{m}T\right) \oplus u\left(t - 2kT - T - \frac{n}{m}T\right) \right] \right\} \end{aligned}$$

와 같이 표현되고 ☆연산자로 다시 표현하면

$$\begin{aligned} V_o(t) &= \bigoplus_{k=-\infty}^{\infty} \bigoplus_{n=0}^{m-1} \left[ u\left(t - 2kT - \frac{n}{m}T\right) \star u\left(2kT + T + \frac{n}{m}T - t\right) \right] \\ &= \bigoplus_{k=-\infty}^{\infty} \bigoplus_{n=0}^{m-1} f\left(t - 2kT - \frac{n}{m}T\right) \\ &= \bigoplus_{n=0}^{m-1} \left[ \bigoplus_{k=-\infty}^{\infty} f\left(t - 2kT - \frac{n}{m}T\right) \right] \\ &= \bigoplus_{n=0}^{m-1} V_i\left(t - \frac{n}{m}T\right) \end{aligned} \quad (5)$$

와 같은 관계를 얻을 수 있다.

따라서 시간지연 회로와 Exclusive OR Gate를 이용하면, PLL에 의존하지 않는 주파수  $m$ 채배기의 실현이 가능함을 알 수 있다.

### 3. IC화 가능한 주파수 $m$ 채배기 회로

#### (1) 주파수 $m$ 채배기의 블록도

그림 1의 회로는 식(5)에 의해 구성한 주파수  $m$ 채배기의 블록도로서  $E_x$ 는 Exclusive OR Gate를 표시하며  $D_i$ 는 시간 지연회로로서, 입력 주파수가  $f_0$ 일 때, 시간 지연회로의 지연시간  $\tau_i$ 는

$$\tau_i = 1/2mf_0$$

의 값이 요구된다.

$E_x$ 와  $D_i$ 의 조합  $T_i$ 를 단위 주파수 채배기라 하면  $m$ 채배 주파수를 얻기 위해서는  $m-1$ 개의 단위 주파수 채배기가 필요하지만

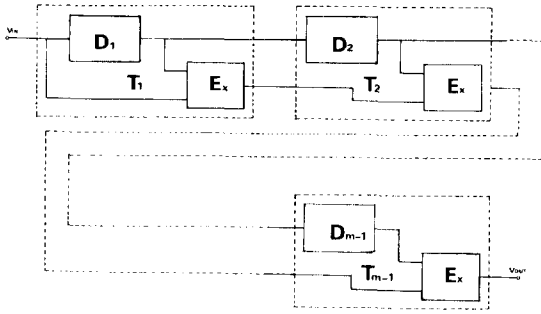


그림 1. 주파수 m배기의 블록도

Fig. 1. Block Diagram of Frequency Multiplier

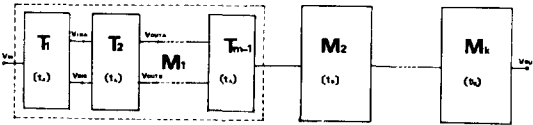


그림 2. 다단 주파수 배배기

Fig. 2. Multistage Frequency Multiplier

$$m = m_1 \cdot m_2 \cdot \dots \cdot m_k \quad k : \text{정수}$$

의 관계가 만족된다면  $\tau_i$  를 각기 달리함으로써 회로를 좀더 간단히 구성할 수 있다. 이때는 그림 2와 같이

$$m_0 = m_1 + m_2 + m_3 + \dots + m_k - k$$

의 관계가 만족되는  $m_0$  개의 단위 주파수 배배기만으로 주파수 m배배기를 실현할 수 있으며, 이는 그림 2와 같이  $m_1, m_2, \dots, m_k$  배배기를 직렬로 연결한 것으로  $m_1$  배배된 파형을 다시  $m_2$  배배하고 이를 다시  $m_3, m_4, \dots, m_k$  배배하는 방법이며 이때 단위 주파수 배배기를 구성하는 시간 지연회로의 지연시간은 대칭형출력 파형이 요구될 때, 다음과 같은 관계가 만족되어야 한다.

$$\frac{1}{2mf_0} = \tau_k = \frac{\tau_{k-1}}{m_k} = \frac{\tau_{k-2}}{m_k m_{k-1}} = \dots = \frac{\tau_1}{m_k m_{k-1} \dots m_3 m_2}$$

(2) IC화 가능한 단위 주파수 배배기

그림 3은 IC화 가능한 주파수 m배배기를 실현하기 위하여, Tr과 저항만을 사용하여 구성된 단위 주파수 배배기 회로로서, S는 시간 지연회로를 나타내며, Dk는 단위시간 지연회로로서 종래의 시간 지연회로를 변형하여 회로 목적에 적합하도록 하

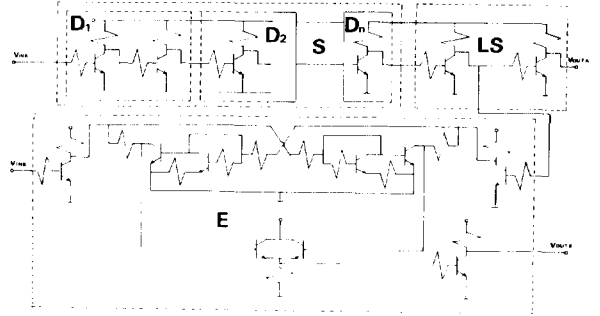


그림 3. IC화 가능한 단위 주파수 배배기

Fig. 3. Integrable-unit-frequency Multiplier

였고, E는 Exclusive OR Gate로서 기존 회로에 LSD Technique를 도입하여 변형함으로써 Exclusive OR Gate 회로에 의한 지연시간을 조절하고자 하였으며, LS는 Exclusive OR Gate에 의한 지연시간을 보상해 주기 위한 보상 회로로서 Exclusive OR 회로에 의한 지연시간의 영향을 최소화 하기 위한 회로이다.

4. 실험 및 검토

그림 4의 회로는 저자가 제시한 주파수 m배배기 회로의 실험회로로서 B1과 B2는 측정장치에 의한 영향을 피하기 위하여 첨부한 회로이며 Ti는 단위 주파수 배배기 회로를 나타내고, S는 시간지연회로, E는 Exclusive OR Gate를 나타내며, L은 Exclusive OR 회로에 의한 지연시간을 보상해 주기 위한 회로이다.

Tr은 IC제작상의 편의를 고려하여 같은 특성을 갖는 Tr에(C 1815) 의해서만 구성하였으며, 실험 방법은 먼저, 회로내의 지연시간이 같은, 단위 주파수 배배기 2단을 사용하여 주파수 3배배기를 실현해 보았고, 단위 주파수배배기 4단을 사용하여 주파수 5배배기를 실현해 보았으며, 시간지연 회로의 지연시간을 각기 다르게 조합하여 3단의 단위 주파수 배배기를 이용한 주파수 6배배기를 실현해 보았다.

실험 결과는 그림 5에 나타난 바와 같이 입력 주파수 14, 17, 20 KHz에 대하여 42, 85, 120 KHz의 출력을 얻을 수 있었으며 이로서 이론이 타당함을 보였다.

실험 결과 Exclusive OR Gate를 구성하고 있는 Tr의 축적시간이 적절히 보상 되어야 함을 알았으

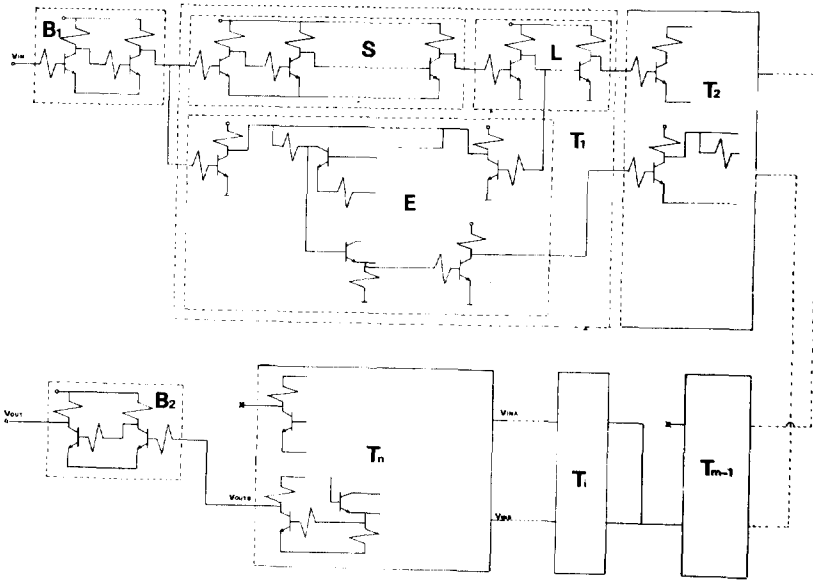
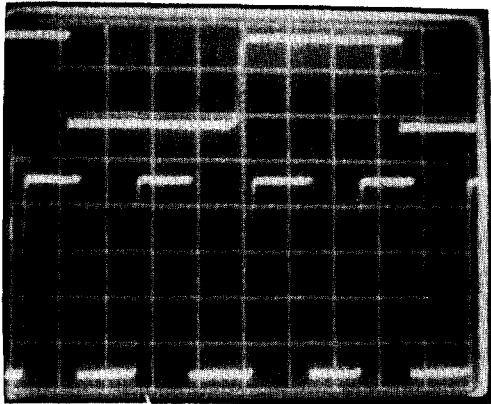
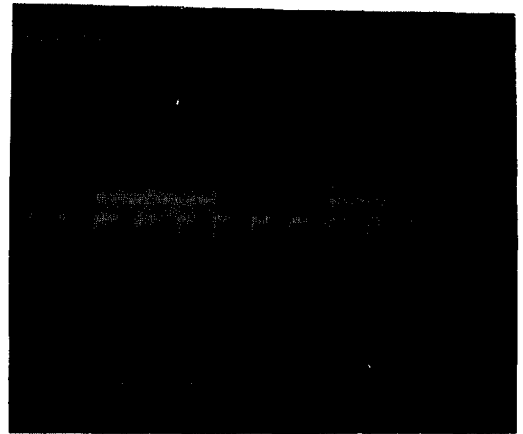


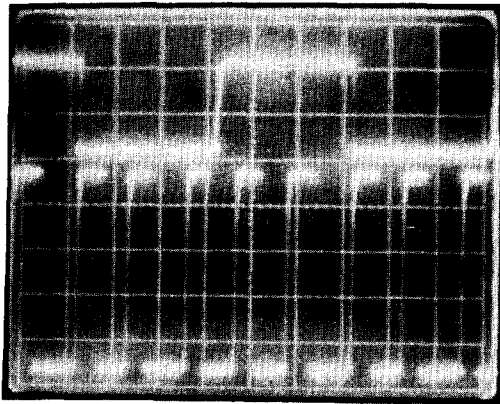
그림 4. 실험회로  
Fig. 4. Experimental Circuit



(a)



(c)



(b)

그림 5. 주파수 체배기의 입출력 파형

(a) 3 체배기, (b) 5 체배기, (c) 6 체배기, (위) 입력, (아래)출력, (수직: 2V/div., 수평: 10 $\mu$ sec/div.)

Fig. 5. Input and Output waveform of frequency multiplier. (a) frequency 3-fold multiplier, (b) frequency 5-fold multiplier, (c) frequency 6-fold multiplier, (upper) Input, (Lower) Output, (Ver.: 2V/div., Hor.: 10 $\mu$ sec/div.)

며, Exclusive OR Gate 에 의한 출력이 시간지연 회로의 입력으로 귀환되면 발진현상<sup>12)</sup>이 일어나므로 회로의 설계에 주의가 필요함을 알았다.

제시된 회로의 주파수 적용 한계는 Tr의 Switching time 과 관계가 있으며 출력 주파수가 낮을 때는 회로의 안정도는 높아지지만 요구되는 단위시간 지연회로의 개수가 증가 하기 때문에 회로의 점유면적과 분포용량이 고려되어야 할 것으로 보이며, 출력 주파수가 높을때는 Tr의 Switching time 에 의한 영향이 크게 나타나므로 -본 회로에서는 특히 fall-time 의 영향이 큰 것으로 보인다. - Exclusive OR Gate 의 동작이 불안정하게 됨을 알 수 있었다.

따라서 효율적인 시간지연회로의 실현 및 Switching-time 에 대한 고찰이 필요할 것으로 기대하지만 이는 다음으로 미루기로 한다.

### 5. 결 론

주파수 m 체배기의 입출력 관계를 함수적으로 분석하여

$$V_o(t) = \bigoplus_{n=0}^{m-1} V_i \left( t - \frac{n}{m} T \right)$$

와 같은 관계를 구함으로서 주파수 m체배기의 실현 방법을 제시 하였고, IC화 할 수 있는 시간지연회로와 Exclusive OR Gate 를 적절히 변형하여 사용함으로서 IC화 할 수 있는 주파수 m체배기를 실현하였다.

본 연구에서 제시한 주파수 m체배기 회로는 구성상의 장점이 있기 때문에 IC화를 목표로 하지 않는 경우에도 실질적인 응용에 많은 도움이 되리라 생각된다.

### 참 언

본 연구에 관하여 귀중한 조언을 해주신 서울대학교 이충용 교수님께 깊은 감사의 뜻을 표합니다.

### 참 고 문 헌

- 1) J. L. Huertas ; "Frequency multiplication for Square waves." Electronic Engineering May 1975

- 2) N. R. Joshi ; "Frequency Doubling of square waves," proc. IEEE. Vol. 63, September 1972
- 3) B. V. Rao & K. A. Krishnamurthy ; " A method for frequency multiplication of square waves," Int. J. Electronics, 1976, Vol. 40, No. 6
- 4) B. Parasuraman ; " Frequency Doubling of square waves," proc. IEEE. June 1976
- 5) A. P. Shivaprasad , " A pulse - repetition frequency doubler for square waves," INT. J. Electronics, 1972, Vol. 32, No. 2
- 6) T. K. Alex, ; " Frequency doubler covers wide frequency range for unsymmetric square waves " Electronic Design 16 August 2, 1974
- 7) Stamatios V. Kartalopoulos ; " Hex inverter and or gates for frequency doubler," Electronic Engineering December 1978
- 8) Ralph W. Carfi and John T. Bartholomew ; " TTL- Compatible frequency doubler rejects harmonics without tuned circuits," Electronic Design 3, February 1, 1980
- 9) D. J. Greenland ; "High frequency doubling with C. M. O. S.," Wireless World May 1980
- 10) K. W. Current ; " Integrable Digital pulse Rate double," proc. IEEE, Vol. 65 No. 11, November 1977
- 11) 김 경희 ; " 필터를 사용하지 않는 주파수 2 체배기에 관한 연구 " 전자공학회지, 16 권 6 호 1979
- 12) 김 경희 ; " 트랜지스터의 스위칭 특성과 IC화 할 수 있는 발진회로 " 전자공학회지, 17 권 6 호 1980
- 13) Herbert Taub ; "Digital Integrated Electronics " Tower press, 1978, pp. 134~174
- 14) A. S. Chauhan, A. Srivastava, and L. K. Maheshwari, ; "Transient Response of a Transistor Employing Limited Saturation Device Technique., PROC. IEEE, Vol. 65, No. 6, June 1977