

論 文

CCⅡ를 이용한 FDNR 필터의 설계

正會員 李 秉 洙* 正會員 李 鍾 岳**

Design of FDNR Filter using CCⅡ

Byung Soo LEE* and Jong Arc LEE**, Regular Members

要 約 본 논문의 목적은 2개의 CCⅡ와 최소의 수동소자를 사용하여 이상적인 FDNR을 실현하는데 있다. 제안된 회로는 두 커패시터가 동시에 접지되면서 동일한 값을 갖는다는 점에서 기존회로부터 IC화에 유리함을 고찰하고 아울러 이 회로를 elliptic 필터에 적용하고 실험을 통하여 주파수 특성을 확인함으로써 그 타당성을 입증하였다.

ABSTRACT The purpose of this paper is to realize an ideal F.D.N.R using a minimum number of passive elements and two CCⅡs. The configuration of proposed circuit can be shown to be superior to that of conventional circuit because both capacitors are grounded and may also be equal-valued for easy IC fabrication. Experimental data reveals performance of the new circuit for frequency characteristics when applying to an active elliptic low pass filter.

1. 서 론

필터의 해석 및 설계방법은 영상 파라미터를 이용하는 방법과 특정의 주파수 특성을 갖는 전달함수를 이용하는 방법이다. 영상 파라미터를 이용하는 방법은 주로 L, C 소자를 이용한 수동 필터의 경우에만 사용되나 여기에 R 까지 고려하는 경우 또는 같은 필터를 여러 단 중속접속시키는 경우 임피던스 정합 및 전원의 조건에서 실질적으로 해석이 어려우므로 현대 회로망 이론에서는 전달함수를 이용하는 방법이 일반화되어 있다. 전달함수를 이용하는 방법은 요구되는 특성과 일치하는 전달함수를 설정한 후 이를

회로망 합성하는 것으로, 특히 능동 필터의 경우에는 전달함수를 이용한 해석 및 설계방법만이 가능하다. 한편 1968년 L. T. Bruton은 FDNR (Frequency-dependent negative resistance)의 개념을 제안하였으며 이 개념을 이용하면 수동 R, L, C 회로망을 등가적인 전압 전류 전달함수를 갖는 C, R, M 회로망으로 변환될 수 있다는 것을 증명하였다⁽¹⁾. 또한 같은해 K. C. Smith와 A. Sedra에 의해 최근 능동 회로망의 합성에 많이 사용되는 새로운 능동소자인 전류전달장치 (Current conveyor)가 제안되었으며 1969년에 제 2세대 전류전달장치 (Second-generation current conveyor: CCⅡ)의 개념이 발표됨으로써 많은 통신장치에 유용하게 적용될 수 있음이 증명되었다^{(2), (3)}. 따라서 FDNR의 실현방법도 여러 가지 형태로 연구되어 왔으나 본 논문에서는 최소의 수동소자를 사용하면서 CCⅡ를 이용하여 접지된 동일값을 갖는 커패시터로 FDNR을 구성함으로써 반도체 IC의 특성과 제조상의 제약조건에 알맞도록 하였으며 저역 elliptic 필터에 응용하므로 그 타당성을 입증

* 大宥工業專門大學通信科
Dept. of Communication Daeyoo Junior Technical College
Sungnam-Si, 130 Korea

** 建國大學校工科大學電子工學科
Dept. of Electronic Engineering Konkuk University, Seoul,
133 Korea

論文番號 : 83-14 (接受 1983. 7. 25)

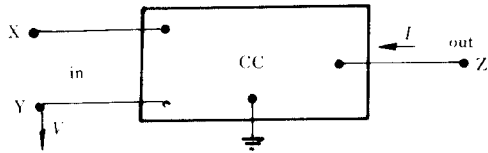


그림 1 전류전달장치의 블록선도
Block diagram of the current conveyor.

하고자 한다.

2. CC II 의 고찰

전류전달장치란 임피던스 레벨이 다른 두 단자간에 동일한 전류를 전달하는 장치를 말하며 이를 블록선도로 나타내면 그림 1과 같다⁽²⁾.

그림 1에서 세 단자간의 특성이 다음과 같은 관계가 성립할 때 CC I (First-generation current conveyor)이라 한다^{(2),(3)}.

$$\begin{pmatrix} v_x \\ i_y \\ i_z \end{pmatrix} = \begin{pmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ \pm 1 & 0 & 0 \end{pmatrix} \begin{pmatrix} i_x \\ v_y \\ v_z \end{pmatrix} \quad (1)$$

또한 단자 y 에 대하여 실질적인 개방입력특성을 나타내게 하기 위하여 $i_y=0$ 로 하면 CC II (Second-generation current conveyor)가 된다. 즉 CC II에서는

$$\begin{pmatrix} v_x \\ i_y \\ i_z \end{pmatrix} = \begin{pmatrix} 0 & 1 & 0 \\ 0 & 0 & 0 \\ \pm 1 & 0 & 0 \end{pmatrix} \begin{pmatrix} i_x \\ v_y \\ v_z \end{pmatrix} \quad (2)$$

의 관계가 성립하며 그 표시법은 그림 2와 같다⁽³⁾.

그림 2에서 $\oplus \ominus$ 기호는 h_{31} 의 부호에 따라 결정되며 식(1), (2)에서의 모든 전류와 전압은 교류분만이 아닌 직류가 포함된 순시치이다. 따라서 전류전달장치를 구성할 때에는 회로적으로 직접(direct-coupled)해야 하며 off set가 없어야 하고 넓은 범위에 걸쳐 이상적인 전형특성을 가지야 한다. 그리고 CC II의 실현에 대해서는 여러 가지 방법이 있으나 가장 효율적인 방법이라고 할 수 있는 것이 1980년에 J.L. Huertas에 의해 2개의 연산 증폭기를 사용하여 그림 3과 같이 제안

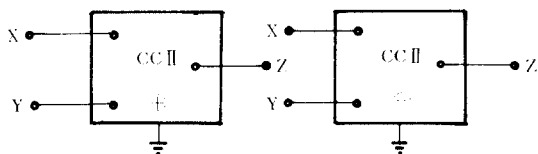


그림 2 CC II의 블록선도
Block diagram of the CC II.

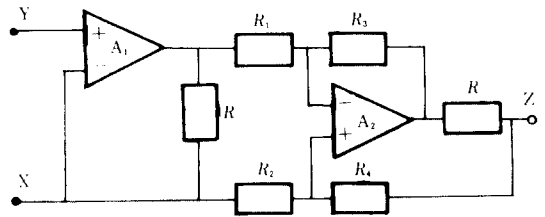


그림 3 CC II의 회로
Circuit for CC II.

되었다⁽⁴⁾.

그림 3에서 $R_1 = R_2$, $R_3 = R_4$ 일 때 식(2)의 단자특성을 얻을 수 있으며 그림 2에서 $\oplus \ominus$ 기호는 A_2 의 양 단자를 서로 교체함으로써 얻어질 수 있다.

3. FDNR의 실현

CC II는 각종 능동 R, C 회로방울 합성하는데 광범위하게 사용되고 있다. 이 소자는 이상적인 FDNR 특성을 얻는데도 유용하다. FDNR은 2단자 능동소자로서 다음과 같은 주동 어드미턴스 값을 갖는다⁽⁴⁾.

$$Y(S) = \frac{I(S)}{V(S)} = MS^2 \quad (3)$$

여기서 M 은 양의 실수인 상수이다.

FDNR소자를 CC II를 이용하여 실현하는 방법은 이미 많은 사람들에게 의해 연구 발표되고 있으며 하나의 CC II만을 사용하여 실현하는 방법도 있겠으나⁽⁵⁾ 이렇게 하면 접지되지 않은(floating) 기판시터를 포함하거나 저항의 수가 많아진다.

그러나 반도체 IC는 제조상의 문제로 가능한 한 수동소자를 능동소자로 대체하는 것을 원칙으로 하고 있다. 따라서 본 논문에서는 FDNR을 실현

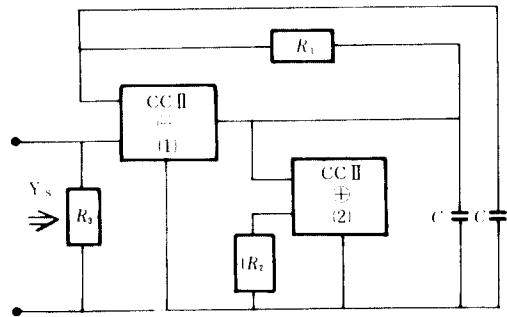


그림 4 CC II를 이용한 이상적인 FDNR
Ideal FDNR using CC II's.

하는데 2개의 CCⅡ를 사용하는 대신 최소의 수동소자를 사용하면서 커패시터는 모두 접지시키는 동시에 동일값을 취함으로써 더욱 IC의 제작에 용이하게 하였다. 제안된 회로를 그림4에 나타내었다.

그림 4에서 구동점 어드미턴스 $Y(S)$ 는

$$Y(S) = S^2 M + S\beta + G \quad (4)$$

여기서 FDNR M 은

$$M = C^2 R_1 \quad (5)$$

손실성분 β 는

$$\beta = C \left(2 - \frac{R_1}{R_2} \right) \quad (6)$$

이고 병렬 콘덕턴스 G 는

$$G = (R_2 - R_3) / R_2 R_3 \quad (7)$$

한편 식(4)의 $Y(S)$ 의 값에 따라 이상적인 FDNR $[Y(S) = S^2 M]$, 유손실 FDNR $[Y(S) = S^2 M + S\beta]$, 병렬 동조회로 $[Y(S) = S^2 M + S\beta + G]$, 그리고 발진기 $[Y(S) = S^2 M + G]$ 를 실현할 수 있다. 따라서

$$\beta = 0 (R_1 = 2R_2) \quad (8)$$

$$G = 0 (R_2 = R_3) \quad (9)$$

이라면 이상적인 FDNR 특성이 얻어진다. 또한 CCⅡ의 출력전류 i_z 는 전류추종오차 (current tracking error) $\epsilon (\ll 1)$ 을 고려하면

$$i_z = \pm (1 - \epsilon_i) i_x (i = 1, 2) \quad (10)$$

이므로 식(5)의 FDNR의 소자값은

$$M = C^2 R_1 (1 - \epsilon_1) \quad (11)$$

으로 수정된다. 그리고 각 소자에 대한 감도를 감도 정의

$$S_x^y = \frac{x}{y} \frac{\partial y}{\partial x}$$

와 식(11)에 의해 구하면

$$\left. \begin{aligned} S_C^M &= 2 \\ S_{R_1}^M &= 1 \\ S_{\epsilon_1}^M &= -\frac{\epsilon_1}{1 - \epsilon_1} \ll 1 \\ S_{\epsilon_1}^M &= 0 \end{aligned} \right\} \quad (12)$$

가 된다.

따라서 CCⅡ의 전류추종오차 ϵ 이 FDNR에 미치는 영향은 무시할 수 있으므로 수동소자의 값만 정확히 선정해 준다면 이상적인 FDNR이 실현될 수 있음을 알 수 있다.

4. FDNR 필터의 설계

그림 4의 FDNR을 필터에 적용하기 위하여 먼저 5차의 elliptic 필터를 설계하는데 있어 doubly

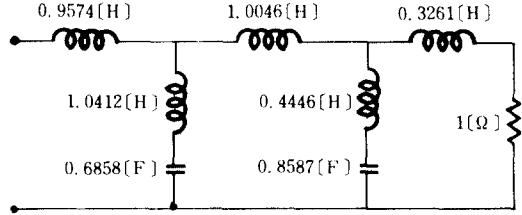


그림 5 5차의 Singly loaded elliptic 필터
Singly loaded fifth-order elliptic filter.

loaded 필터는 $Z_0 = 1/S$ 로 규준화 (normalized) 하는 과정에서 입력단의 저항이 커패시터로 대체되므로 직류(DC)부근에서 차단되는데 이것은 singly loaded 필터를 설계하여 가역의 정리(reciprocity)를 사용하면 제거할 수 있다¹⁶⁾. 따라서 singly loaded 필터를 설계하기 위하여 참고문헌(7)에서 정규화된 5차의 elliptic 필터의 소자값을 구하여 가역의 정리를 적용하면 그림 5와 같이 된다.

그림 5의 필터를 규준화 상수 $Z_0 = 1/S$ 로 규준화시키고 다음 식에 의해 역 규준화 (denormalized) 시키면 그림 6과 같은 FDNR 필터를 얻을 수 있다^(11,16).

$$C = \frac{C_n}{\omega_0 K}, \quad R = R_n K, \quad M = \frac{M_n}{\omega_0^2 K} \quad (13)$$

여기서 C_n, R_n, M_n 은 역 규준화하기 전에 소자의 값이고 상수 $K (= 1592)$ 는 요구되는 임피던스 레벨이고 또한 $\omega_0 (= 2\pi f; f = 1[\text{kHz}])$ 는 특정한 주파수 즉 차단 주파수이다.

5. 실험 및 결과고찰

실험을 위하여 앞에서 고찰된 설계절차에 따라 그림 7과 같이 실험회로를 구성하였다.

그림 7의 실험회로 구성과정에서 연산 증폭기는 $\mu A-741$ 을 사용하였고 커패시터는 비교적 온도특성이 우수한 폴리에스터 커패시터를 사용하였으며 Q -meter로 측정하여 1[%]이내로 접근시켰다. 저항은 고정저항과 반고정 저항을 직렬로

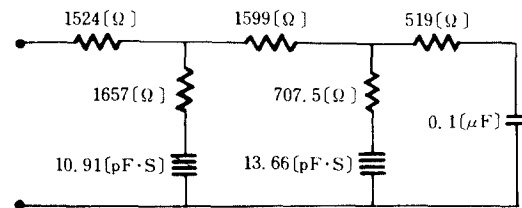
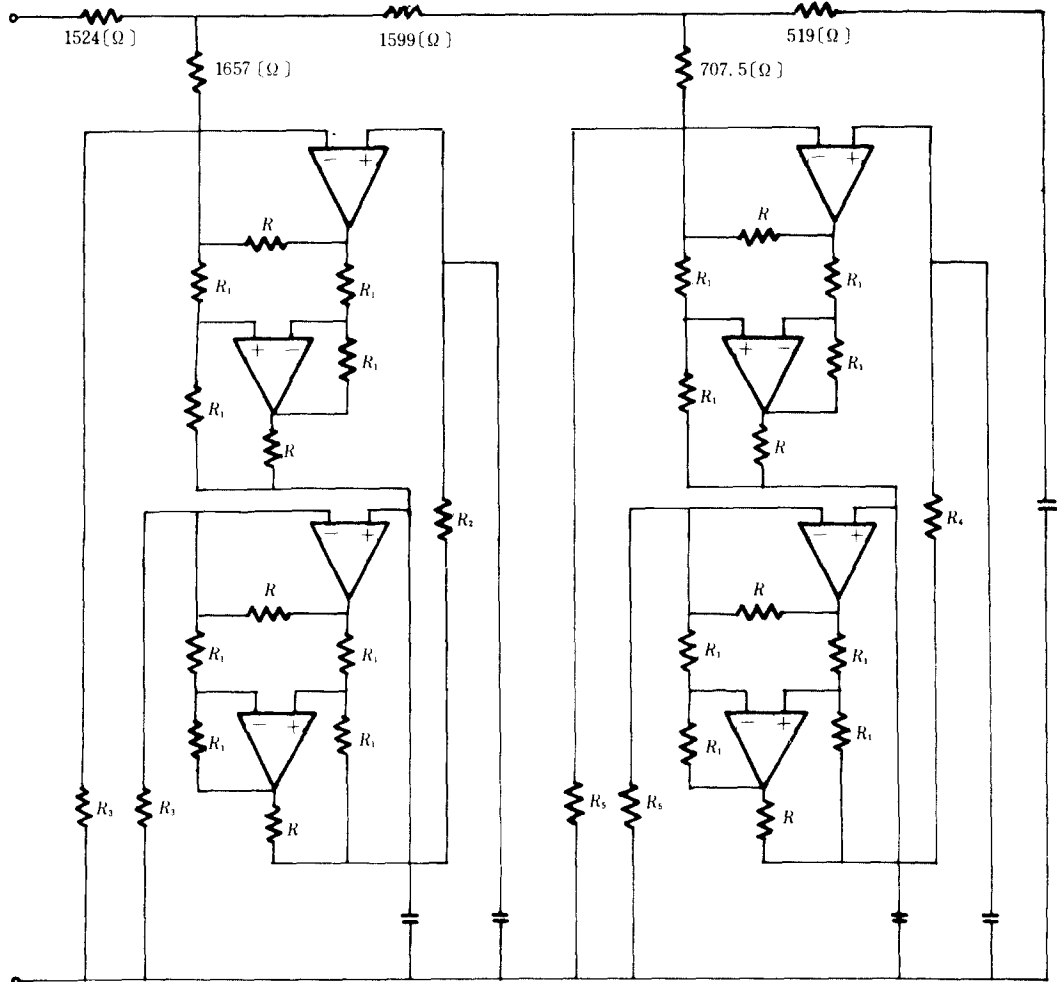


그림 6 설계된 FDNR 필터
Denormalized FDNR filter.



$C=0.1[\mu F]$, $R=1[k\Omega]$, $R_1=100[k\Omega]$, $R_2=1091[\Omega]$, $R_3=546[\Omega]$,
 $R_4=1336[\Omega]$, $R_5=683[\Omega]$

그림 7 실험회로
 A circuit of experiment.

접속하고 digital meter로 측정하여 0.1[%]이내
 로 접근시켰다. 그리고 회로의 특성측정에 있어
 서는 신호전압을 2[V]로 사용하였고 특성을 얻
 기까지의 신호전원과 출력단자 사이의 주파수 및
 전압의 측정은 frequency counter, oscilloscope와
 AC level meter를 사용하였다. 이렇게 하여 제작
 된 회로의 주파수 특성에 대한 실제 측정치와 이
 론치를 그림 8에 나타내었으며 그 파형은 사진 1
 과 같다.

그림 8에서 주파수 특성이 이론치에서 약간 벗
 어난 것은 커패시터의 오차 및 연산 증폭기의 불
 균형에 의한 것으로 판단된다. 따라서 각 소자
 의 값을 계산된 값에 더욱 접근시킬 수 있다면

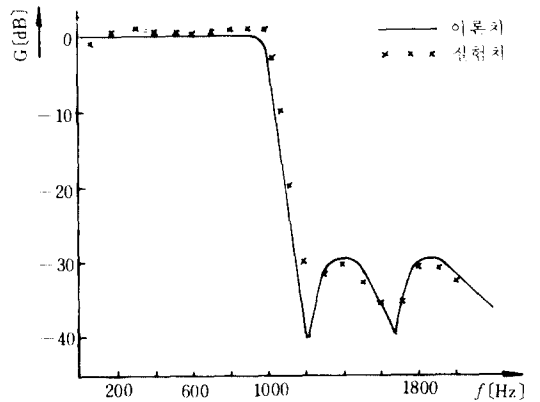


그림 8 주파수 특성
 Frequency characteristics.

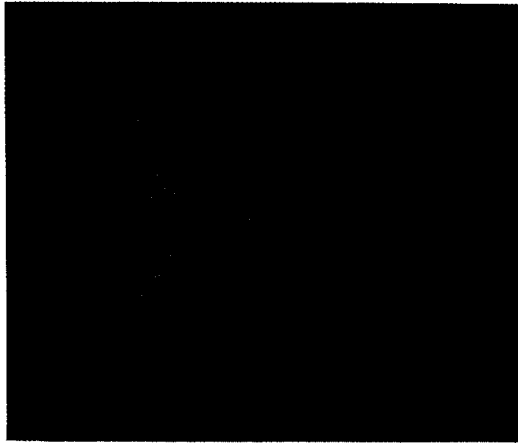


사진 1 출력파형
The output waveform.

이 필터의 주파수 특성은 이론적인 특성과 잘 일치될 수 있을 것으로 사료된다.

6. 결 론

CCⅡ를 이용하여 5차의 FDNR 필터를 설계하였으며 설계된 회로의 주파수 특성을 실험을 통하여 이론적인 값과 일치시킴으로써 주파수 선택성을 갖는 회로망의 능동화에 CCⅡ의 개념이 유

용함을 고찰하였다. 그리고 2개의 CCⅡ와 접지되고 동일한 값을 갖는 커패시터를 사용하여 이상적인 FDNR을 구성함으로써 IC화에 더욱 접근시켰지만 IC의 제조상 불리한 커패시터 사용문제를 여전히 남겨놓고 있다.

参 考 文 献

- (1) L. T. Burton, "Network transfer functions using the concept of frequency-dependent negative resistance," IEEE Trans. on Circuit Theory, vol. CT-16, pp. 406~408, 1969.
- (2) K. C. Smith and A. Sedra, "The current conveyor-A new circuit building block," Proc. IEEE, vol. 56, pp. 1368~1369, 1968.
- (3) K. C. Smith and A. Sedra, "A second-generation current conveyor and its applications," IEEE Trans. on Circuit Theory, vol. CT-19, pp. 132~134, 1970.
- (4) J. L. Auertas, "Circuit implementation of current conveyor," Electron. Lett., vol. 16, pp. 225~226, 1980.
- (5) A. M. Soliman, "Realisation of frequency-dependent negative-resistance circuits using two capacitors and a single current conveyor," Proc. IEE, E vol. 125, pp. 1336~1337, 1978.
- (6) J. Hutchison and F. F. Lee, "Some notes on practical FDNR filter," IEEE Trans-Circuit and System, vol. CAS-28, pp. 242~245, 1981.
- (7) A. B. Willians, "Electronic filter design handbook," New York: McGraw Hill, ch. 12, 1981.



李秉洙 (Byung Soo LEE) 正會員
1950년 3월 26일생
1975년 2월 : 한양대학교 공과대학 전자공학과 졸업
1980년 10월 : 건국대학교 대학원 전자공학과 수료
1982년 3월 : 건국대학교 대학원 전자공학과 박사과정 입학
1982년 3월 ~ 현재 : 대우공업 전문대학 통신과 전임강사



李鍾岳 (Jong Arc LEE) 正會員
1940년 6월 20일생
1953. 4 ~ 1959. 3 : 국립 서울사범학교
1960. 4 ~ 1966. 2 : 한양대학교 공과대학 전기과 (공학사)
1967. 9 ~ 1970. 2 : 연세대학교 전기과 석사과정 (공학석사)
1970. 9 ~ 1974. 2 : 연세대학교 공과대학 전기과 박사과정 (공학박사)
1974. 4 ~ 1975. 3 : 일본 京都大學 전자과 연구원
1979. 8 ~ 1980. 7 : 프랑스 Lyon제일대학 물리과 연구원
1982. 8 ~ 현재 : 건국대학교 전자공학과장