□ 技 術 解 說 □

플라즈마 성장기술과 반도체소자에의 응용

閔 南 基*·金 承 培**

■ 차 례 ■

1. 序 論
2. 플라즈마 성장의 원리와 장치
3. 플라즈마 成長膜의 特性
4. PD SiN 및 SiO_2막의 반도체소자
5. 結 論
參 考 文 獻

1 序 論

플라즈마 성장(plasma enhanced chamical vapor deposition : PE CVD 또는 간단히 plasma deposion : PD) 기술은 성장막의 구성원자를 함유하는 화합물 기체를 10^{-2} ~수 Torr 의 압력에서 전기방전에 의해 플라즈마상태로 하고, 그 속에 형성된 활성한 이온 또는 레디칼(radical)의 화학반응을 이용하여 저온으로 박막을 형성시키는 방법이다. 플라즈마 성장기술이 초소형 전자공학에 이용될 수 있는 가능성을 보인 최초의 연구결과가 나온것은 1963년경이다. 그후 약 10년이 지나서야 상용 PECVD 장치가 출현하였고, 이에 따라 PECVD에 의한 박막성장이 관심을 끌기 시작하였다.

PECVD의 가장 큰 특징은 방전에 의한 전기적 에너지의 도움으로 기판온도를 낮게 제한할 수 있어 저온에서 빠른 성장속도로 양질의 박막을 얻을 수 있다는 것이다. 종래의 CVD는 양질의 박막을 얻기 위해 기체분자의 분해 또는 반응을 통상 700~1000℃라는 높은 기판 온도에서 순전히 열적으로 행하였기 때문에 반도체 소자에서 여러가지 문제점을 야기시켰다.

그러나 PECVD에 의한 저온화는 기판 물질간 및 기판과 박막간의 반응억제, 비내열성 기판에의 박막형성 및 비정질박막의 성장이 가능하게 되었고, 또 종래 불가능 하였던 여러가지 조성비를 갖는 신재료의 개발이라던가 고온생성재료의 박막형성을 가능케 하였다.

이상의 PECVD의 특징에 착안하여 여러가지 응용이 기대되고 있으며, 최근 실용화 기술개발 및 기초적 연구가 활발하게 진행되고 있다.

본 원고에서는 PECVD의 기본원리와 장치를 간단히 설명한 후, 현재까지 PECVD법에 의해 형성된 박막중 반도체소자에의 적용을 위해 광범위하게 연구개발이 진행되고 있는 plasma silicon nitride (이하 PD SiN)와 plasma silicon dioxide(or oxide) (이하 PD SiO_2)막의 특성에 대해 현재까지의 연구결과를 중심으로 PECVD 막의 성질을 고찰하고, 반도체 소자에의 응용을 검토한다.

2 플라즈마 성장의 원리와 장치

2—1 원리

PECVD 법은 10^{-2} ~수 torr 의 압력하에서 RF 주파수(50 KHy ~ 13.56 MHy) 또는 마이크로파(2.4 GHy)의 고주파전압을 인가하고 글로우방전 또는 저압아-크 방전을 여기하는 방법으로 행한다. 위 방전은 그림 1에 나타낸 바와 같이 전자에너지가 0.5 ~ 10 eV(10^4 ~ 10^5 °K), 전자밀도(또한 양이온 밀도)가 10^9 ~ $10^{12}/cm^3$, 그리고 개스전리도가 10^{-5} 이하인 영역에 있다. 글로우방전 플라즈마의 가장중요한 특징은 플라즈마 내에서 전자온도

*正會員 : 東國大 工大 電氣工學科 助教授
**正會員 : 韓國産業経済技術研究所 責任研究員

(T_e)가 개스분자온도(T_g)보다 10～100배 정도 더 크다는 점이다.

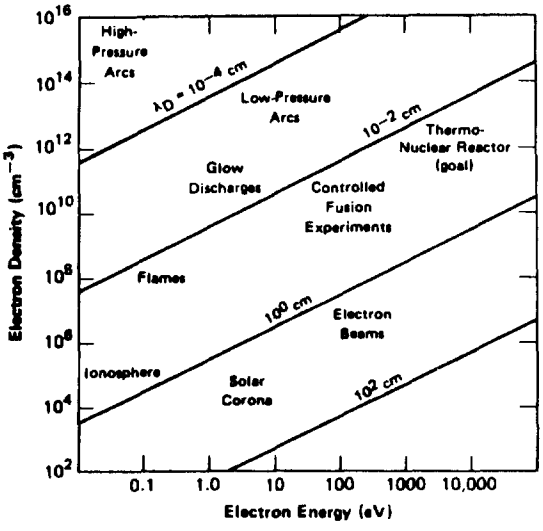

Fig. 1. Electron density and energy characterization of typical plasmas.

그림 2는 플라즈마내에서 전자온도와 개스온도의 압력에 따른 변화를 나타낸 것이다. 고기압측에서와 같이 $T_e / T_g = 1$인 상태를 평형플라즈마 상태 혹은 열플라즈마 상태라 하며, 기체와 전자사이에는 열적평형이 성립하고, 기체온도도 높아서 전리과정은 주로 열전리로 된다. 한편 압력 10^{-3} ～수torr인 영역에서와 같이 $T_e / T_g = 10 \sim 10^2$ 인 경우를 비평형 플라즈마라 한다. 이것은 상온부근의 기체온도에서 전자의 고에너지에 의해서 분자결합이 끊어진 여기상태의 분자가 존재함을 의미한다. 이 때문에 합성온도가 높은 물질의 저온성장이 가능하다.

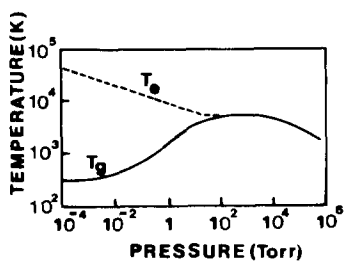

Fig. 2. Electron(T_e) and gas(T_g) temperatures in plasma as a function of gas pressure.

그림 3 은 고주파 방전을, 표 1은 방전 플라즈마내에서의 에너지 흐름을 나타낸 것이다.

전장내에서 자유전자는 전장으로 부터 에너지를 받아 중성원자, 분자와 충돌하여 그 에너지를 잃고, 이때 에너지를 받은 중성원자, 분자로 부터 여기원자, 여기분자, radical 및 이온등의 새로운 기체종이 형성된다.

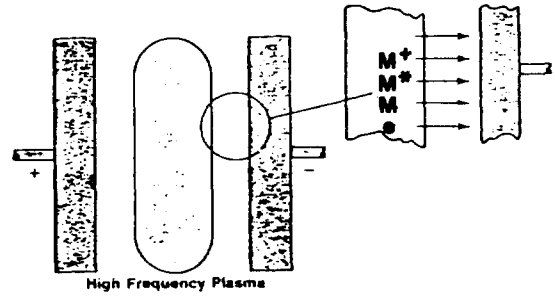

Fig. 3. In a high frequency discharge the flux to both electrodes consists of electrons (e), ion(M^+), molecules(M), excited molecules(M*) and photon which diffuse through the sheath to the growing surface on the substrate.

그림 3 에서 兩전극 중심부에는 여기와 전리가 강하게 일어나고 있는 플라즈마 영역이 있고, 이 영역과 두 전극사이에는 (즉 전극가까이) sheath 가 존재하며, 플라즈마 영역내의 전자, 이온, 여기입자 등은 플라즈마 영역에서 확산에 의해 이 sheath 를 통과하여 기판으로 이동한다. 이때 sheath 에 존재하는 포텐셜은 이온을 가속시키고, 전자의 방전을 억제한다. 이 sheath 를 통해 기판표면으로 가는 어느 기체종의 flux 는 $\frac{n\nu_{th}}{4}$ 이다. 여기서 n은 기체종의 농도이며, ν_{th} 는 $\nu_{th} = (3kT/2M)^{\frac{1}{2}}$로 주어지는 양이다 (T : 온도 M : 질량)

플라즈마성장은 통상의 열적 CVD 와는 달리 저온에서 행해지기 때문에 열적 활성화 에너지를 기대할 수 없으며 그대신 플라즈마로 부터 전극으로 이동하는 활성종이 표면에 흡착된 기체종을 활성화시켜서 저온에서 일어날 수 없는 표면반응을 촉진시킨다. 이때 표면에서의 반응은 대단히 복잡하여 완전히 이해하기는 곤란하지만 대략 다음과 같이요약할 수 있다.

(i) 기체종은 기판표면에 흡착되고, 그리고 방전으로 부터의 복사에너지 (전자, 이온, 광량자) 에 의

해서 활성화 된다.

(ii) 활성화된 기체종은 기상에서 반응하고, 그다음 막속에 함유되거나 또는 표면에 흡착된다. 표면에서 그들은 방전으로부터의 복사에 의해 더욱 활성화 된다.

2—2 플라즈마 성장장치

현재 사용되고 있는 PECVD 장치는 전극형태상으로 (i) 튜-브형과 (ii) 평행평판형(planar)으로, 또 전기적 결합 방식에 있어서는 (i) 유도결합형 (inductive coupling) 과 (ii) 용량결합형 (capacitive coupling) 으로 대별할 수 있다.

튜-브형은 유도결합 또는 용량결합방식으로 되어 있으며, 석영튜-브 주위에 감긴 고주파코일이나 전극에 의해서 개스를 여기시킨다. 이 방식은 기판이 수직으로 놓이게 되므로 기판을 균일하게 가열하기가 곤란하고, 또 기판표면상이나 기판상호간의 전계분포가 비대칭적으로 되기 때문에 막두께의 균일성이 떨어진다. 튜-브형은 주로 소규모의 포토리지스터 스트립핑이나 에칭에 사용되고 있다.

박막성장에는 평판전극형이 사용되며, 여기서는 기판이 수평으로 놓이게 되므로 성장중 기판을 균일한 온도로 가열하기가 용이하고, 또 두 전극이 서로 마주보고 있어 기판표면, 또는 기판상호간의 전계분포가 비교적 균일하다. 따라서 전력밀도 (W/cm^2) 분포도 비교적 균일하게 유지되어 넓은 면적에 균일한 막을 성장시킬 수 있다.

그림 4 는 평행평판형 CVD 장치의 일례를 나타낸 것으로 반응개스는 전극 주변에서 중심방향으로 향하여 흐르고 있으며, 기판서셉터를 서서히 회전시켜 성장막의 균일성을 더욱 향상시키고 있다.

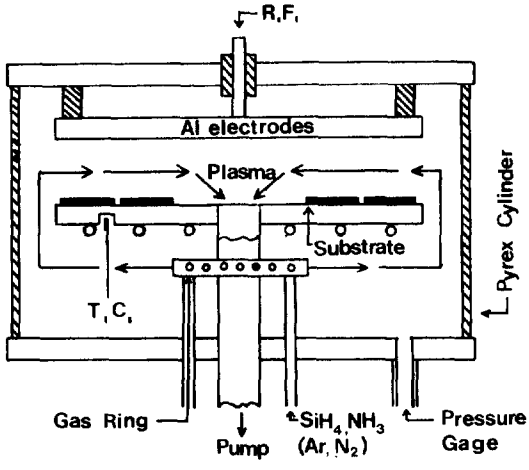

Fig. 4. Radial flow reactor.

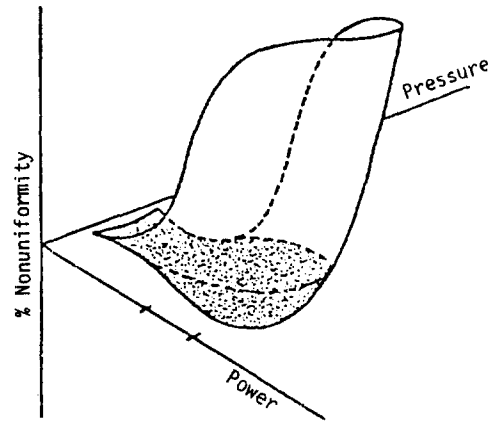

Fig. 5. Uniformity surface.

그림 5 는 radial flow reactor 에서 성장시 막의 균일성을 RF 전력과 압력의 함수로 계산한 것이다. 이 균일성곡면 (uniformity surface) 으로 부터 최적의 막균일성을 얻을 수 있는 몇가지 성장조건이 존재함을 알 수 있다. 막의 균일성에 영향을 미치는 인자는 전자밀도 (n_e), 개스잔류시간 (τ), 잔류개스 농도 (C) 이며, 그림 6는 이들의 profile 을 나타낸 것이다. 전자 농도는 입력되는 RF 전력에 의해 영향을 받으며, 잔류시간은 반응관 압력의 함수 이다.

한편, 잔류개스농도는 RF 전력과 반응관 압력에 동시에 의존한다.

따라서 이상과 같은 점을 고려해 볼때 동작조건의 적절한 선택에 의해서 이 3인자의 반대되는 경향을 서로 상쇄 시킬 수 있다면 균일한 두께의 박막성장이 가능하다.

Table 1. Energy flow process in plasma gas.

electric field + electron	→	high energy electron
high energy electron + molecule	→	excited molecule excited atom radical ion
atom + radical + molecule	→	product + heat of reaction

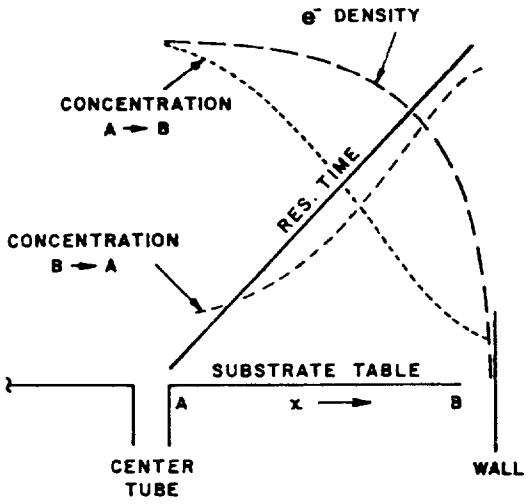

Fig. 6. Electron density, gas residence time, and reactant concentration in a radial flow reactor, with flow from periphery to center and vice versa.

3 플라즈마 成長膜의 特性

현재까지 보고된 플라즈마 성작막은 수십종에 이르며, 그 성장방법도 매우 다양하다. PD막의 특성은 일반적으로 다음의 성장 조건들, 즉, (i)성장온도 (ii)개스比(iii) 압력(iv) RF전력(V) RF 주파수 (vi) 전극구조(vii) 반응용기구조(viii)플라즈마 발생 방식 등에 강하게 의존하고, 또 복잡한 변화를 하기 때문에 일의적으로 그 특성을 논할 수가 없다.

그러므로 PECVD의 연구 및 기술개발은 다음과 같은 일련의 과정에 따라서 행할 필요가 있다.

(i) 성장방법 및 성장조건, (ii)플라즈마 구성입자의 조성 및 각 입자의 에너지 분포, (iii)성장막의 조성, 원자간 결합상태, (iv) 성장막의 물리적·전기적 성질, (v) 응용 소자의 특성.

위 각항의 상호관련성을 명백히 함으로써 PECVD의 성장기구 및 여러가지 현상을 통일적으로 해석할 수 있고, 또 기술의 재현성을 높혀 응용을 확대할 수 있다. 그러나 현재 (ii) 항의 플라즈마 상태의 정량화가 곤란하기 때문에 PECVD 막의 성질을 정량적·일의적으로 해석하는 단계에 이르지 못하고 있으며, 단지 사용 장치 및 방법을 전제로한 결과로서 해석하는 실정이다. 여기서는 현재 반도체소자에서 집적회로의 표면보호막 및 금속다층배선간의 절연막등으로 실용화 단계에 있는 PD SiN 및 SiO_2 막의 조성·구조, 물리적, 전기적 성질과 성장 조건과의 상호 관련성을 주체로 하여 설명한다.

3—1 PD SiN膜의 特性

3—1—1 SiN膜의 組成, 結合狀態

그림 7은 PD CVD막의 IR Spectra를 나타낸것으로 질화막의 경우 NH(3340 cm^{-1}) SiH(2170 cm^{-1}), NH(1170 cm^{-1})와 같이 H를 포함하는 결합들이 존재한다. 막의 구조에 있어서 열반응에 의한 CVD Si_3N_4 막과 비교해 보면 (i)다량의 H원자가 막에 포함되고, (ii)조성비 Si/N이 화학당량과 다른점이다.

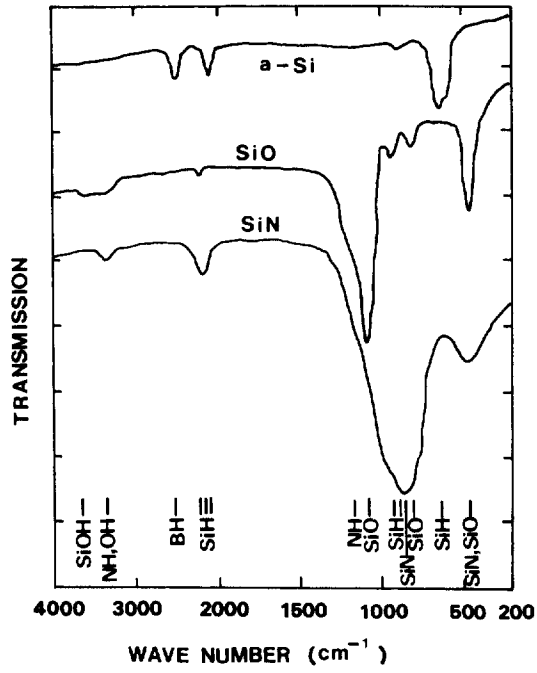

Fig. 7. Infrared spectra of PECVD SiN, SiO, and a-Si.

이와 같은 특성은 결정하는 주된 성장조건은 SiH_4/N_2 比, 기판온도, RF 전력이다. 그림 8은 질화막 성장조건에 따른 Si/N 比, SiH와 NH결합량, H농도의 변화를 나타낸 것이다. 그림에서 Si/N의 값은 SiH_4/H_2 比와 압력이 증가함에 따라 점점 감소하여 화학당량비(0.75)에 접근한다. 한편, H원자 함유량은 기판온도의 증가와 함께 감소하며 특히 SiH_4-N_2 을 사용한 질화막의 H 함유량이 SiH_4-NH_3 경우에 비해 훨씬 적은 것이 주목된다.

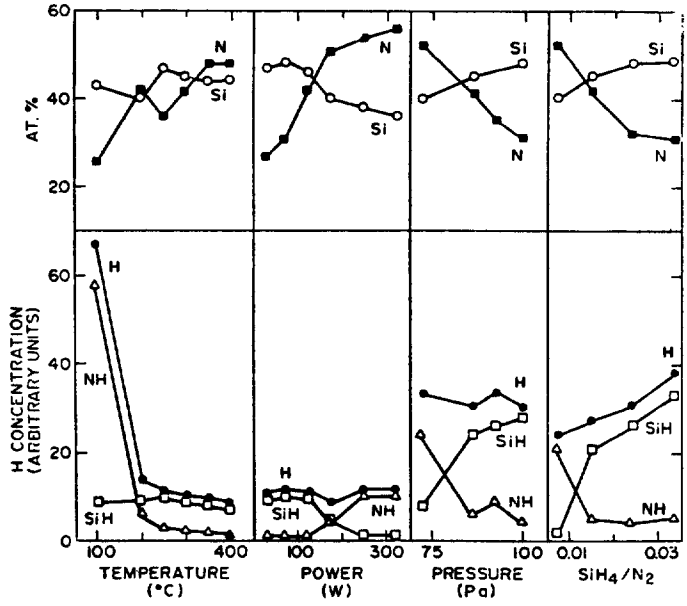

Fig. 8. Composition of PD SiN films for different deposition conditions (SiH_4+N_2 Mixture.).

3—1—2 物理的·電氣的 特性

그림 9～11은 PD SiN막의 성장조건과 물리적 특성과의 관계를 나타낸 것이다. 그림에서 막의 특성은 성장조건에 따라 다양하게 변화함을 알 수 있는데, 이것은 PE CVD막의 공통적인 특징으로 되어 있다. 전술한 바와 같이 PD SiN막의 조성은 Si_x-N_yH_z로 CVD Si_3N_4와 같은 화학양론적인 결합은 아니며, 막의 특성은 막의 구조를 나타내는 인자에 의해서 민감하게 영향을 받는다. 특히 H원자의 존재는 (i) 전기적 안전성 (ii) 막 stress (iii) 에칭속도 (iv) 耐 crack 성과 같은 막의 특성과 밀접한 관계가 있다. (i)～(iv)의 특성은 최적의 수소량이 존재할 것으로 추정되고 있으며, 또 수소존재 그 자체가 디바이스 특성의 불안정성에 관련한다고 하는 모델이 제안되고 있다.

한편, 흡수단(absorption edge : λa) 및 굴절율(n)과 Si/N比의 관계를 보면 각 성장조건에 따라 상당한 차이를 나타내고 있어 Si/N比로는 λa와 n를 일의적으로 규정할 수 없다. 그러나 SiH/NH 合結比에는 대체적으로 비례하는 것으로 알려지고 있다.

PECVD막은 일반적으로 비평형 상태이고, 커다란 내부 stress를 갖으며, 이것이 소자에서 crack 등으로 나타난다. stress에 관한 연구를 종합적으

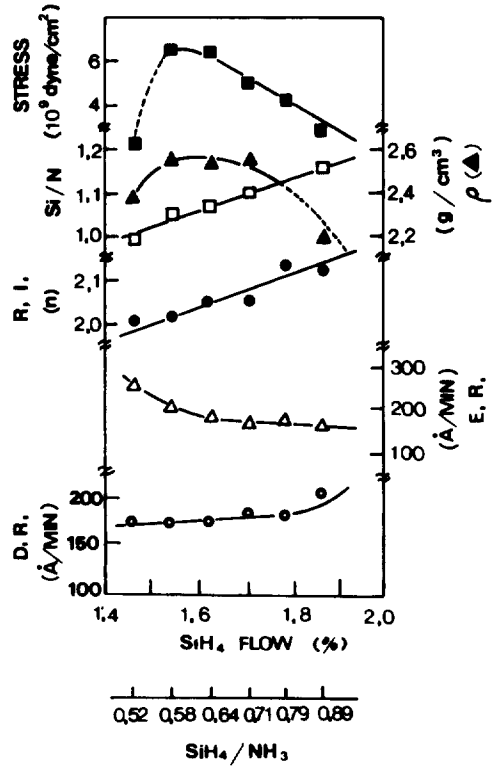

Fig. 9. Effect of SiH_4/NH_3 ratio on the properties of PD SiN films.

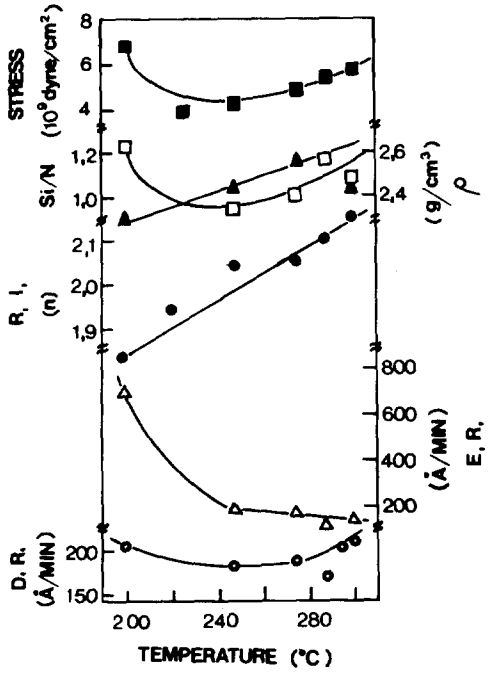

Fig.10. Effect of temperature on the properties of PD SiN films.

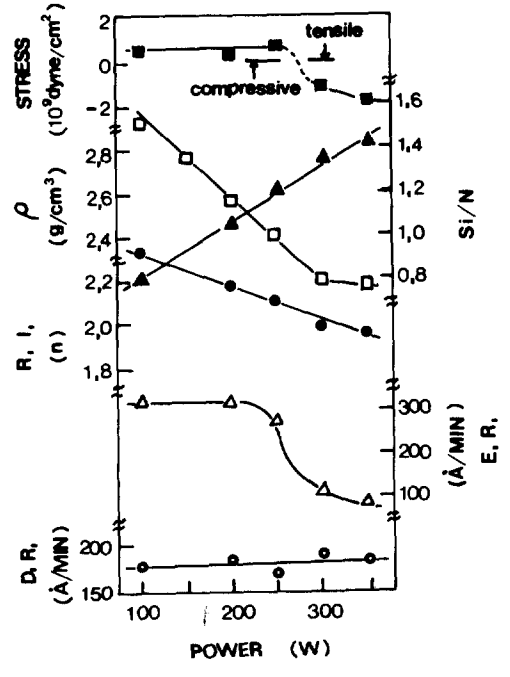

Fig.11. Effect of RF power on the properties of PD SiN films.

로 검토해 보면 stress 에 영향을 주는 인자는 N/Si 比보다 오히려 H원자 함유량이라고 생각된다. 즉, H함유량이 감소하면 Compressive Stress 가증대한다. 그러나 Samuelson 씨 등의 결과에 의하면 PD SiN막의 stress 와 밀도는 Si/N比와 포물선의 관계를 나타내며, Si/N = 0.90～0.95 에서 최소치를 갖는 점이 특이하다.

PD SiN의 전기적 특성은 막 자체의 불안정성 때문에 평가하기가 대단히 어렵다. 이것의 원인으로서는 앞서 설명한 바와 같이 성장방법 및 성장파라미터에 의해 SiN막의 질이 변화하고 이것이 막의 전기적 성질에 반영되기 때문으로 생각되는데 반도체 디바이스에의 응용에 있어서 가장 주의를 요하는 점이라고 할 수 있다. 그림 12는 비저항과 Si/N 比의 관계를 나타낸 것으로 Si/N比 증가와 함께 비저항의 급격한 감소가 일어난다. 이와 같은 PD SiN의 低抵抗化는 Si－Si 라든가, Si－H결합 및 Si－N결합의 불완전성에 기인한다고 생각되고 있다. 또 RF 전력과 기판온도가 높을 수록 막의 비저

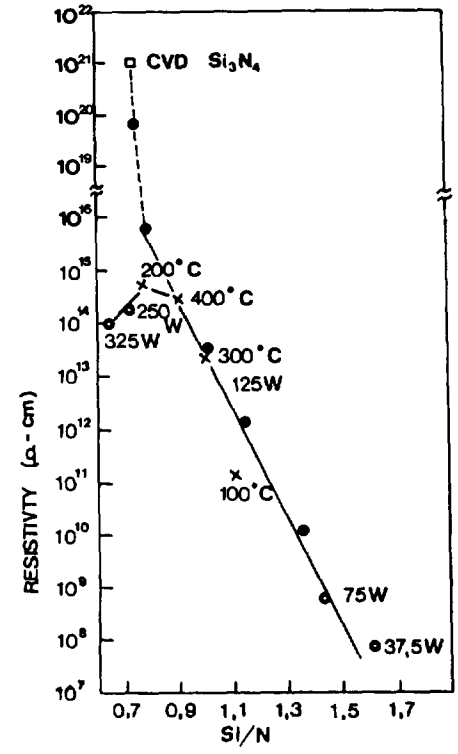

Fig.12. Film resistivity vs Si/N ratio.
o =changing the RF power at 300 c
+=changing the temperature at 125 W (o, + : Ref.7, o : Ref.3).

항과 절연파괴 강도도 높아져 CVD Si_3N_4 와 동등한 수준으로 되는 것은 특기할 만 하다.

한편 PD SiN막의 전기전도메카니즘은 CVD Si_3N_4 막의 경우와 마찬가지로 고전계, 고온도에서 Pool-Frenkel 효과가 지배적인 것으로 밝혀지고 있다.

그림 14는 PD SiN에 대해서 얻어진 계면전하밀도(interface charge density)을 RF 전력을 파라미터로 하여 SiH_4/NH_3 의 함수로 나타낸 것이다.

그림에서 보는 바와 같이 SiH_4/NH_3 를 증가시

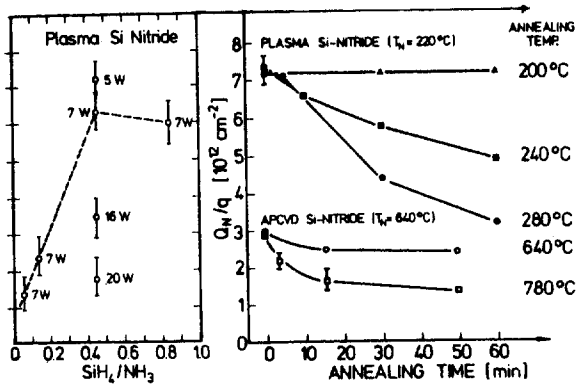

Fig.13. Interface charge density and its stability in PD SiN films.

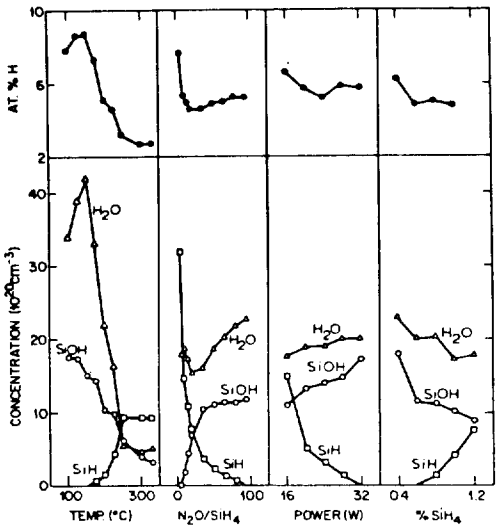

Fig.14. The concentration of hydrogen groups and the total at.% H for different deposition conditions.

키거나 RF 전력을 감소시킴으로서 계면전하밀도는 $7\times10^{12}/cm^2$ 까지 증가된다. 또, 그림 14에서 우측은 전하안정성을 보이기 위해 N_2 분위기에서 어닐링한 결과를 나타낸 것으로 어닐링온도가 성장온도와 거의 동일한 상태에서는 계면전하밀도의 감소가 일어나지 않았지만 성장온도 이상에서는 전하의 감소가 관측되고 있으며, 이것은 H의 outdiffusion에 기인하는 것으로 알려지고 있다.

3-2 PD SiO_2막의 특성

3-2-1 PD SiO_2의 조성·결합상태

그림 7에 나타낸 SiO_2 막의 IR spectro는 LT CVD SiO_2 와 유사하다. 고주파영역에서의 두 흡수피이크인 3620 cm^{-1}와 3380 cm^{-1}은 OH결합에, 2270 cm^{-1} 흡수는 SiH결합에 기인한다. 또 940~885 cm^{-1} 흡수는 구별하기가 대단히 곤란한데, 885 cm^{-1} 결합은 SiH 또는 SiOH로 생각되며, 940 cm^{-1} 흡수는 자주 관측되는 것은 아니지만 SiOH진동에 원인이 있는 것 보인다. 한편 막내의 H원자는 SiH (2270 cm^{-1}) 와 OH (3620 과 3380 cm^{-1})결합으로 함유되어 있으며, 그림14는 성장조건의 함수로 세결합과 수소농도의 변화를 나타낸 것이다. 그림에서 각각의 결합농도는 성장조건에 따라 심하게 변화함을 볼 수 있으며, 대체적으로 총 H 농도는 2~9 At % 범위에 있고 대부분이 약 5% 정도을 함유하고 있다.

3-2-2 物理的·電氣的 特性

PD SiO_2 막의 물리적·전기적 특성은 성장조건에 의해서 크게 변화한다. 성장속도는 대체로 온도, (% SiH_4)$^{\frac{1}{2}}$, (RF 전력)$^{\frac{1}{2}}$에 비례하여 증가하고, N_2O/SiH_4 에는 거의 무관하다. 막의 밀도는 다른 성장조건에는 의존하지 않지만 저전력에서 고밀도의 막이 얻어진다. 일반적으로 PD SiO_2 의 밀도는 2.20~2.40 g/cm^3 이며, 용융실라카(2.20)나 CVD SiO_2 (2.07~2.27) 보다 크다.

에칭속도는 열적으로 생성한 SiO_2 보다 크다. N_2O/SiH_4 比 또는 % SiH_4 가 증가하면 에칭속도의 온도 및 RF 전력 의존성은 특이해서 저온, 고전력에서 성장된 막의 에칭속도가 훨씬 빠르다. 이것은 저온, 고전력에서 생성된 SiO_2 막의 불균질성(다공정)에 기인하는 것으로 생각된다. 막의 균질성은 에칭속도의 측정으로 쉽게 검출이 가능한데, 그림 15는 에칭시간의 함수로 막의 각종특성을 나타낸 것이다. 그림에서 각특성의 변화는 에칭속도와 유사한 패턴을 따르고 있음을 볼 수 있다.

Table 2. Properties of PD SiN, PD SiO_2 and PD PSG

Properties \ Films	PD SiN	PD SiO	PDPSG(4 mol %)
reaction gas	SiH_4-NH_3	SiN_4-N_2O	SiH_4-PH_3-N_2O
temperature (°C)	200 - 300	300 - 400	300 - 400
pressure (Torr)	0.2	1.0	1.0
uniformity (%)	± 7	± 7	± 7
deposition rate(nm/min.)	30	50 - 300	50 - 300
etch rate (nm / min.)	20 - 50 (BHF)	150 - 350 (BHF)	600 - 900 (BHF)
refractive index	2.50	1.50	1.46
density (g / cm^3)	2.60	2.20	2.21
stress (dyn / cm^2)	compressive 6×10^9	compressive 3×10^9	compressive $0.5\text{-}2.0 \times 10^9$
step coverage	excellent	excellent	excellent
crack resistance	very strong	very strong	strong
vickers hardness (kg/mm^2)	2000	2100	1000
IR absoption (cm^{-1})	Si-N : 840	Si-O : 1070	P-O : 1315
$\triangle N_{FB}$ (cm^{-2})	$> 1 \times 10^{11}$	1×10^{11}	$\leq 5 \times 10^{11}$
dielectric constant	6.0	4.0 - 4.3	4.0 - 4.3
breakdown voltage(V/cm)	$\sim 6 \times 10^6$	$3 - 8 \times 10^6$	$3 - 8 \times 10^6$
Released H_2O(cm^{-3}) during 250 - 600 °C	H_2 content 20 - 25 at. %	4×10^{20}	5×10^{21}

SiO_2 굴절율은 저온, 고전력에서 작고 N_2O/SiH_4 比가 감소할 수록 증가한다 일반적으로 PD SiO_2 의 굴절율은 CVD SiO_2 의 굴절율보다 약간 크며, 이것은 산소부족(Si－rich)에 기인하는 것으로 알려지고 있다.

한편, SiO_2 막의 stress 는 대략 1×10^9 dyn / cm^2 이하의 작은 compressive stress 를 가진다. 이 값은 N_2O/SiH_4 比, RF 전력에 거의 무관하지만 % SiH_4 에 의해서는 2×10^9 dyn /cm^2 까지 증가된다. stress 의 온도 의존성은 매우 독특하지만 막의 다른 성질과 어떠한 상호 관련성도 보고된 바 없다.

지금까지 설명한 PD SiN 및 SiO_2 막에 대하여 그 기본적 성질을 정리해 보면 표－2와 같다.

4 PD SiN 및 SiO_2막의 반도체소자에 응용

4—1 디바이스 패시베이션

SiN 막은 직접회로의 표면보호(Surface passivation) 및 금속다층 배선간의 절연막으로 사용된다. 특히 패시베이션에 대해서는 보통의 PSG (phosphosilicate glass) 보호막에 비하여 외부로 부터의 氣密性(hermeticity) 과 알카리 이온에 대한 저지능력이 우수하기 때문에 패키지의 저지능력이 낮아도 된다. 또 플라스틱 패키지에 있어서 Al shift 를 방지한다. 현재까지 보고된 바 있는 유일한 결점은 短채널 MOS 소자에서 일어나는 파라미터 shift (드레시홀드 전압의 불안정성) 이며 이것은 PD SiN 막내에 존재하는 약하게 결합된 수소의 outdiffusion에 기인하는 것으로 알려지고 있다. 이 현상은 성장조건을 최적화시키면 최소화 될 수 있고, 또는 PD SiN 대신에 PD SiO_2 를 사용하면 피할수 있다.

일반적으로 반도체소자의 표면보호막으로서 필요한 성질은

(1) 크랙을 생성하지 않을 것 (막의 내부 응력이 작고, 기계적 강도가 강할 것)

(2) 수분, Na 등이 대한 저지능력이 클 것

(3) 내산성, 내열성이 양호할 것

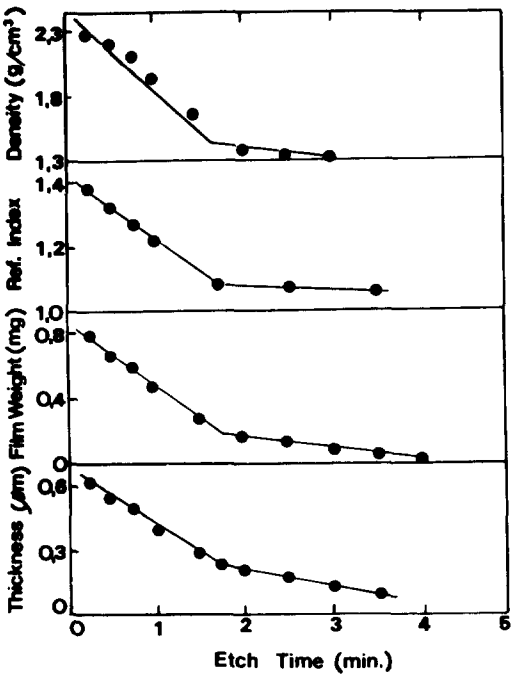

Fig.15. Etching behavior for SiO_2 deposited at 125℃, $N_2O/SiH_4=65$, and 24 W. (100: 1 H_2O: 49% HF)

(4) 전기적 절연성이 우수할 것
(5) step coverage 가 양호할 것 등이 있으며, 이들의 특징을 여기서 간단히 검토한다.

최적의 소자 보호를 위해서는 passivation layer 에 있어서의 compressive stress 가 $2-5\times10^9$ dyn/cm² 일것이 요구되며, 이때 우수한 기계적 강도와 低pinhole 밀도를 만든다. 그 이상의 stress 에서는 소자의 신뢰성이 나빠지는 경향이 있다. Al track 위에 성장된 PDSiN에 대한 전형적인 stress 분포를 계산해 보면 SiN층에는 초기의 compressive stress 와 함께 局在된 tenssile stress 가 step 근처에 존재하며 이것이 passivation layer 를 해친다. 또 SiN층의 초기 stress 가 6×10^9 dyn/cm² 을 초과하면 Al track 에 있어서의 stress 가 너무크게 되어 재결정화와 hillock 성장을 증가시키게 된다.

집적회로의 보호막으로서 알칼리금속 및 수분에 대한 저지능력은 특히 중요하다. PDSiN막의 Na 저지 특성을 보면 일반적으로 N/Si 比가 작고, 밀도가 큰 (즉 H 함유량의 작은) 쪽의 저지능력이 우수하다 또 CVD - SiN의 Na 저지능력이 PDSiN 막보다 우수한데 그 차이는 H함유량에 의한 것이라고 볼 수 있다. 또 PDSiN막의 내흡습성은 극히 우수하여 흡습성은 CVD - SiN막과 동등하고, CVD SiO_2 막의 1/10, PSG막의 1/100 에 해당한다.

현재 LSI, VLSI 등은 각종 박막의 적층으로 구성되어 있어 성장후 박막의 표면은 매우 복잡한 凹凸면으로 된다.

이 凹凸의 정도는 배선의 단선불량, 배선간 leak, 박막층의 crack 등에 직접적인 영향을 미치고, 또한 제품의 신뢰성 저하를 초래한다. 그림 16 은 PDSiN의 step coverage 를 비교한 칩단면의 SEM 관찰사진이다. PDSiN의 경우는 하부 step 형상에 충실하게 피복되어 있어 step coverage 가 양호함을 알 수 있다.

그러나 CVD - PSG의 경우는 step coverage가 overhang 상태로 된다.

PDSiN의 耐crack 性은 CVD - PSG 보다도 우수하고, sputter 막과 동일한 세기를 갖는다. crack 과 막조성과는 밀접한 관계가 있으며, 특히 막중에 함유되어 있는 수소량이 중요한 요소로 되고있으나, 아직은 최적 수소량을 정량적으로 제안할 수 있는 단계에 이르지 못하고 있다.

4—2 金屬層間絶緣

PDSiO₂ 와 SiN은 모두 다층배선등의 층간절연

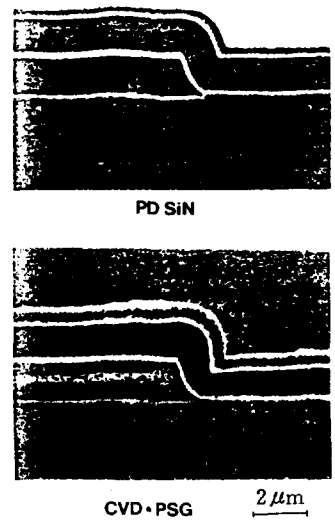

Fig.16. Step coverage of PD SiN and CVD PSG films.

물로서 뛰어나다. 이들은 입자밀도가 낮으며, 또 Si, SiO_2, Al, Au 등에 대한 부착성이 우수하다. 그리고 CVD SiO_2 와는 달리 이들 막위에 증착된 금속막의 step coverage 가 허용범위내에 있다. 대부분의 반도 체소자에서 PD SiN은 수분과 이온에 대한 저지능력이 PD SiO_2 보다 우수하기 때문에 몇가지 잇점을 가지며, 또 플라즈마 엣칭에 의한 Patterning 이 더 빠르다.

그러나 고주파소자의 층간절연에 있어서는 PD SiO_2 가 유전율이 작고, 절연파괴전압이 높기 때문에 PD SiN보다 더 우수한 절연재료이다. 또한PD SiN의 경우는 상층의 금속전극을 합금화하는 동안에 SiN막으로 부터 수소가 방출되어 소자를 열화시키는 경우가 있다. 그러나 PD SiO_2 는 수소와 강하게 결합된 2～3%의 수소만을 함유하고 있기 때문에 그와같은 문제점은 생기지 않는다. 현재까지 문헌상으로는 PD SiO_2 프로세스를 사용하여 제작한 소자에 있어서 어떠한 소자 파라미터의 shift 도 보고된 바 없다.

4—3 고주파 및 고전압 절연

고주파와 고전압 소자에서는 양질의 절연분리가 요구된다. 열적 CVD 또는 LPCVD SiO_2 는 모두 전기적 특성이 우수하고, 성장프로세스도 간단하지만 이들 박막이 Si 기판위에 성장되면 tensile stress 상태에 있어 기계적 강도와 사용막두께의 제약을 가져온다. 그러나 PD SiO_2 는 compressive stress 이므로 crack 이 없는 5 μm 두께의 막이 얻어진다. 더구나 이와 같이 두꺼운 막일지라도 사용막두께와 에칭프로세스에 따라서는 20～70°의 경사에칭 (slope etching) 이 가능하기 때문에 high oxide step 위에 피복된 금속전극의 step coverage 문제도 해결될 수 있음이 보고되고 있다.

5 結 論

지금까지 설명한 바와 같이 PECVD 막의 특성은 아직도 정량화가 곤란하여 정성적 해석에 그치고 있다. 그러나 플라즈마의 정량화기술이 발전하면, 막특성의 정량적·일의적 해석도 가능하고, 응용범위도 확대될 것이며 이것이 금후의 연구 과제가 아닌가 생각된다. 또한 IC 프로세스의 저온화는 필연적 요구인데, 본 PE CVD 기술은 이를 위한 강력한 수단을 제공할 것으로 기대된다.

參 考 文 献

1) R. S. Rosler et al, Solid State Technology, June, 1976.
2) M. J. Rand, J. Vac. Sci. Technol., 16, Mar./Apr. 1979.
3) A. K. Sinha, Solid State Technology, July 1979.
4) K. M. Mar et al, Solid State Technology, April 1980.
5) E. P. G. T. van de Ven, Solid State Technology, April 1980.
6) A. C. Adams, J. Electrochem. Soc., 128, 1981.
7) H. Dun, J. Electrochem. Soc., 128, 1981.
8) G. M. Samuelson et al, J. Electrochem. Soc., 129, 1982.
9) W. L. Johnson, Solid State Technology, April 1983.
10) A. C. Adams, Solid State Technology, April 1983.
11) K. Katoh et al, Jpn. J. Appl. Phys., 22, 1983.