

半導體 分野 現況

禹 大 植

韓國電子技術研究所
半導體本部長 (工博)

서 론

한국전자기술연구소는 1977년 2월 2일 설립된 이후에 1981년도에 이르기까지 내외자 약 254억원을 투입하여, 약 2,900명에 달하는 반도체동을 건설하여 가동을 시작하고 있다.

반도체동에 투입된 장비는 외자로 약 1,700만불 어치로서, 대형집적회로의 설계, 마스크 제작, 웨이퍼 생산, 테스트 품질 및 신뢰성 검사 그리고, 반도체 회로 응용 및 분석에 필요한 장비를 고르게 갖추고 있다. 그리고, 이들 장비를 수용하고 있는 반도체동은 온도, 습도 및 청정도가 대형집적회로를 생산할 수 있도록 조절이 되며, 각종 고순도 가스, 정수장치 그리고 각종 안전시설을 갖추고 있다. 이러한 설비를 이용하여, 반도체에 관한 연구를 수행하고 있는 인원은 모두 약 114 명으로서 박사학위 소지자 4명, 석사 19명, 학사 32명 기타 기능인력 59명으로 이루어져 있고, 대부분의 인원이 반도체 관련산업 및 연구기관의 근무 경험을 가지고 있다.

우선, 반도체 제도시설 및 보조시설을 대별하여 설명하면 다음과 같다.

1. 집적회로 설계 (IC Design)

(1) 공정개요

집적회로를 만들려면, 우선 원하는 기능의 회로를 설계하여야 하고, 설계된 회로의 기능을 확인하여야 한다. 집적회로가 완성된 도면은 보통 400배의 크기로 되어 있는데, 이 패턴(pattern)을 컴퓨터에 기억시킨다. 즉, 실제 컴퓨터를 이용하여 집적회로를 설계하려면 설계도면을 부착할 수 있는 전자장치가 된 큰 평판위에

전자펜을 이용하여, 각 좌표를 컴퓨터에 입력시키고, 이를 컴퓨터스크린에 원하는 크기로 축소 또는 확대해 가면서, 전체 회로도를 구성 혹은, 기존 수록 회로와 편성, 완성시킨다.

(2) 장비제원

•Applicon AGS-885 system

·Interactive graphic technique

·The designers lay out the integrated circuit and modify the design directly by a display terminal

•Applicon AGS-885 graphic process system

·One digitizing terminal-with 34"×44"(86cm×112cm) tablet

·One editing terminal-with 12"×12" tablet

·Hard copy unit- 8 1/2"×11"

•Calcomp 960 pen plotter-59"×33"(150cm×84cm) plot area

•Design rule checking capabilities

•Pattern generator (PG) output packages

1) Mann 3000 metric format

2) Mann 3000 english format

3) Mann 3600 metric format

4) Electromask metric format

5) Electromask english without PG design rule checking

6) Mann 1600 and 2600 metric without PG design rule checking

7) Mann 1600 and 2600 english without PG design rule checking

•Other peripherals

High speed mylar/paper tape punch-75cps, 8 inch

high speed mylar/paper tape reader-300cps, 8inch
line printer-300 LPM

•Software modules

- 1) VLSI graphics system
- 2) PCB automatic design module
- 3) N/C machine interface module
- 4) 3-dimensional graphic design module

2. 마스크 제조 시설

(1) 마스크 제조

마스크는 집적회로를 만드는 공정중에 아주 중요한 부분이며, 현재 두 가지 방법을 사용하고 있는데 다음과 같다.

(2) 마스크의 종류

	Emulsion mask	Chrome mask
Composition	CrI	Cr
Thickness of membrane	6 μ m	800 \AA
Mask size	2"-4"	2"-4"

(3) Pattern generation

Computer aided design (CAD)에 의하여, 처리된 회로도면의 data가 있는 magnetic tape를 computer로 작동하는 pattern generator에 넣으면, 미리 준비된 emulsion plate나 chrome plate 위에 xenon 빛을 사용하여 감광시켜, 10배 크기의 회로도면을 제작하며, 이를 reticle이라 한다.

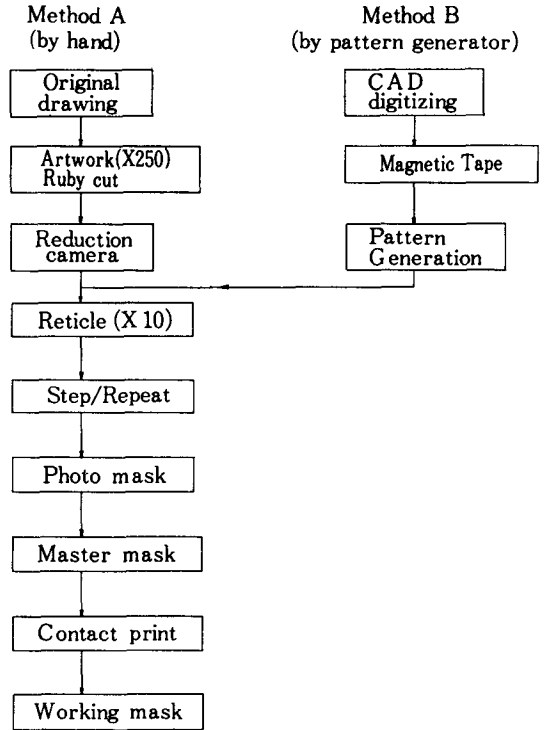
(4) 원판제작(master mask)

Reticle (10X)를 컴퓨터로 작동하는 연속 복사장치(step and repeat camera)를 사용하여 0.1배로 축소시키고, 실제 chip의 크기와 똑같은 회로도면을 수백개에서 수천개 반복 형성하여, 이를 화학처리하여 pattern을 형성하고, 감광유제(photoresist)를 제거하여 이를 원판 마스크로서 사용한다.

(5) 마스크 복사

① 공정설명

일단 마스크 원판이 완료되면 마스크원판을 복사하여, 실제로 웨이퍼 제조에 필요한 마스크를 만들어야 한다.



이 복사된 마스크를 "working mask"라고 하며, 복사 과정은 다음과 같다. 우선, 마스크 원판은 에멀전(emulsion) 이나 크롬으로 도포된 유리판과 진공으로 접촉시키며, 자외선광을 마스크 원판을 통하여 투사시키면 마스크 원판에 의하여 만들어진 패턴대로 감광액이 반응하고 현상과정을 거치면, 에멀전이나 크롬으로 도포된 유리판이 마스크 원판과 동일한 패턴의 "working mask"가 만들어진다. 다음에 마스크는 검사와 측정을 거쳐 품질이 확인된다.

② 제원

마스크 프레임 크기 : 2.5"×2.5"-6"×8"

투사시스템 : Collimation half angle
variable 1° to 4° and
automatic exposure control

③ 장비

- Vacuum contact printer
model 142 & 155, TAMARACK
- Automatic processor
model 914 & 924 SC : APT
- Microscope with critical dimension (CD) measurement device orthoplan 6×6 leitz

(6) 수작업에 의한 마스크 제조 공정

① 공정설명

패턴 제너레이터 이전에 사용하던 방법으로 제도를 만들어진 집적회로나 트랜지스터의 패턴을 빨간루비(roby) 필름을 칼로 잘라서 만든다. 일단, 만들어진 루비 필름의 패턴은 축소카메라에 의하여, 10배의 reticle 이 된다. 이 reticle은 step/répeater에 의하여, 마스크 원판이 만들어진다. 이 이후 현상 및 제조공정이 패턴 제너레이터 사용시와 동일하다.

② 제 원

• Chrome & emulsion mask up to 4"×4" of variable thickness

• Max. unit pattern size ; 23×23 minimum

• Accuracy 15μm

③ 장 비

• Contact printer

model 142 & 155, tamarack scientific

• Automatic processor

model 914 & 924 SC:APT

3. 웨이퍼(Wafer) 제조

확산 및 산화막 형성에 쓰이는 8개의 전기로에 각각 4개의 튜브를 가지고 있으므로, 총 32개의 튜브로 구성되어 있으며, 튜브의 직경이 5인치로서 4인치 웨이퍼의 처리가 가능하다. 전체적으로, 32개 튜브는 바이폴라(bipolar) 공정에 16개, MOS 공정에 12개, 그리고 LPCVD에 4개가 배정되어 있다. 포토마스크링(photomasking) 작업을 위하여, positive 라인 및 negative 라인을 모두 가지고 있으며, 접촉 조준 방식으로 노광시키게 되어 있다.

앞으로, 2~3μm의 critical dimension(CD)을 가진 대용량 집적회로를 위하여, "projection aligner"가 설치 예정으로 있다.

(1) 웨이퍼 수입검사

① 공정개요

마이크로스코프, 평면도 측정기 및 비접점 비저항 측정기를 이용하여 사용될 웨이퍼를 검사한다.

② 장 비

Microscope

Flatness gauge

Non-contact resistivity meter

(2) 결정성장(Epitaxy)

① 공정개요

반도체 소자 제조시, 기판위에 단결정의 반도체 박막을 형성하기 위하여, 수소 가스를 매체로 하여 사일렌(SiH₄)를 사용한다. 박막형성시, 불순물 첨가가 이루어 질 수 있다.

② 장 비

Epi-reactor AMC 7800 RP

4 point probe

Bevel and stain

Spreading resistance probe

Microscope

(3) 산화막 형성 및 불순물 확산

① 공정개요

연마된 실리콘 웨이퍼 위에 산화막을 입히는 때, 약 1100℃ 내의 석영관(전기로)속에서 30분~수시간 동안 산소 또는 수증기 등을 이용하여, 500Å - 8,000Å 정도의 산화막을 형성시킨다. 이 산화막은 불순물확산에 대한 웨이퍼의 표면을 보호하고, 동시에 다음 단계인 사진식각을 위한 것이다. 사진식각후에 산화막이 제거된 부분에 필요한 불순물을 주입하기 위하여, 전기로에 의한 확산 및 선형가속기를 이용한 이온 주입 방법이 사용된다.

② 장비설명

○ 전기로

MOS line

Furnace bank A

Furnace bank B

• Blank

• Polysilicon deposition

Future set up

• Nitride deposition

• Oxide

Furnace bank C

Furnace bank D

• BBr, predip:liquid

• General TCE

• Boron drive:pyro

• Vapor annealing

• POCl, predip:liquid

• Gate oxidation

• Phosphorus drive in:pyro

• Gate oxidation

Bipolar line

Furnace bank A

Furnace bank B

• TCE gettering

• Buried-layer drive-in

• Buried-layer predip

• Sink drive in

• Emitter & sink predip

• Oxidation for isolation

• Pyrogenic oxidation

Pyrogenic oxidation

Furnace bank C

Furnace bank D

- Boron nitride sourcing and predip
- pyro:LTO*
- BBr₃:liquid
- Alloy
- * LTO-low temperature oxidation
- LTO & isolation drive -in
- Oxidation for buried-layer
- Oxidation for baseisolation predip
- LTO & base drive in

○ Ion implantor (varian exitron 200-DF 5)

- As, P space B doping
- Medium dose ($\leq 10^{13}/\text{cm}^2$)
- Maximum energy 200kev
- Plasma reactor (PECVD ASM PLASM-A)
- Nitride vapor deposition
- Oxide vapor deposition

○ 4 point probe

○ Thickness measurement (nanometer)

○ Tube cleaner

(4) 포토마스킹

① 공정개요

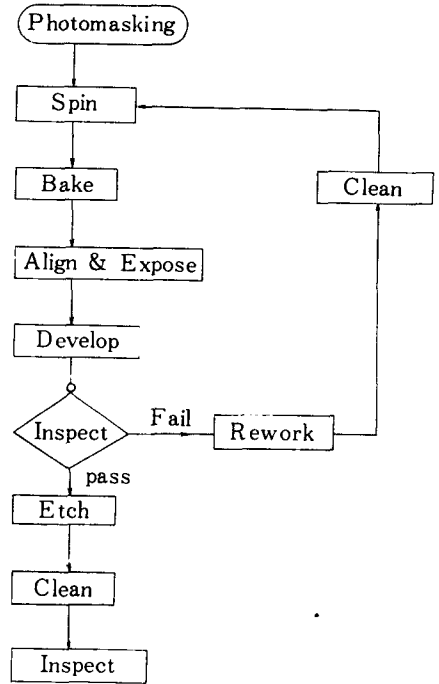
산화막이 형성된 웨이퍼 표면에 고분자 감광물질인 포토리저스터를 회전하는 장치를 이용하여, 약 5,000 Å 정도를 고르게 부착시킨다. 이것은, 사진필름을 인화하듯이 필름에 해당하는 마스크의 내용을 웨이퍼 표면에 수록하기 위한 것이다.

웨이퍼 표면에 입혀진 포토리저스터를 마스크에 인쇄된 회로 모양대로 재현시키기 위하여, 필요한 부분만 남기고, 제거하는 것으로 마스크를 웨이퍼 위에 올려놓고 빛을 쬐이면, 마스크의 회로에 의하여, 가려지지 않는 부분은 포토리저스터가 고분자 상태로 변화되어, 다음 공정의 식각용 물질이 녹지 않게 되며, 나머지 부분은 그대로 포토리저스터가 남아 있게 된다.

상기 과정에서, 선택되지 않은 부분(즉, 포토리저스터가 고분자 상태로 변화된 부분)의 산화막을 불산용액 이용하여 식각하며, 고분자 상태로 변한 포토리저스터는 화학용액으로 제거한 후, 깨끗이 세척을 하며, 이 과정은 다음과 같다.

② 장 비

- Positive line (kasper system 4000 A & 3001 P- 4) scrubber/IR bake/spin coater/I. R. bake/align & expose/positive developer/hard IR bake
- Negative line: kasper system 4000A & 3001 P-4 negative developer
- Inspection station: electroglass 1024X



• Microscope (leitz) 외 2

• Convection oven: 2ea

(5) 진공증착 및 도선 형성

① 공정개요

웨이퍼를 진공증착기(vacuum evaporator) 속에 넣고, 금속(보통 Al)을 고온상태에서 증발시켜, 웨이퍼 표면에 얇은 금속막을 형성하게 하는 과정이다. 이것은, 확산공정에서 생성된 P형과 N형 영역들을 서로 연결하여야 소자의 역할을 하므로, 전기적으로 연결배선하기 위한 작업이다. 연구소에 준비된 공정으로 electron-gun beam evaporator 그리고 sputtering evaporator가 있다.

② 장 비

- E-gun evaporator
- Sputterer
- Resistive evaporator
- 4 point probe
- Microscope

4. 회로시험(Test)

공정과정이 끝난 wafer에 있는 개별소자(chip)의 양부를 절단 분리하기 이전에 선별하는 작업이다. 아주 가는 검사침(probe)을 컴퓨터에 이용한 웨이퍼 선별시험기에 연결하여, 각 소자의 전기적 성능을 시험하며, 불

량소자에는 적색잉크로 점을 찍어 양품과 쉽게 구별되도록 한다.

① 장 비

- Digital IC tester
sentry 600, sentry VII
- Linear IC tester
LTX
- Automatic handler
MCT ambient and elevated
- Probe station
electroglass

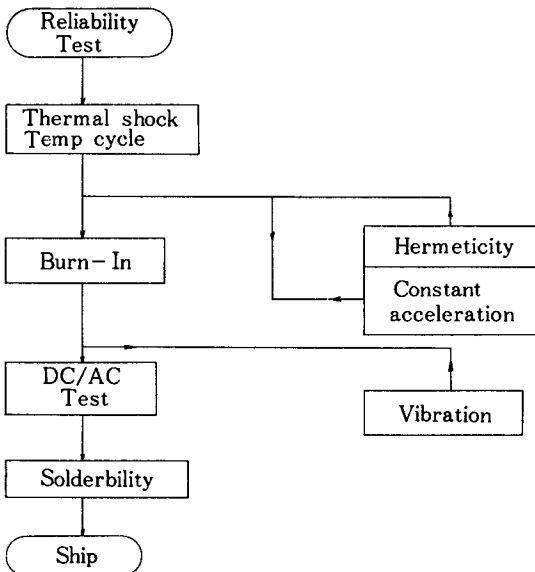
② 제 원

- Both bipolar and MOS device
- 60 pin maximum contact
- 10 MHz functional test rate
- Both linear and digital device

5. 신뢰성 검사

① 공정개요

집적회로가 완성된 후에, 신뢰도를 시험하기 위하여 고온 가속수명, 환경변화 기계적 충격 및 열충격 등의 스트레스를 가하여, 최종적인 신뢰성을 가리다. 그 공정을 보면 다음과 같다.



② 장 비

- Burn-in tester
static/dynamic

- Hermeticity tester
tracer flo
gross leak
- Mechanical shock tester
- Standard calibration equipment
resistor
capacitor
inductor
- Vibration tester
- Humidity cycle
- Centrifuger
- Scanning electronic microscope

6. 기타 지원시설

- 수소
순도 99.999% 액화시설
생산량 : 60m³/hr
- 순수제조
18 mohm-cm 생산량 35gallon per day
- 공기조화
 - 21±1℃ 실내 온도유지
 - 청정도 100-10,000
 - 상대습도 조정기능
- 오염공기 정화장치
- 폐수처리 장치
- Special gas 공급장치
dopant gas

7. 결 언

한국전자기술연구소는 반도체 생산을 위한 설계, 마스크, 웨이퍼가공 및 시험 등의 일관 공정을 갖추고 있으며, 기술도입 및 소화를 통하여 다음과 같은 일을 한다.

- 1) Technology 공동개발
- 2) 제한적인 생산(pilot production)
- 3) 써비스
 - Mask
 - Design- CAD
 - Epi wafer 공급
 - 시험
- 4) 훈 련
- 5) 국책 사업 추진의 중심체