

無線方式에 의한 電子計算機 On-Line 系統의 設計에 관한 研究

(A Study on the On-Line Computer Systems using the Radio Communications)

金容得*, 朴圭泰**

(Kim, Yong Deak and Park, Kyu Tae)

要 約

本 論文에서는 FSK 通信을 사용한 電子計算機의 On-Line 系統에서의 誤차를 研究하였으며 受信側의 發振周波數 位相을 送信側에 일치시키는 回路를 設計함으로써 4% 이내의 周波數 偏移에서도 動作이 가능하게 하였다.

또한 On-Line 系統에서 비트 誤차를 計算하기 위하여는 Micro-processor 를 사용하였고, 發生된 대 부분의 誤차는 FSK 通信系統에 의한 것이었으며, 本 研究에서 設計한 方式을 사용함으로써 緩衝레 지스터에서 마이크로프로세서로 入力되는 誤차는 매우 적게 되었다.

Abstract

This paper deals with the interface error in the on-line computer systems by using the FSK radio communications. The wideband frequency shift keying method is used for binary data transmission between the remote terminals and the main computer.

To minimize the error rate in the decoder systems of the main computer, a synchronizing pulse is added to the frame, so that the phase in both receiver and transmitter are synchronized.

When the information signal with a constant error bit is received through FSK, it is designed to use the microprocessor for calculation of error bit.

As results, most bit error are caused in FSK radio communications, and a few error bit is measured to enter the microprocessor from the input buffer.

1. 序 論

本 研究는 端末裝置의 이동이 쉽고, 더욱 고도화된 情報機能을 갖는 無線方式에 의한 On-Line 方式에

관하여 研究하였다. 二進情報의 傳送方式은 펄스信號를 周波數 變調한 FSK(frequency shift keying)方式으로서 Thompson 과 clouting⁽¹⁾이 開發研究한 電壓制御 發振方式을 이용하였다. 이러한 FSK 通信方式으로 이루어지는 遠隔裝置의 出力信號는 8 비트의 情報信號와 4 비트 制御信號로 초당 1200 비트의 비율로 傳送되며, 中央電子計算機의 디코딩 系統에 誤차가 적은 情報를 送受信하기 위하여 同期펄스를 하나의 情報코드에 포함시켜어 受信側의 發振周波數 位相을 매 동기

* 正會員, 亞洲工科大學校 電子工學科

** 正會員, 延世大學校 電子工學科

(Dept., of Electronics Engineering
Ajou Institute of Technology
and Yonsei Univ.)

接受日字: 1978年 11月 7日

펄스가 入力될 때마다 送信周波數에 맞추도록 조정함으로써 비트 誤差의 감소방법을 研究하였다.

사용된 컴퓨터 系統으로는 Motorola에서 開發된 M 6800 마이크로프로세서(μp)를 사용하여 software를 이용한 프로그램된 I/O 방법을 擇함으로써 모든 人力情報가 累積器(accumulator)를 통하여 記憶素子와 I/O素子가 連結되도록 하였으며, 이 때의 誤差狀態를 考察한다.

2. 二進情報의 FM 變調 特性

1 또는 0의 2진 정보를 FSK 變調한 波形은 (1)式和 같다.

$$v(t) = A \cos(\omega_c \pm \Omega) t \dots\dots\dots(1)$$

여기서 1은 $+\Omega$, 0은 $-\Omega$ 이고, 雜音이 없이 受信된 復調信號는 0, 또는 V(volt)의 2진수준을 가지며 帶域幅이 제한된 附隨雜音이 있는 경우 最適판단수준(optimum decision level)은 $\frac{V}{2}$ (volt)이다.

그림 1에는 논리 "0", 또는 논리 "1"의 값을 보여주며 이 때의 비트 誤差確率을 구하면 (2)式和 같다. (9)

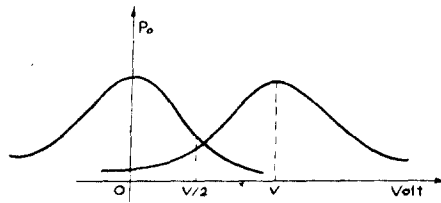


그림 1. 2진 정보의 확률밀도

Fig. 2. A probability density curve for binary level.

$$P_e = \frac{1}{2} \operatorname{erfc}\left(\frac{1}{2} \cdot \frac{S}{N}\right)^{\frac{1}{2}} \dots\dots\dots(2)$$

비트 誤差가 發生할 確率이 다른 비트의 誤差에 무관하다고 하면 n비트 동안 誤差가 없을 確率은 (3)式和 같다.

$$P_a = (1 - P_e)^n \dots\dots\dots(3)$$

또한 m비트 制御코드(control code)에 대한 誤差가 發生되지 않을 確率은

$$P_s = (1 - P_e)^m \dots\dots\dots(4)$$

이며, 따라서 制御코드가 正確한 경우 情報가 잘못 認知될 確率은 다음과 같다.

$$P_s = P_s (1 - P_e) = (1 - P_e)^m [1 - (1 - P_e)^n] \dots\dots(5)$$

3. Microprocessor의 設計

本 論文에서 처리할 수 있는 응용범위를 主記憶素子의 容量인 256 byte와 2개의 EPROM 즉 256 x 2 byte를 사용하도록 設計 하였으며 access time은 1 μ sec의 ϕ_1 과 ϕ_2 를 發生시키는 M6870을 사용하여 그림 2와 같이 設計 製作하였다.

key board 入力裝置에서 情報를 無線方式으로 cc-computer system에 遠隔入力 시키는 방법으로 프로그램된 入出力方法을 채택하였으며, 이 때의 誤差를 測定하기 위한 自動誤差測定 프로그램과 덧셈연산 과정을 보여주는 프로그램을 (부록참고)작성하여 EPROM에 記憶하였다. 시작펄스가 MPU내의 restart interrupt routine에 의하여 EPROM의 C000 주소를 PC에 기억시키고, PIA의 B入力端에서 情報를 읽을 준비를 한다.

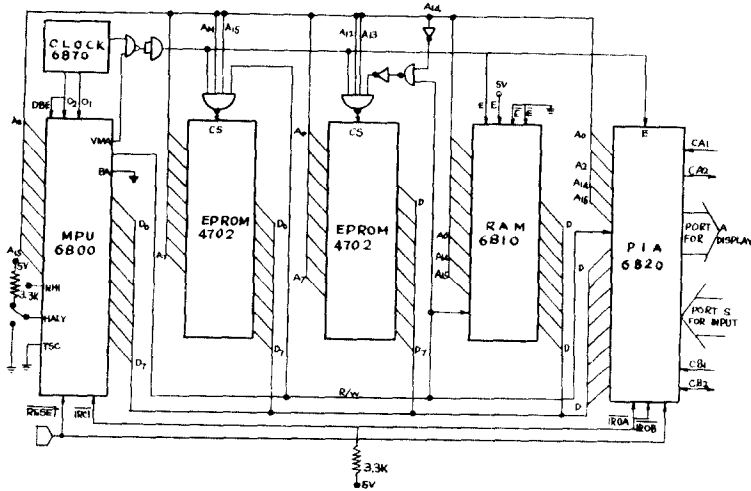


그림 2. 마이크로프로세서 시스템

Fig. 2. Microprocessor system configuration.

CB₂ 펄스가 入力되면 B 入力端의 情報가 累積器 A 에 記憶되며, 이의 값을 판단하여 0 이면 自動誤差測定 프로그램을 遂行하도록 하고, 아니면 연속 읽혀지는 두수를 더하여 RPM의 0000 번지에 記憶되게 한 후, 이를 表示하기 위하여 RAM의 0003 부터 0004 번지에 表示 자리수의 위치와 情報값을 기억시키므로써 CA₂ 펄스에 따라 走査하며 指示하도록 하였다.

표1 에는 EPROM에 초기값의 I/O 設定 프로그램을 보여준다.

표 1. PIA 입력 프로그램

```

C000 86 LDA: Acc A에 00 을 load
      00
      B7 STA: control register A에 00을 store
      40      즉 D.D.R.A를 지정하기 위한 것임
      50
      86 LDA:Acc A에 FF를 load
      FF
      B7 STA: D.D.R.A에 FF를 store
      40      (port A를 out put으로 지정)
      04
      86 LDA: Acc A에 00111100을 load
      3C
      B7 STA: control register에 00111100을
      40      store (port A를 통하여 data를
      05      out put하도록)
      86 LDA: Acc A에 00 load
C010 00
      B7 STA: control register B에 00를 store
      40      (D D R B를 지정하기 위한 것임)
      07
      86 LDA: Acc A에 00011100을 load
      00
    
```

```

B7 STA: D.D.R.B에 00를 store
40      (port B를 input으로 지정)
06
86 LDA: Acc A에 00011100을 load
14
B7 STA: control register에 00011100를
40      store (port B를 통하여 data를
07      input하도록)
B6 LDA: control register B를 Acc A에 load
      (CRB-6가 set되었나를 Test)
C020 07
84 ANDA: [Acc A], [40] → Acc A
40
27 BEQ: Acc A의 내용이 0이면 CRB-6가
F9      0이므로 계속 Test
    
```

4. 受信 信號의 解析

μP의 遠隔入力때 誤差비트를 測定하기 위한 回路는 그림 3에서 SN74198의 入力端인 2개의 計數器內容이 μP의 累積器 B(Acc B)에 入力되고, FSK 情報가 매번 入力될 때마다 Acc B의 內容을 1씩 증가하여 比較하고 다른 값이 될 때까지의 比較된 數를 計算하여 그림 4의 表示器에 보내도록 하였다.

FSK 受信器에서 나온 信號形態는 그림 5-a와 같은 同期信號와 制御信號 및 情報信號로 構成되어 있으며 同期信號는 制御信號 및 情報信號보다 큰 펄스폭을 갖고 먼저 入力된다.

이러한 入力信號가 그림 6의 Tr 베이스에 入力되면 콜렉터에 連結된 C에 양(+) 펄스동안 충전되어 그림 5-b의 波形이 되며(사진 1, 2 참고), 比較器로 사용된 μA741에서 同期펄스를 얻게 되며, 이 펄스는 受信部의 RC 發振器의 周波數를 靜止시키고, 同期펄스

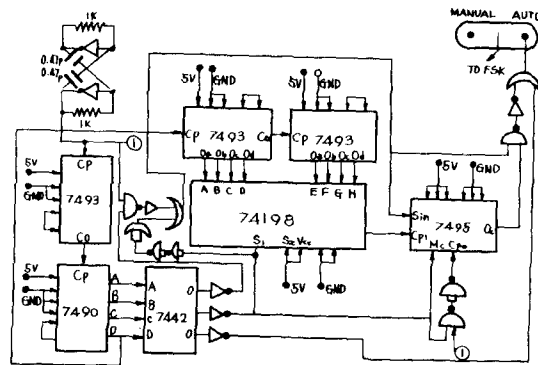


그림 3. 자동 송신부
Fig. 3. Auto transmitter.

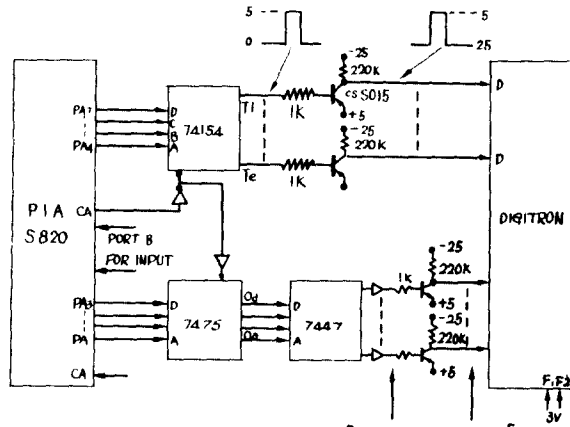


그림 4. 출력장치
Fig. 4. Output display unit.

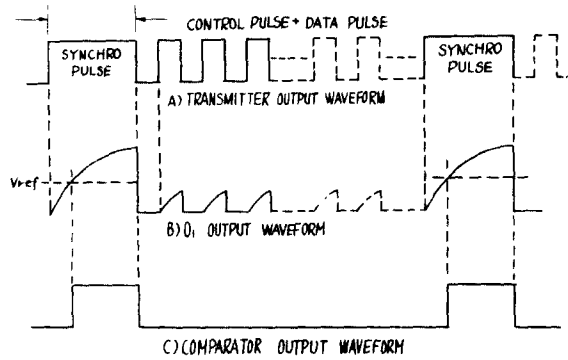


그림 5. 동기펄스의 발생
Fig. 5. A generation of synchronized pulse.

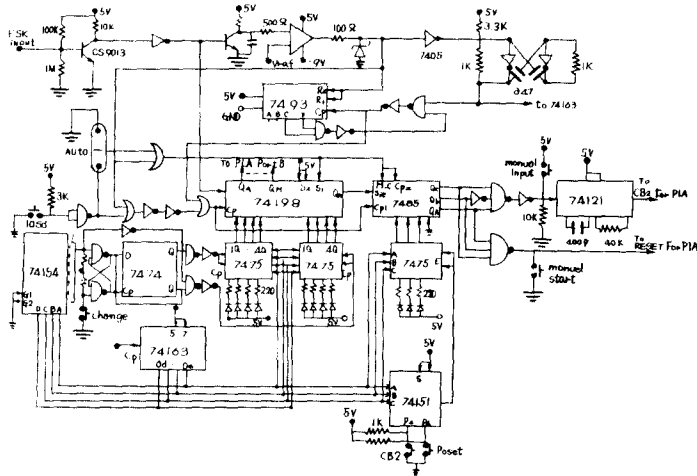


그림 6. 동기펄스의 검출
Fig. 6. Synchro-detection and PIA buffer unit.

가 끝날 때 처음 發振이 시작되도록 受信部 緩衝器의 동작 클럭주파수의 初期位相값을 送信器의 位相에 일치시키므로(사진 3 참고) 送受信部の 情報傳送에 따른 誤差를 제거한다.

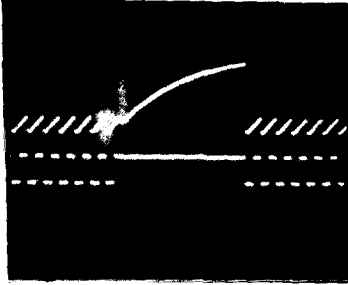


사진 1. 입력신호와 ϕ 출력파형
Pho.1. Input signal and ϕ output waveform.

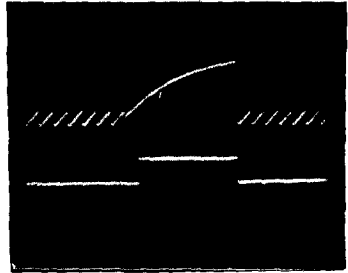


사진 2. ϕ 출력파형과 동기펄스
Pho.2. ϕ output waveform and synchro-pulse.

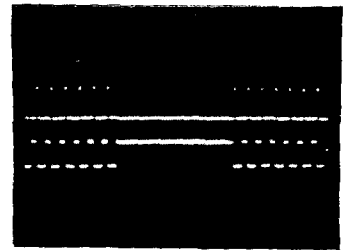


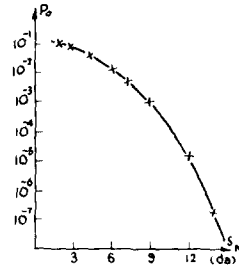
사진 3. 동기펄스와 이동클럭주파수
Pho.3. Synchro-pulse and shift clock.

5. 實驗結果 및 考察

5.1 計算에 의한 誤差解析

2진 情報가 FM 變調된 경우 SN比에 대한 비트 誤差 確率값을 (1)式에 代入하면 표2 와 같다.

표 2. FSK 系統의 비트오차 확률



5.2 FSK 送受信器의 誤差確率 測定

本 實驗에서 사용한 FSK 送受信器로(Ref. 9. 송수신 회로 참고) 論理 1 값을 測定한 周波數는 29.8202 M Hz이고, 論理 0의 周波數는 29.7515 MHz로서 그림 7 과 같이 배열하여 Hewlett packard社의 3301 A function generator, Ferisol社의 HB220 frequency counter, Philips社의 PH 3260 oscilloscope를 使用한 測定값은 표3 과 같다.

표 3. 측정된 비트 오차 확률

i) S/N 비가 6dB 때 $\langle AVE = 1.62 \times 10^{-3} \rangle$

회	확률	회	확률
1	3.31×10^{-4}	6	7.71×10^{-3}
2	9.21×10^{-3}	7	3.7×10^{-4}
3	5.71×10^{-2}	8	6.91×10^{-4}
4	1.03×10^{-3}	9	2.21×10^{-3}
5	4.54×10^{-3}	10	9.24×10^{-3}

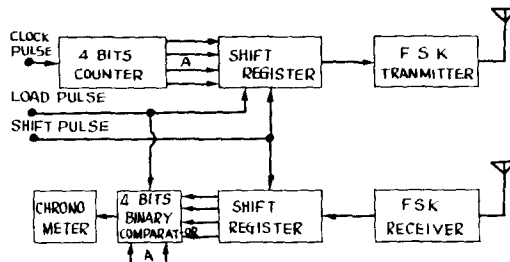


그림 7. 비트오차를 측정하는 계통도
Fig. 7. A block diagram to measure the error bit.

ii) S/N 비가 8dB 때 $\langle AVE = 4.52 \times 10^{-4} \rangle$

회	확률	회	확률
1	1.1×10^{-3}	6	2.45×10^{-4}
2	5.74×10^{-4}	7	3.38×10^{-4}
3	6.1×10^{-5}	8	1.6×10^{-4}
4	8.13×10^{-4}	9	7.8×10^{-5}
5	4.2×10^{-5}	10	2.24×10^{-3}

iii) S/N 비가 10dB 때 $\langle AVE = 2.15 \times 10^{-4} \rangle$

회	확률	회	확률
1	1.0×10^{-4}	6	3.05×10^{-4}
2	7.05×10^{-4}	7	1.05×10^{-4}
3	1.25×10^{-4}	8	1.0×10^{-4}
4	1.21×10^{-3}	9	4.95×10^{-4}
5	4.0×10^{-4}	10	1.0×10^{-4}

iv) S/N 비가 12dB 때 $\langle AVE = 9.6 \times 10^{-5} \rangle$

회	확률	회	확률
1	1.0×10^{-4}	6	4.2×10^{-4}
2	7.15×10^{-4}	7	1.5×10^{-4}
3	8.0×10^{-5}	8	7.6×10^{-5}
4	9.2×10^{-5}	9	4.5×10^{-4}
5	9.2×10^{-5}	10	9.0×10^{-5}

5.3 Microprocessor 에 의한 誤差測定

사진 4에서 보여주는 遠隔裝置의 파넬위에 있는 프로그램 選擇端子를 "Auto OFF"로 놓고 키 입력보드로부터 "0, load change, 0, reset"의 key를 순서대로 누르면 0000 0000 1110의 情報信號와 制御信號가 緩衝레지스터에 記憶되며, 다음에 누르는 "parallel load" key에 따라 shift register에 入力된다. 다음에 "process" key를 누르면, 이 key를 누르는 순간부터 몇때까지 하나의 同期펄스가 發生되며 다음에 12개의 펄스가 쉬프트레지스터의 내용을 1.2k baud rate로 FSK 送信器를 통하여 傳達된다.

μP 에 連結된 受信測에서는 파넬위의 스위치를 "Auto

"로 놓은 상태에서 受信信號를 復調하여 펄스 폭에 따른 電壓 變換器에서 同期信號를 檢出한다. 이러한 同期信號가 認知되는 순간 μP 의 入力 緩衝端의 클럭주파수는 發振이 靜止되고, 同期펄스가 끝난 순간부터 12개의 送信周波數에 同期된 펄스가 發生되어 μP 에 情報信號가 쉬프트되며 入力된다.

遠隔裝置의 "reset key"에 의하여 $C_1 C_2 C_3 C_4$ 의 값이 1110이며, 이는 μP 의 FFFE, FFFF 주소 내용이 다음 遂行될 指令語레지스터인 PC로 記憶되며 하드웨어적 設計로서 FFFE, FFFF의 주소는 ROM을 지적하도록 設計하여 C000 값을 기록하였다. 또한 ROM의 C000 번지부터는 PIA의 入力端과 出力端을 指示하도록 PIA 제어 레지스터의 초기값을 결정하는 프로그램을 (표 1 參考) 수록하였다.

이와 같이 μP 를 動作시켜 초기값을 설정한 후에는 $C_1 C_2 C_3 C_4$ 制御信號가 1010이 入力될 때까지 待機 狀態로 된다. 다음에 다시 遠隔 key foard로부터 "CB₂, parallel load, process" key를 순차로 누르면 0000.0000.1010의 情報가 μP 의 buffer register에 入力되고, 1010信號에 따라 0의 값이 累積器에 入力되어 情報를 解析한다. 累積器의 내용이 0이면 自動誤差檢出 프로그램이 進行되도록 設計 하였으므로 다음의 制御信號가 1010이 될 때까지 대기상태로 놓이게 한다.

그런 후 遠隔裝置의 파넬부의 制御端子를 "Auto On"으로 놓으면 13.3m sec의 同期펄스와 0.83 m sec의 情報信號가 반복적인 주기로 μP 에 入力되어 誤差情報인가를 解析한다. 誤差情報가 發生되면 μP 에서는 더 이상 受信信號를 받아 解析하지 않고 지금까지 入力된 情報數를 計算하여 出力表示器로써 표시한다. 이와 같은 방법으로 μP 에서 誤差情報를 測定한 결과 값은 표 4와 같다.

5.4 考察

本 實驗은 주위의 전기적인 雜音에 따라 SN 비가 6dB에서 12dB 사이에서 29MHz에 動作되는 FSK 受信器를 이용하여 測定하였으며 표 5는 각 SN 비에 따른 誤差確率을 理論값과 測定값을 比較한 것이다. 이 표에 의하면 遠隔裝置에 의한 情報가 잘못 認知될 確率은 대부분 FSK 受信器에 의하여 發生되었고, 復調된 후 μP 에 情報가 잘못 傳達되는 確率은 매우 낮았다. 또한 送信側의 周波數는 1.2KHz에서 1.25 KHz의 周波數 偏移(4%)에서도 安定된 動作을 하였으며 이는 불안정한 클럭주파수에 따른 μP 에 情報가 잘못 入力될 確率을 감소시켰다. 사진 4.5에는 本 實驗에 사용된 소자를 보여준다.

표 4. 측정된 단위정보 오차 확률

i) S/N비가 6dB 때 $\langle AVE = 2.1 \times 10^{-3} \rangle$

회	확률	회	확률
1	1.4×10^{-3}	6	5.1×10^{-3}
2	9.1×10^{-4}	7	8.8×10^{-4}
3	5.9×10^{-3}	8	9.8×10^{-4}
4	7.6×10^{-4}	9	3.2×10^{-3}
5	2.6×10^{-3}	10	4.4×10^{-3}

ii) S/N비가 8dB 때 $\langle AVE = 4.8 \times 10^{-4} \rangle$

회	확률	회	확률
1	2.1×10^{-4}	6	8.9×10^{-4}
2	8.0×10^{-4}	7	5.5×10^{-4}
3	6.1×10^{-4}	8	3.1×10^{-4}
4	2.4×10^{-4}	9	1.1×10^{-3}
5	4.1×10^{-4}	10	1.6×10^{-4}

iii) S/N비가 10dB 때 $\langle AVE = 2.8 \times 10^{-4} \rangle$

회	확률	회	확률
1	2.4×10^{-4}	6	1.6×10^{-4}
2	1.0×10^{-4}	7	3.2×10^{-4}
3	9.0×10^{-5}	8	6.3×10^{-4}
4	6.0×10^{-4}	9	1.4×10^{-4}
5	8.1×10^{-4}	10	4.1×10^{-4}

iv) S/N비가 12dB 때 $\langle AVE = 9.5 \times 10^{-5} \rangle$

회	확률	회	확률
1	8.4×10^{-5}	6	8.2×10^{-5}
2	1.0×10^{-4}	7	9.0×10^{-5}
3	4.0×10^{-4}	8	4.6×10^{-4}
4	2.0×10^{-4}	9	5.8×10^{-4}
5	9.0×10^{-5}	10	8.5×10^{-5}

표 5. 측정오차값의 비교도

SN비[dB]	이론값			FSK 측정값			MP 측정값		
	비트오차확률	정보오차확률	오차정보수	비트오차확률	정보오차확률	오차정보수	비트오차확률	정보오차확률	오차정보수
6	2.2×10^{-3}	1.49×10^{-1}	6.68	1.62×10^{-3}	1.28×10^{-2}	78.1	2.1×10^{-3}	1.65×10^{-2}	60.4
8	5.45×10^{-4}	4.18×10^{-2}	23.89	4.52×10^{-4}	3.6×10^{-3}	277.4	4.8×10^{-4}	3.82×10^{-3}	261.35
10	9.4×10^{-4}	7.46×10^{-3}	133.92	2.15×10^{-4}	1.71×10^{-3}	582.3	2.8×10^{-4}	2.23×10^{-3}	447.3
12	3.92×10^{-5}	3.16×10^{-4}	3165.5	9.5×10^{-5}	7.67×10^{-4}	1303	9.5×10^{-3}	7.59×10^{-4}	1316.7

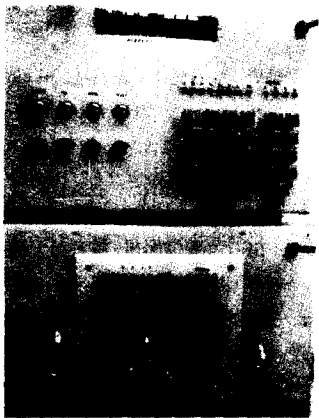


사진 4. 송수신장치의 패널
Pho. 4. The panel of the receiver and transmitter.

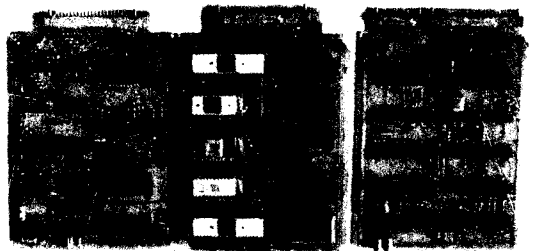


사진 5. 마이크로프로세서와 완충장치
Pho. 5. Microprocessor systems and buffer unit.

6. 結 論

本 研究는 電子計算機의 국지간 근거리 端末裝置사이의 連結方法을 高周波 無線方式의 On-Line 系統으로 變換하기 위한 研究로서 FSK 送受信에 따르는 비

트 誤差를 SN 彙으로 또 情報를 傳達할 때의 單位 情報 誤差를 理論的인 彙으로 考察하였다. 이 때 遠隔 送 受信 裝置에서는 制御信號에 同期信號를 포함시키어 送信하고, 受信側의 發振周波數 位相을 送信側에 일치 시키기 위하여 同期 펄스가 入力되면 RC 發振상태가 멈추게 하고, 끝난 순간에 發振을 계속하게 함으로써 4% 이내의 周波數 偏移에서도 動作이 가능하게 하였다. 이는 몇 개의 비트로 코드화된 同期信號를 보내는 방식에 비하여 性能은 비슷하였으나 電子回路가 簡素化 하였다.

本 實驗에서는 SN 比가 6dB에서 12dB 사이에서 測定 하였으며 실제적인 FSK 通信에서는 20dB 이상이 되며 이 때의 비트 誤差確率은 10^{-20} 이 표2에서 예상되므로, 여기에 따르는 誤差情報은 매우 낮게 되고, 따라서 高周波 無線方式에 의한 근거리 電子計算機 On-Line 方式의 効率的인 사용이 가능하다.

參 考 文 獻

1. R.Thompson and D.R Clouting "Digital angle modulation," Wireless world, pp. 71-76, Dec. 1976.

2. J.E. Mazo and J.salz, "Theory of error rates for digital FM," BSTJ, pp. 1511-1535, Nov. 1966.
 3. B.H. Pardoe, "Theoretical and practical investigation of error rates for digital FM." The radio and electronic engineer, pp. 549-552, Nov. 1976.
 4. M. Aslam and R.Jones, "Error rate in a digital simplex telemetry system" The radio and electronic engineer, pp. 497-504, Oct. 1976.
 5. R.Thompson and D.R. Clouting, "Digital angle modulation for date transmission" system technology, pp. 14-18, Sept. 1974.
 6. "M6800 microprocessor application manual." Motorola inc., 1975.
 7. "M6800 microcomputer system design data," Motorola inc., 1976.
 8. B.K.Erickson, "Talk to your microprocessor with a hex-latching keyboard" EDN, pp. 319-320, Nov. 20, 1976.
 9. 신철재, 김용득 "PCM-FSK 통신의 잡음특성에 관한 연구" 전자공학회지 15권 5호 1978.

附錄: 프로그램의 흐름도

