

安全系統에 利用되는 同時回路

(The Coincidence Circuit for the Safety Systems)

李 炳 璿* · 吳 世 泳**

(Lee, Byung Suhn and Oh, Seyoung)

要 約

原子爐의 安全系統에 利用되는 2-out of-3 同時回路 및 波高選別器에 關係 記述하고 詳細한 解析을 하였다. l -out of- m 同時回路의 安全信賴度 및 擬似非常停止信賴도에 關한 式을 誘導하여 適正한 l 의 값을 求하였다.

2-out of-3 同時回路는 펄스 合算 方法을 利用하여 設計하였으며 매우 簡單한 原理로 動作한다. 波高選別器는 全 選別領域에 걸쳐 좋은 直線性 및 threshold 安定度를 가진다.

Abstract

A 2-out of-3 coincidence circuit and a discriminator to be used in the safety systems in nuclear reactors are described and analyzed in detail. The expressions for the reliability and the spurious scram reliability of l -out of- m coincidence logic in general are derived and the optimum value of l is assessed.

The coincidence circuit is designed by making use of the pulse-summing method and is very simple in principle. The discriminator has good linearity in the whole discrimination range and good threshold stability.

1. 序 論

原子爐를 安全하고 効率의으로 運轉하기 爲하여 原子爐內의 一定한 場所에 檢出器를 設置하여 中性子 準位의 變動을 監視함으로써 許容準位 以上일때 非常運轉停止(scram) 信號를 내어 原子爐를 運轉停止(shut down) 시키게 된다. 許容準位를 넘어서 非常運轉停止 信號가 發生하였을 때에는 이를 即時 處理하여 危險을 防止하여야 하지만 擬似非常運轉停止(spurious scram) 信號에 依해 原子爐의 正常 稼動이 防害되어도 안된다.

前者의 危險性을 防止하기 爲한 것이 redundancy理論⁽¹⁾으로서 原子爐의 安全에 關係되는 各種의 파라미터에 對한 채널을 單位로 構成하지 않고 둘 또는 그 以上인 m 개의 多重채널로 構成한다. 後者의 危險性을

解決하기 爲한 것이 同時理論⁽²⁾으로서 前記의 m 개의 채널 中 적어도 l 개 以上의 채널에서 同時에 信號가 나올 때만 實質의인 安全措施를 取하게 된다. 同時理論의 또 한가지 利點은 原子爐가 稼動中에 있더라도 稼動狀態 및 다른 部分에 影響을 미치지 않고 모든 安全 채널을 點檢 및 補修할 수 있는 點이다. 따라서 l -out of- m 同時回路는 모든 原子爐의 保護系統에 있어 必要 不可缺의 要素이다.

Schultz 등은 安全 運轉停止回路의 信賴度를 向上시키기 爲한 1-out of- m 및 2-out of- m 同時回路의 信賴度에 關한 解析과⁽³⁾ 여러가지 原子爐保護系統의 信賴度를 比較分析하였다⁽⁴⁾. 本論文에서는 一般의인 l -out of- m 同時回路의 安全信賴度(safety reliability) 및 擬似非常停止信賴度(spurious scram reliability)를 l 및 m 의 函數로 表現하여 各各의 境遇를 比較 및 檢討하였으며 이에 依據하여 原子爐의 安全 및 稼動의 連續性(continuity of operation)을 期할 수 있는 가장 簡單하고 實際의인 2-out of-3 同時回路를 設計하였다.

*正會員, **準會員, 韓國原子力研究所, 計測制御研究室
Instrumentation and Control Division, Korea
Atomic Energy Research Institute.

授受日字: 1976年 1月 24日

同時回路에 關한 理論은 Bay⁽⁵⁾에 依해 3가지 類型으로 整理되었으며 여기서는 이 中 非線形加算(nonlinear addition)의 方法을 2-out of-3 同時回路에 應用하였다. 本 同時回路의 分解時間은 約 50nsec程度이며, 必要하던 使用한 遲延線을 遲延時間이 더 긴 것으로 使用함으로써 分解時間을 늘일 수 있도록 하였다. 또한 本 同時回路는 2-out of-4 同時回路로 容易하게 擴張할 수 도 있다.

波高選別器는 準位增幅器(level amplifier)에서 信號를 받아 許容準位를 넘을 때 一定한 펄스를 내어 同時回路로 傳達한다. 一般으로 波高選別器는 適正한 threshold 安定度, 좋은 感度 및 直線性이 要求되며⁽⁶⁾ 本波高選別器는 0.1V에서 10V의 全 選別領域에 걸쳐 좋은 直線性을 가지며 0.1V 未滿의 感度를 가진다.

2. l-outof-m 同時回路 理論

原子爐가 安全限界를 超過하였을 時에 原子爐를 保護하기 爲한 原子爐保護系統(reactor protection system)은 檢出器로부터 나오는 信號가 電子回路를 거쳐 機械的인 運轉停止(shutdown)裝置에 이르게 되어있는데 이 電子回路는 여러個의 直並列回路로 構成되어 있다. 이것은 原子爐의 安全停止를 爲한 電子回路의 信賴度를 向上시키기 爲해서이다.

原子爐를 非常停止(scram)시켜야할 狀況이 發生했을 時에 保護系統이 原子爐를 非常停止시킬 確率을 安全信賴度(safety reliability) R라 하면⁽⁷⁾ 그림 1과 같이 故障率(failure rate)이 λ_i 인 n 個의 直列成分으로 構成된 單一 安全運轉停止 채널의 安全信賴度는⁽⁸⁾

$$R = \prod_{i=1}^n R_i = \prod_{i=1}^n \exp(-\lambda_i t) = \exp\left(-\sum_{i=1}^n \lambda_i t\right) \quad (1)$$

여기에 R_i 는 各 成分의 信賴度이다. 萬一 各 成分이 同

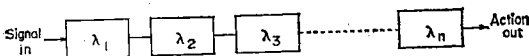


그림 1. 故障率이 λ_i 인 n 個의 成分으로된 直列構成圖. Fig. 1. Series circuit consisting of n components with failure rates λ_i .

한 故障率 또는 平均 故障率 λ 를 가진다고 하면

$$R = \exp(-n\lambda t) \quad (2)$$

그림 2는 各 各 n 個의 直列成分으로된 m 個의 並列로된 redundancy system을 나타낸 것이다. 各 채널이 同 하나라고 假定하면 1-out of- m logic의 安全信賴度 $R(1/m)$ 은

$$R(1/m) = 1 - \left[1 - \exp\left(-\sum_{i=1}^n \lambda_i t\right)\right]^m \quad (3)$$

마찬가지로 n 個의 成分이 同一한 故障率 또는 平均故障率 λ 를 가진다고 하면

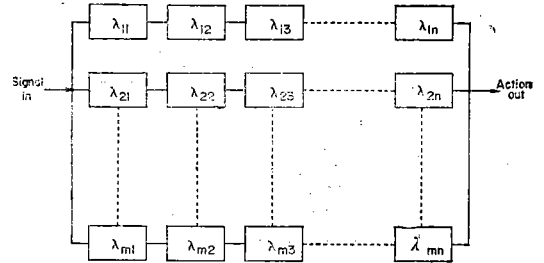


그림 2. 各 各 n 個의 直列成分으로된 m 個의 並列構成圖. Fig. 2. Parallel arrangement of m series circuits.

$$R(1/m) = 1 - \{1 - \exp(-n\lambda t)\}^m \quad (4)$$

가 된다.

다음에 一般的인 l-out of- m 同時回路의 安全信賴度 R 및 擬似非常停止信賴度 (spurious scram reliability) R_s 를 求한다. 여기에 R_s 는 保護系統이 잘못 非常停止시키지 않을 確率을 말한다.

非常停止를 要하는 信號가 들어 왔을 때 運轉停止시킬 수 없는 모든 境遇와 擬似非常停止信號를 내는 모든 境遇를 各 各 表 1과 表 2에 나타낸다.

表 1. 非常停止를 要하는 信號가 들어왔을 때 運轉停止를 시킬 수 없는 境遇

境遇	故障한 채널 數	正常動作의 채널 數
1	m	0
2	$m-1$	1
⋮	⋮	⋮
l	$m-l+1$	$l-1$

表 2. 非常停止를 要하는 信號가 들어왔을 때 擬似非常停止信號를 내는 境遇

境遇	故障한 채널 數	正常動作의 채널 數
1	l	$m-l$
2	$l+1$	$m-l-1$
⋮	⋮	⋮
$m-l+1$	m	0

l-out of- m 同時回路를 가진 保護系統이 故障으로 因해 信號가 나오지 않아 原子爐를 非常停止시키지 못한 故障確率(failure probability)을 $Q(l/m)$ 라 하고 各 채널의 故障確率을 q 라 하면 表 1을 利用하여

$$Q(l/m) = {}_m C_0 q^m + {}_m C_1 q^{m-1}(1-q) + \dots + {}_m C_{l-1} q^{m-l+1}(1-q)^{l-1} = \sum_{r=0}^{l-1} {}_m C_r q^{m-r}(1-q)^r \quad (5)$$

따라서

$$R(l/m) = 1 - Q(l/m) = 1 - \sum_{r=0}^{l-1} {}_m C_r q^{m-r}(1-q)^r \quad (6)$$

다음에 같은 l -out of- m 同時回路를 가진 保護系統이 故障으로 인해 非常停止信號가 나올 擬似非常停止確率 (spurious scram probability)를 $Q_s(l/m)$ 라 하고 各 채널의 擬似非常停止確率을 q_s 라 하면 表 2를 利用하여

$$Q_s(l/m) = {}_m C_1 q_s^l (1-q_s)^{m-l} + {}_m C_{l+1} q_s^{l+1} (1-q_s)^{m-l-1} + \dots + {}_m C_m q_s^m = \sum_{k=l}^m {}_m C_k q_s^k (1-q_s)^{m-k} \quad (7)$$

따라서

$$R_s(l/m) = 1 - Q_s(l/m) = 1 - \sum_{k=l}^m {}_m C_k q_s^k (1-q_s)^{m-k} \quad (8)$$

各 채널에 對하여 故障으로 인해 信號가 나올 確率과 故障으로 인해 信號가 나오지 않을 確率은 大略같다고 假定하여 $q = q_s$ 라 놓고 또한 (8)에서 $m-k=r$ 로 놓으면

$$R_s(l/m) = 1 - \sum_{r=0}^{m-l} {}_m C_r q^{m-r}(1-q)^r$$

여기서 다시 l 을 $m-l+1$ 로 놓으면

$$R_s[(m-l+1)/m] = 1 - \sum_{r=0}^{l-1} {}_m C_r q^{m-r}(1-q)^r = R(l/m) \quad (9)$$

(9)에서 $R(1/m) = R_s(m/m)$, $R(2/m) = R_s[(m-1)/m]$, ...이므로 이를 圖示하면 그림 3과 같다. 여기서 l 이 增

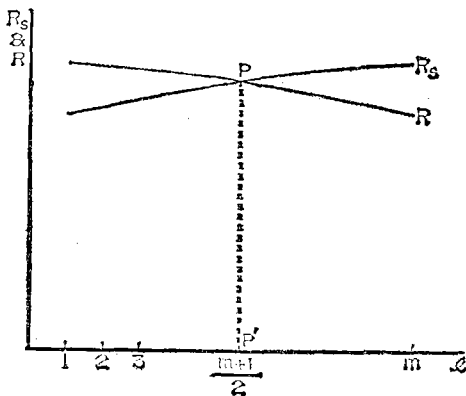


그림 3. l 에 따른 安全信賴度 R 및 擬似非常停止 信賴度 R_s 의 變化.

Fig. 3. Safety reliability R and spurious scram reliability R_s , vs. l .

加할수록 安全信賴度 R 은 減少하나 擬似非常停止信賴度 R_s 는 增加하여 이 두 曲線은 交點을 P 라할때 垂直線 PP' 에 對해 對稱임을 알 수 있다. 따라서 R 및 R_s 의 가장 適正한 값은 交點 P 에서 얻을 수 있으며 m 이 홀수인 境遇에는 $l=(m+1)/2$ 가 되고, m 이 짝수인 境遇에는 $l=m/2$ 또는 $m/2+1$ 가 되는데 흔히 하는 것처럼 R 에 더 比重을 둔다면 $l=m/2$ 가 된다. 따라서 $m=3$ 일 때는 $l=2$ 이고 $m=4$ 일 때는 $l=2$ 이므로 2-out of-3, 2-out of-4 등의 同時回路를 使用하게 된다.

여기서는 2-out of-3 同時回路에 關한 研究를 遂行하였으며 그 系統圖를 그림 4에 表示한다. 各 準位增幅器(level amplifier)에서 나온 信號는 各各의 波高選別器(discriminator)를 거쳐 許容準位를 넘는 信號만 通過하여 2-out of-3 同時回路에 加해져 두 채널以上에서 同時에 入力이 들어올 때만 trip 信號를 내어 運轉停止系統에 보내게 된다.

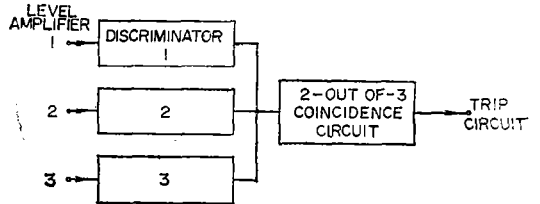


그림 4. 同時回路系統의 構成圖.
Fig. 4. Block diagram of the coincidence unit.

3. 波高選別器

波高選別器(discriminator)는 準位增幅器에서 나온 펄스中 一定한 準位 以上の 波高를 가진 펄스만을 通過시킨다.

- 波高選別器의 具備條件을 들어보면⁽⁷⁾
1. 波高選別器는 여러 分布를 하고 있는 波高에 對해 0.1V 未滿의 感度를 가져야 한다.
 2. 入力 펄스에 對한 負荷效果를 없애기 爲하여 入力 임피던스가 커야 한다.
 3. 臨界波高보다 훨씬 큰 入力 펄스에 依해 過負荷가 걸리지 않아야 한다. 即 波高選別器의 動作이 入力 펄스의 크기에 따라 入力 펄스를 歪曲시키면 안된다.
 4. 波高選別準位는 簡單히 調節할 수 있어야 한다.

以上の 몇가지를 檢討하여 本 波高選別器回路에서는 入力段으로서 에미터 폴로워 形式을 取했으며 또한 高感度를 爲하여 에미터 結合單安定멀티바이브레이터를 使用하였다.

單純化된 波高選別器의 主要部를 그림 5에 表示한다. 이 波高選別器는 入力 펄스의 電壓 v_A 와 Q_2 의 베이스

바이어스 電壓 V_B 를 比較하여 v_A 가 V_B 보다 클때 即 入力信號가 定해진 準位 V_B 를 넘을 때 Q_2 의 콜렉터에 서 出力信號가 나온다.

入力信號 v_i 가 V_B 보다 작으면 $v_C < V_D$ 이므로 D_3 은

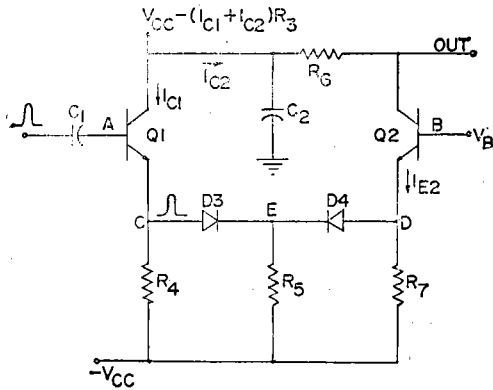


그림 5. 單純化된 波高選別器 主要部.
Fig. 5. Simplified discriminator.

繼續 off 狀態를 維持하고 따라서 點E에는 信號가 傳達 되지 않고 on 狀態인 Q_2 는 無信號時의 狀態를 繼續維持 하여 콜렉터에는 아무 出力信號도 나타나지 않는다.

그러나 v_i 가 V_B 보다 크면

$v_C - V_E = v_i - V_B + V_{D4} > V_T$ 이므로 D_3 은 導電하고 Q_1 의 에미터 電流는 增加하여 點E에는 $\Delta v = v_i - V_B$ 만큼의 信號가 나타난다. 이 點에 나타난 信號는 on 狀態이던 D_4 를 逆 바이어스 시키게 되고 다이오드의 逆方向 遷移特性에 따라서 點D에 信號가 나타나게 되고 on 狀態이던 Q_2 를 off 시켜 콜렉터에서 出力이 나오게 된다.

$v_D = v_E - v_{D4}$ 이므로 D_4 에 1N905를 使用하였을 境遇에 Q_2 에미터에 나타나는 波形은 그림 6과 같이 된다. 點E에 펄스가 形成되면 D_4 의 storage time t_s 동안은 點E의 信號가 D_4 를 通過하여 點D에 傳達되며, D_4 는 다음 $t_s + t_r$ 동안 徐徐히 off 狀態로 遷移한다. 여기서 t_s 는 transition time 이고 t_r 는 v_E 의 rise time 이다. 따라서 點D에는 $t_s + t_s + t_r = t_{rr} + t_r$ 만큼의 幅을 갖는 波形이 形成된다. 여기서 $t_{rr} = t_s + t_s$ 는 다이오드의 reverse recovery time 이다. 따라서 D_4 에 t_{rr} 가 짧은 다이오드를 使用하면 Q_2 의 에미터에는 펄스가 形成되지 않는다 이것은 實驗으로도 確認되었다.

다음에 Q_2 콜렉터의 信號電壓을 解析한다. 信號가 없을 때 Q_2 는 V_B 의 setting에 따라 活性領域 또는 飽和領域에서 動作하며 Q_2 가 活性領域에서 動作할 때에는

$$V_{C2} = V_{CC} - (I_{C1} + I_{C2})R_3 - I_{C2}R_6 \\ \approx V_{CC} - I_{C1}R_3 - I_{E2}(R_3 + R_6)$$

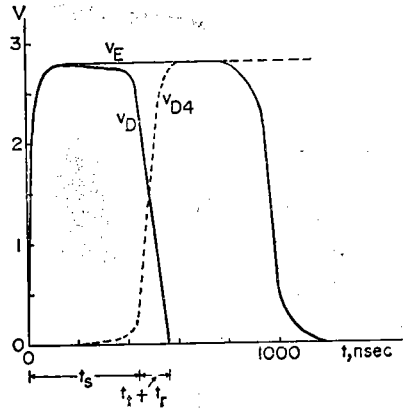


그림 6. 1N905의 逆方向 遷移特性(點線)과 그림 5에 表示된 回路의 點D 및 E에 나타나는 電壓波形(實線).

Fig. 6. The reverse transition characteristic of 1N905 (dotted) and the waveform at D and E (solid) in the circuit of Fig. 5.

$$= V_{CC} - \frac{R_3}{R_4}(V_{CC} - V_{BE1}) \\ - \left(\frac{V_{CC} + V_B - V_{BE2} - V_{D4}}{R_5} + \frac{V_{CC} + V_B - V_{BE2}}{R_7} \right) (R_3 + R_6) \\ V_{C2} > V_{B2} = V_B \text{ 이므로} \\ V_B < \frac{V_{CC} - \frac{R_3}{R_4}(V_{CC} - V_{BE1}) - \left(\frac{V_{CC} - V_{BE2} - V_{D4}}{R_5} \right)}{1 + (R_3 + R_6) \left(\frac{1}{R_5} + \frac{1}{R_7} \right)} + \frac{V_{CC} - V_{BE2}}{R_7} (R_3 + R_6) = V_{BS} \quad (10)$$

Q_2 가 飽和領域에서 動作할 때에는

$$V_B > V_{BS} \quad (11)$$

本 實驗에 使用한 素子값을 代入하여 計算하면 $V_{BS} = 5.9V$ 로 實驗結果와 잘 一致하였다.

Q_1 콜렉터는 콘덴서 C_2 에 依하여 接地되어 있으므로 入力信號가 들어 오더라도 콜렉터는 一定한 電位를 維持한다. 即 Q_2 가 活性領域에서 動作할 때에는

$$V_{C1} = V_{CC} - \frac{R_3}{R_4}(V_{CC} - V_{BE1}) - R_3 \left[(V_{CC} + V_B - V_{BE2}) \left(\frac{1}{R_5} + \frac{1}{R_7} \right) - \frac{V_{D4}}{R_5} \right] \quad (12)$$

Q_2 가 飽和領域에서 動作할 때에는

$$V_{C1} = \frac{R_6 \left[V_{CC} - \frac{R_3}{R_4}(V_{CC} - V_{BE1}) + R_3(V_B - \frac{V_{BE2(sat)} + V_{CE2(sat)})}{R_3 + R_6} \right]}{R_3 + R_6} \quad (13)$$

入力信號가 들어와서 點D에 正의 펄스가 나타나면 Q_2 는 off 되어 콜렉터에 信號가 나타난다. V_B 의 setting에 따라 Q_2 의 콜렉터에 나타나는 波形은 3가지로 된다.

$V_B < V_{BS}$ 일때의 Q_2 콜렉터 波形을 그림 7a에 表示

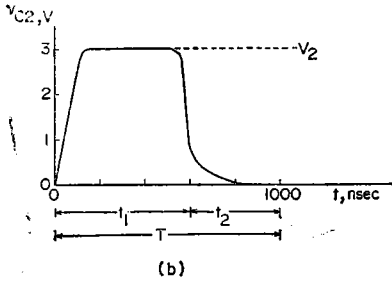
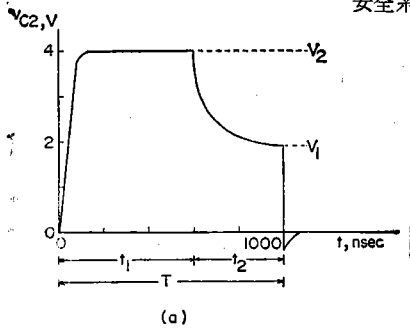


그림 7. Q2의 콜렉터波形. (a) $V_B < V_{BS}$, $V_B = 4V_D$.
(b) $V_B > V_{B1}$, $V_B = 9V$.

Fig. 7. Waveform at the collector of Q2.

한다. 入力信號幅을 T 라 할 때 처음 $t_1 = t_{rr} + t_r$ 동안 Q2는 off가 되어 Q2콜렉터 信號電壓은 V_2 가 되고, 나머지 $t_2 = T - t_1$ 동안은 D4의 off에 의하여 Q2는 다시 能動領域으로 遷移하여 에미터 電流는 信號가 없을 때 보다 D4에 흐르던 電流만큼 減少하고 Q2 콜렉터 信號電壓은 V_1 이 된다.

$$V_2 = R_6 \left[(V_{CC} + V_B - V_{BE2}) \left(\frac{1}{R_5} + \frac{1}{R_7} \right) - \frac{V_{D4}}{R_5} \right] \quad (14)$$

$$V_1 = \frac{R_6}{R_5} (V_{CC} + V_B - V_{BE2} - V_{D4}) \quad (15)$$

그림 7a는 $V_B = 4V$ 일때의 波形이다.

$V_B > V_{BS}$ 이면 Q2는 信號가 없을 때에 飽和狀態에 있다가 信號가 들어오면 처음 t_1 동안 Q2가 off 되어 v_{C2} 는 (13)으로 주어지는 V_{C1} 과 같아지므로 이때의 콜렉터 信號電壓 V_2 는

$$V_2 = V_{C1} - V_{C2(sat)} = V_{C1} - (V_B - V_{BE2(sat)} + V_{CE2(sat)}) = \frac{R_6}{R_6 + R_3} \left[V_{CC} - V_B - \frac{R_3}{R_4} (V_{CC} - V_{BE1}) + V_{BE2(sat)} - V_{CE2(sat)} \right] \quad (16)$$

나머지 t_2 동안은 D4의 off에 의하여 Q2는 off 상태에서 V_B 의 setting에 따라 活性領域 또는 덜 飽和된 領域으로 遷移한다. Q2가 off 상태에서 活性領域으로 遷移할 때에는 V_{C2} 는 (13)으로 주어지는 V_{C1} 에서 $I_{E2}R_6$ 을 減한 것이 되어

$$V_{C2} = \frac{R_6 \left[V_{CC} - \frac{R_3}{R_4} (V_{CC} - V_{BE1}) \right] + R_3 (V_B - V_{BE2(sat)}) - V_{CE2(sat)}}{R_3 + R_6} = V_{B1} \quad (18)$$

$$\frac{V_{BE2(sat)} + V_{CE2(sat)}}{R_7} - \frac{R_6}{R_7} (V_B + V_{CC} - V_{BE2}) \quad (17)$$

따라서 D4가 off 때에 Q2가 活性領域으로 遷移할 條件은 $V_{C2} > V_{B1}$ 에 의하여

$$V_B < \frac{R_6 \left[V_{CC} - \frac{R_3}{R_4} (V_{CC} - V_{BE1}) \right] + R_3 (V_{CE2(sat)})}{1 + \frac{R_6}{R_7} - \frac{R_3}{R_3 + R_6}} - \frac{V_{BE2(sat)}}{R_7} - \frac{R_6}{R_7} (V_{CC} - V_{BE2}) = V_{B1} \quad (18)$$

따라서 덜 飽和된 領域으로 遷移할 條件은

$$V_B > V_{B1} \quad (19)$$

이다. 이식 역시 本實驗에 使用한 素子값을 代入하여 計算하면 $V_{B1} = 8.4V$ 로 實驗結果와 잘 一致하였다.

各各의 境遇에 對하여 살펴 보면 $V_{BS} < V_B < V_{B1}$ 일 때에 Q2는 off 상태에서 活性領域으로 遷移하며 콜렉터 信號電壓 V_1 은 (17)로 주어지는 V_{C2} 에서 $V_{C2(sat)}$ 을 減한 것이 되어

$$V_1 = \frac{R_6}{R_3 + R_6} \left[V_{CC} - V_B + V_{BE2(sat)} - V_{CE2(sat)} - \frac{R_3}{R_4} (V_{CC} - V_{BE1}) \right] - \frac{R_6}{R_7} (V_{CC} + V_B + V_{BE2(sat)}) \quad (20)$$

이 境遇의 Q2 콜렉터의 信號波形은 그림 7a와 같으며 $V_B = 7V$ 일 때 $V_2 = 4.3V$ 이고 $V_1 = 1.9V$ 이다.

$V_B > V_{B1}$ 일 때에는 D4의 off에 의하여 Q2는 off 상태에서 덜 飽和된 領域으로 遷移할 뿐이므로 이 때 나타나는 Q2 콜렉터 信號電壓 V_1 은 0.6V 未滿으로서 거의 無視할 수 있다. $V_B = 9V$ 일때의 波形을 그림 7b에 表示한다.

V_B 의 各 setting에 따른 Q2 콜렉터 信號電壓 V_2 의 變化를 그림 8에 表示한다.

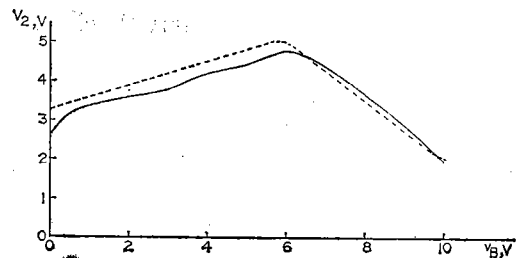


그림 8. 波高選別器의 setting 電壓 V_B 에 따른 Q2 콜렉터 信號電壓 V_2 의 變化.

Fig. 8. Variation of the collector signal voltage V_2 of Q2 vs. the discriminator setting V_B .

波高選別器의 全體回路圖를 그림 9에 表示한다. R_1 , R_2 , $D1$ 및 $D2$ 는 dc restoring 回路를 構成하고 $Q1$ 의 베이스가 zero bias 되게 한다. 選別準位(discriminating

level) V_B 는 $Q2$ 의 베이스 電壓을 調節하는 포텐쇼미터 $P1$ 에 依해 決定된다.

$Q2$ 콜렉터에서 나온 出力信號의 크기는 V_B 에 따라

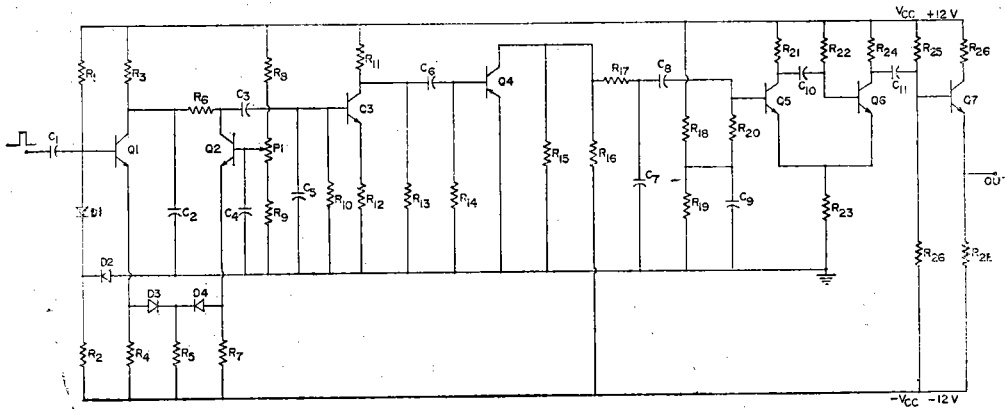


그림 9. 波高選別器 回路圖.
Fig. 9. Discriminator circuit.

크기와 波形이 다르므로 $Q3$ 및 $Q4$ 의 段에서 整形을 하고 $Q3$ 의 베이스에 印加되는 入力信號의 最少值인 2V에서 最大值인 5V에 걸쳐 거의 一定한 出力 7V를 얻도록 하였다.

$Q4$ 에서 나온 信號는 $Q5$ 와 $Q6$ 으로 된 에미터 結合 單安定 멀티바이브레이터를 驅動하여 크기와 幅이 一定하고 rise time이 빠른 펄스를 만들고 出力은 $Q7$ 로 되는 에미터 폴로워에서 얻게 하였다.

4. 2-out of-3 同時回路

3개의 波高選別器에서 나온 펄스는 2-out of-3 同時 回路에 加해지게 되어 있어서 둘 以上の 펄스에 對해 出力펄스를 내어 原子爐의 運轉停止系統에 傳達된다.

一般으로 同時回路의 類型을 回路構造에 依해 分類하면⁽⁶⁾ 並列型, 直列型, 그리고 브리지(bridge)型이 있으며, 그 動作에 따라 分類하면 다음 3가지가 있다⁽⁵⁾.

1. Mixer tube를 利用하는 方法
2. 非線形加算
3. 다이오드 AND gate를 利用하는 方法.

이것은 모두 一般의 同時回路에서 使用하는 方法으로서 2-out of-3 同時回路와는 機能이 다르다. 그러나 여기서는 이中 類型 2를 並列型構造로하여 應用하였다.

2-out of-3 同時回路는 入力를 各各 x, y , 및 z 라 할 때 이中 둘 以上이 0이 아닐 때 出力을 낼 수 있어야 한다. 一般의 非線形素子의 特性은 0이 아닌 入力 x, y , 및 z 에 對하여

$$\phi(x+y) - \{\phi(x) + \phi(y)\} \neq 0 \quad (21)$$

$$\phi(x+y+z) - \{\phi(x) + \phi(y) + \phi(z)\} \neq 0 \quad (22)$$

但

$$\phi(0) = 0 \quad (23)$$

(21)은 $x \neq 0$ 및 $y \neq 0$ 인 두 入力에 對하여 0이 아닌 出力이 있음을 表示하고 (22)는 $x \neq 0$, $y \neq 0$, 및 $z \neq 0$ 인 세 入力에 對하여 또한 이中 둘이 0이 아닌 入力에 對하여도 成立하여 出力이 있음을 나타낸다. 한便 (22)에서 $z=0$ 인 境遇가 (21)이므로 (21)을 (22)에 包含시킨다. 따라서 (22)로부터 2-out of-3 同時回路의 機能을 다음과 같은 簡單한 數式으로 表示할 수 있다. 即 同時回路의 出力 $f(x, y, z)$ 는

$$f(x, y, z) = \phi(x+y+z) - \{\phi(x) + \phi(y) + \phi(z)\} \quad (24)$$

여기서 非線形素子의 機能 ϕ 는 各 채널에서 나온 펄스를 合한 後 一定한 準位 以下の 펄스를 遮斷함으로써 遂行하였다⁽⁹⁾.

同時回路의 重要한 파라미터인 分解時間(resolving time) τ 는 두 펄스가 同時에 發生하였다고 看做되는 最大의 時間間隔의 半으로서 定義된다. T 를 同時回路에 加해지는 入力 펄스의 幅, t 는 同時信號를 내기 爲해 必要한 最大의 重疊時間이라 하면.

$$\tau = T - t \quad (25)$$

로 주어지며⁽¹⁰⁾ 이것을 그림 10에 表示한다. 여기서 分解時間에 影響을 주는 것은 入力 펄스幅 T 및 펄스加算(pulse sum)回路에서 合해진 펄스가 pick-off 回路를 트리거 시킬 수 있는 最小의 電壓인 同時 바이어스 電

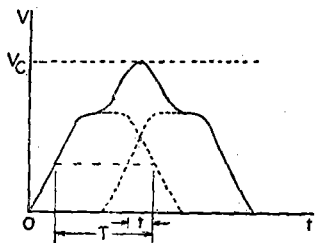


그림 10. 펄스합산회로에서 합해진 波形.
Fig. 10. Added pulse waveform at the pulse-sum circuit.

壓(coincidence bias) V_c 임을 알 수 있다.

그림 11에 同時回路의 基本系統圖를 表示한다. 波高 選別器에서 나온 一定한 幅 및 波高를 가진 펄스는 同時回路의 位相反轉器에 加해진다. 位相反轉器에 依해 負로 된 펄스는 펄스 클리퍼에 의해 펄스幅이 標準化된 後 펄스합산회로로 들어간다. 펄스합산회로에서는 各 채널에서 온 펄스를 線型으로 合한後, pick-off 회로에 보내어 單一 펄스를 遮斷시킨다. 出力段은 에미터 풀로워로 되어 있다.

2-out of-3 同時回路圖를 그림 12에 表示한다. R_{38} 은

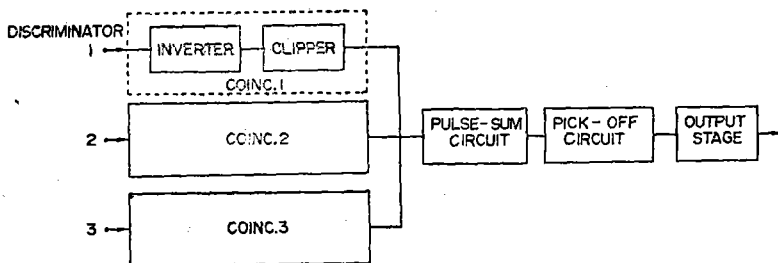


그림 11. 2-out of-3 同時回路의 系統圖.
Fig. 11. Block diagram of the 2-out of-3 coincidence circuit.

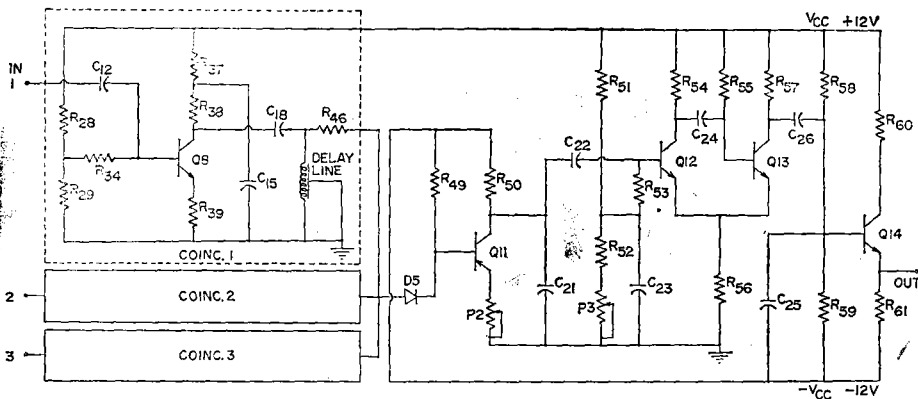


그림 12. 2-out of-3 同時回路圖.
Fig. 12. 2-out of-3 coincidence circuit.

遲延線(delay line)과의 임피던스 整合을 爲해 遲延線의 特性 임피던스 R_0 와 같이 取하였으며 Q8 콜렉터에서 나온 信號는 出力 쪽이 短絡된 遲延線에 加해져 入射波와, 位相이 反轉된 反射波가 合해져 그림 13에서 보는 바와 같이 形成된 펄스幅 T 는

$$T = \frac{2l}{v} + t_0 \quad (26)$$

여기서 l 은 遲延線의 길이, v 는 傳播速度이고 t_0 는 入力 펄스가 最高值에 到達하는데 所要되는 時間이다.

그림 14에 펄스合算 회로를 나타내었다. 펄스合算 회로의 前段은 Norton 等價회로로 表示하였으며

$$r_1 = R_{46} + (R_0 // R_{38}) \quad (27)$$

3개의 채널中 n 개의 채널에서 펄스가 同時에 들어왔을 때 R_{49} 로 흐르는 電流 I_2 는, Q11의 베이스로 흐르는 電流를 無視할 수 있으므로

$$I_2 = n \frac{I_1 \frac{r_1}{3}}{\frac{r_1}{3} + R_{49}} = n \frac{I_1 r_1}{r_1 + 3R_{49}} \quad (28)$$

따라서 Q11의 베이스에 印加되는 信號電壓 V_b 는

$$V_b = I_2 R_{49} = n \frac{I_1 r_1 R_{49}}{r_1 + 3R_{49}} \quad (29)$$

Q11로된 段의 電壓 增幅度를 A_V 라 하면

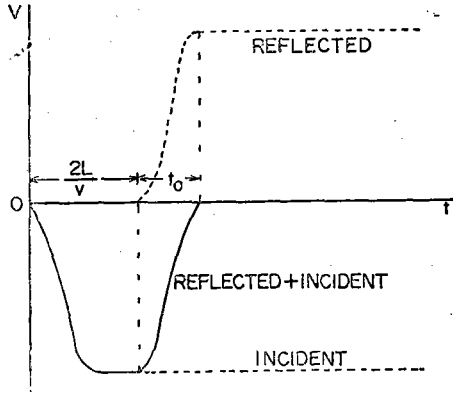


그림 13. 出力側이 短絡된 遲延線에의 入射波와 反射波(點線) 및 合해진 波形(實線).
 Fig. 13. The incident and the reflected wave(dotted), and the summed pulse (solid) at the shorted-output delay line.

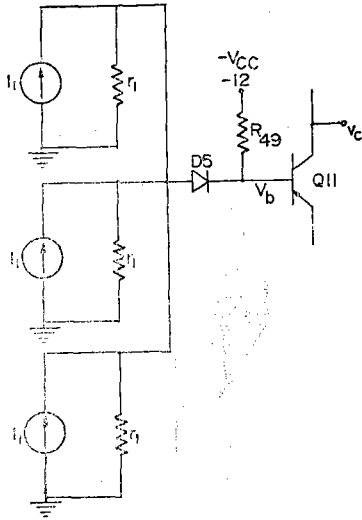


그림 14. 前段을 Norton 等價回路로 表示한 펄스合算回路.
 Fig. 14. Pulse-sum circuit representing the previous stage with the Norton equivalent.

$$V_c = nA_V \frac{I_1 r_1 R_{49}}{r_1 + 3R_{49}} = nV_o \quad (30)$$

即 Q11의 콜렉터에는 1, 2, 및 3개의 펄스 入力이 들어왔을 때 $V_o, 2V_o$ 및 $3V_o$ 의 波高를 가진 펄스가 나타나게 된다.

Q11의 콜렉터에서 나온 nV_o 의 펄스는 pick-off 회로에 加해져서 $n \geq 2$ 일 때만 트리거 하여 펄스幅 $1\mu\text{sec}$,

높이 6V 程度의 一定한 出力信號를 내게 된다. Q12와 Q13으로 되는 에미터 結合 單安定 멀티바이브레이터는 同時 바이어스 電壓을 마련함으로써 pick-off 機能을 갖고 아울러 펄스 整形의 役割도 兼한다. 同時 바이어스 電壓은 포텐쇼미터 P3으로 調節할 수 있다.

Q11의 에미터와 $-V_{CC}$ 사이에 抵抗을 連結하고 P2를 調節하여 同時 바이어스 電壓을 마련함으로써 Q11의 段에서 펄스合算과 아울러 pick-off 機能을 遂行하게 할 수도 있다. 그러면 Q11로 되는 段은 biased amplifier로서 P2에 依하여 行해지는 바이어스를 超過하는 펄스만 增幅한다. 이 境遇에는 P3은 必要없고 單安定 멀티바이브레이터는 펄스 整形의 役割만 하게 된다.

本 2-out of-3 同時回路의 特徵은 그림 12에서 點線部分의 回路만 하나더 追加함으로써 2-out of-4 同時回路로도 쉽게 擴張시킬 수 있고 遲延時間이 다른 遲延線을 使用함으로써 用途에 따라 任意로 分解時間을 變化시킬 수 있는 點이다.

5. 實驗結果

펄스 發生器에서 얻은 幅 600 nsec의 펄스를 波高選別器의 入力에 印加하고 포텐쇼미터 P1을 調節하여 Q2의 베이스 바이어스 電壓 V_B 를 變化시킴으로써 各各의 境遇에 選別準位를 測定하여 그림 15에 圖示하였다. 그림에서 보던 이 波高選別器는 0.1V에서 10V의 全範圍에 걸쳐 좋은 直線性을 가지며, 0.1V未滿의 感

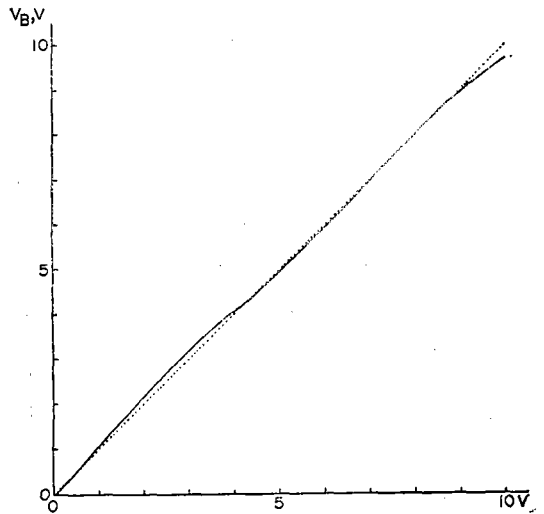


그림 15. 波高選別器 setting 電壓 V_B 에 따른 選別準位의 變化.
 Fig. 15. Discrimination level vs. the discriminator setting V_B .

도를 가진다. 波高選別을 爲한 最小의 펄스 幅은 200 nsec이며 10 pps(pulses per second)에서 100 K pps에 걸쳐 選別準位の 變動은 거의 없었다.

또 選別準位 V_B 를 固定시켰을때, 이를 넘는 여러 波高의 入力에 對하여도 一定한 波高와 幅의 出力 펄스를 내도록 하였다. 그리고 Q5와 Q6으로 되는 에미터 結合 單安定 멀티바이브레이터는 f_T 가 550MHz 인 2N3646으로 構成하여, 約 10nsec 程度의 rise time을 가진 펄스를 만들어 後段의 同時回路를 빠른 速度로 動作시키도록 하였다.

同時回路의 分解時間測定은 펄스 發生器를 使用하여 두 入力 펄스 相互間에 여러 遲延時間을 두어, 波高選別器를 通過시킨 後, 同時 回路의 入力에 加하고, 各各의 遲延時間에 對하여 pulse sum 回路의 出力波高를 測定하여 求하였다⁽¹¹⁾. 可變遲延時間은 10 段으로 하여 5 nsec에서 60 nsec 까지의 遲延時間을 주었다. 이에 依한 分解特性曲線을 그림16에 圖示하였다.

遲延線에 依한 波形的 clip 幅은 遲延線의 遲延時間의 2倍가 되며 여기서는 完全한 短形波가 아닌 75 nsec 이다. 이것은 同時回路의 入力이 完全한 短形波가 아니며 또한 遲延線을 通過한 波형이 歪曲되기 때문이다. 同時回路의 入力信號는 幅 1 μ sec, 波高 6V 및 rise

여 各各의 境遇의 波高인 2V와 4V의 中央을 取하여 3V로 하였다. 同時 바이어스 電壓은 포텐쇼미터 P3으로 調節하며 이에 依해 分解時間을 어느 程度 變化시킬 수 있었다. 그림16에 分解時間 τ 를 나타내었으며, 50 nsec 임을 알 수 있다. 分解時間은 入力 펄스의 모양, 幅, 波高, 同時 바이어스 電壓等의 影響을 받으며 特別 波高選別器사이의 特性의 不一致에 따라서 變動된다.

6. 結 論

原子爐의 安全系統에 使用할 l-out of-m 同時回路에서 l이 增加할수록 安全信賴度 R는 減少하지만 擬似 非常停止信賴度 R_s 는 增加하며 두 가지 要素를 考慮한 適正한 l의 값은 m이 홀수일 때 $(m+1)/2$ 이고 짝수일 때 $m/2$ 이다.

波高選別器는 다이오드의 逆方向遷移特性을 利用하여 트랜지스터를 on off 시킴으로써 選別感度를 增加시켰으며, 0.1V에서 10V에 걸쳐 安定하게 選別할 수 있다.

2-out of-3 同時回路는 펄스合算 回路 前段의 部分을 하나 더 追加함으로써 그대로 2-out of-4 同時回路로도 使用할 수 있으며 遲延時間이 다른 遲延線을 使用함으로써 分解時間을 可變할 수 있다.

參 考 文 獻

1. J.E. Binns, "Design of Safety Systems for Nuclear Reactors," Nuclear Safety, vol. 4, no. 2, pp. 63-70, December 1962.
2. S.J. Ditto, "Redundancy and Coincidence in Reactor Safety Systems," Nuclear Safety, vol.2, no. 4, pp.16-17, June 1961.
3. M.A.Schultz and R.D.Guild, "High Reliability in the Electronics of Safety Shutdown Circuits," Nuclear Technology, vol.25, pp.464-470, March 1975.
4. R.S. Howard and M.A. Schultz, "Comparative Reliability Analyses of Reactor Safety Systems," Nuclear Safety, vol. 14, no. 6, pp. 605-617, November-December 1973.
5. Z.Bay, "Millimicrosecond Coincidence Circuits," Nucleonics, vol. 14, no.4, pp. 56-60, April 1956.
6. S.Rozen and E. Altman, "A Simple Transistorized Fast AC Discriminator," Nucl. Instr. Methods, vol.17, pp.337-341, 1962.
7. W.C. Elmore and Mathew Sands, "Electronics,"

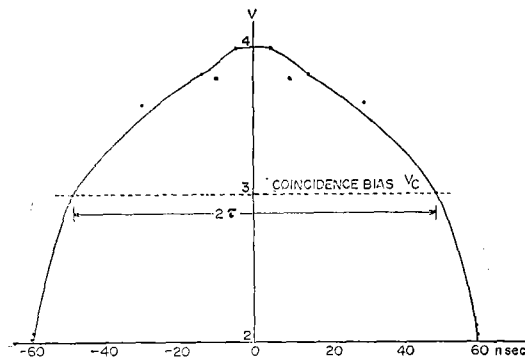


그림 16. 同時回路의 分解曲線.
Fig. 16. Resolution curve of the coincidence circuit.

time 10 nsec이었다. 여기에 使用한 遲延線은 Allen Avionics N050Z100이고 이것의 遲延時間은 50 nsec이다. 可變遲延線은 LC50Z100A 및 LC100Z100A이며 各各 10 段으로 50 및 100 nsec 까지 可變할 수 있는 것이다. 그림16에서 2個의 펄스가 同時에 들어 왔을 때 即 한 펄스의 遲延時間이 0일때 合해진 波高가 가장 크며, 한 펄스가 늦게 들어오는 遲延時間이 增加할수록 合해진 波高가 減少하여 60 nsec 以上이면 두 펄스는 分離된다.

펄스 合算回路의 同時 바이어스 電壓 V_c 는 單一 펄스와 두 펄스가 合해진 펄스를 確實히 區別하기 爲하

pp. 202-206, McGraw-Hill, 1949.

8. Kristian Skarsvag, "Multiple Fast Coincidence Unit," Nucl. Instr., vol.3, pp. 336-340, 1958.

9. S. Rozen and M. Etzion, "A Transistorized Fast Coincidence circuit for Use with Slow Scintillators," Nucl. Instr. and Methods, vol. 17, pp.332-336, 1962.

10. I.A.D. Lewis and F.H.Wells, "Millimicrosecond Pulse Techniques," pp.302-325, Pergamon Press, 1959.

11. A.Barna, J.H.Marshall, and M.Sands, "A Nanosecond Coincidence Circuit Using Transistors," Nucl. Instr. and Methods, vol. 7, pp. 142-134, 1960.