

Ramp型 A-D 變換器의 直線性 改善에 關하여

李 必 宰

高大 電子工學科 컴퓨터 研究室

要 旨

램프型 A/D 變換器의 直線度와 精密度에 영향을 미치는 여러가지 원인들을 실험적으로 고찰하였다. 아울러 램프型 A/D 變換器의 直線度, 精密度, 및 相對誤差를 改善하기 위한 回路素子의 결정방법을 提案하였다.

Abstract

Various factors which affect the linearity and accuracy of the ramp type analog-to-digital converter have been investigated experimentally.

A suggestion has been made in the determination of circuit parameters with the emphasis on the improvement of the linearity and accuracy in the ramp type analog-to-digital converter.

I. 序 論

ADC(analog-to-digital converter)에는 여러가지 種類가 있으며 또한 그 應用範圍는 電子計算機를 비롯하여 通信, 電子計測, 自動制御등 널리 이용되고 있고 그 研究역시 널리 행해지고

있다^{1,2,3)}.

本 論文에서는 램프型 ADC의 기본을 이루고 있는 램프波의 直線性を 改善하고 그에 따른 精密度를 改善하기 위하여 일반적으로 漏洩特性이 좋다고 알려진 Mylar 커패시터와 Polystyrene 커패시터를 주로 적분커패시터로 使用하였다.

과거에는 램프型 ADC가 낮은 精密度와 느린 變換速度 等の 理由로 使用을 꺼려왔으나²⁾, 變換速度가 과히 問題되지 않는 計數型電壓計로 利用될 수 있겠다.

램프형 ADC가 계수형 전압계로 이용되기 위해서는 램프波가 $\pm 10V$ 이상의 크기를 가져야 한다. 또한 이러한 높은 電壓의 入力에 對해 比較機能을 갖게하기 위해서 IC 比較器로서는 적합하지 않으므로 演算增幅器를 利用한 比較기를 構成하여야 한다.

II. 램프형 ADC의 精密度에 관한 理論的 考察

1. 램프형 ADC의 特性

램프型 ADC는 램프發生器에서 發生된 램프波와 未知의 入力電流 또는 電壓이 比較器에 依해 比較됨으로써 入力에 比例하는 幅 t_x 를 갖는 出力波形을 發生시켜 t_x 에 比例하는 클럭펄스 數를 얻음으로써 이루어진다.

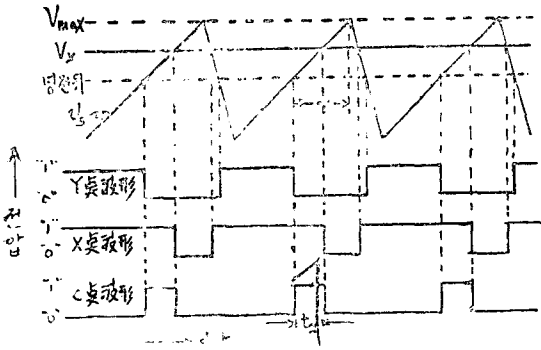


그림 1. Voltage-to-time Conversion

그림 1에서 未知의 直流入力電壓 V_x 와 카운터 入力 펄스幅 t_x 사이에는 다음과 같은 關係가 成立한다. 만약 램프波形을 V_s 라 하면

$$V_s = at \quad (1)$$

여기서 $a = \frac{V_{max}}{T}$ 로 램프波의 기울기

V_{max} : 램프의 最高值

T : 램프가 零電位에서 V_{max} 에 도달할때 까지의 時間

여기서 入力電壓을 $|V_x|$ 라고 할때 카운터 入力波形的 幅 t_x 는 (1)식에 의하여

$$t_x = \frac{|V_x|}{a} \quad (2)$$

와 같이 표시된다.

식 (2)에서 a 가 定해지면 t_x 는 $|V_x|$ 에 比例한 다는 것을 알 수 있다.

그림 2의 계통도에서 Block 1은 카운터 入力波 形決定部(그림 1의 C波 形), Block 2는 入力電壓

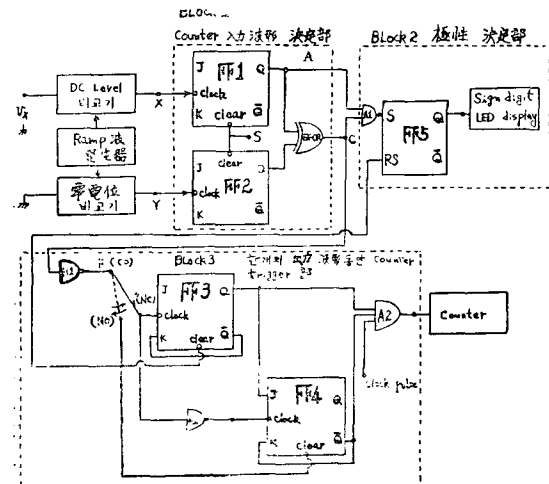


그림 2. Block diagram of experimental system

의 極性檢出部, Block 3은 단 한개의 出力(C波 形) 동안만 카운터를 트리거 시켜주기 위한 것 이다⁴⁾. 또한 S點은 FF1과 FF2의 初期狀態를 "0"으로 하기 위한 DC Clear 단자이다.

2. 램프 發生器의 直線性 改善

램프波의 直線性이 좋고, 本 論文에서 願하는 士 兩極性을 갖게하기 위하여 램프 발생회로를 그림 3과 같이 구성하였다.⁵⁾

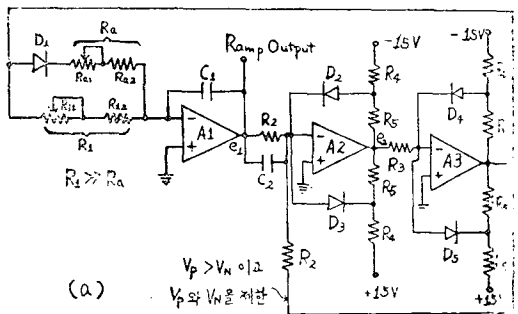
그림 3 (a)에서 A1은 e_3 의 電壓을 入力으로 하는 積分器이고, A2와 A3는 V_p (正電壓의 最高值), V_n (負電壓의 最高值)를 제어하기 위한 比較器이고, C_1 이 積分컨덴서이다.

이 회로의 動作은 $t=0$ 일때 $e_1 = -V_p$ 라면 比較器 A2, A3에 의하여 e_3 는 V_n 이 되므로 다이 오드 D_1 은 차단되고, 電流는 R_1 을 통해 C_1 을 충전시키므로 램프波는 증가한다. 즉 A1의 출력電압 $e_1(t)$ 는

$$e_1(t) = -\frac{V_n}{R_1 C_1} t - V_p \quad 0 < t < T_1 \quad (3)$$

이다. 여기서 $t=T_1$ 일때 $e_1(t) = -V_n$ 이므로 (3) 식으로부터

$$T_1 = (V_n - V_p) \frac{R_1 C_1}{V_n} \quad (4) \text{ 이다.}$$



(a) $V_p > V_n$ 이고 V_p 와 V_n 를 제관

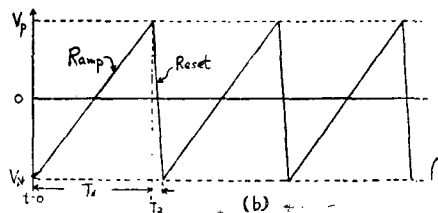


그림 3. (a) Ramp Generator

(b) Ramp output waveform

다음 $t=T_1$ 에서 比較器가 $-V_P$ 에서 $-V_N$ 으로 스위칭되어 램프는 負의 方向으로 증가하고 다음 스위칭은 $e_1=V_P$ 일 때 일어나므로 이때의 시간을 T_2 라고 하면 위와 같은 방법으로 구해지며 적분컨덴서의 충전전류는 D_1 이 도통되어 R_a 를 통해 흐른다. 즉

$$-V_P = -\frac{V_P}{R_a C_1} T_2 - V_N \quad (5)$$

$$\therefore T_2 = (V_P - V_N) \frac{R_a C_1}{V_P} \quad (6)$$

이다.

램프波가 상승하는데 걸리는 積分時定數 T_1 ($=2R_1 C_1$)은 다음과 같은 方法으로 設計된다. 램프波가 $-12V$ 에서 $+12V$ 사이를 변화한다면 1V당의 出力波형 時間幅은 $T_1/24$ 이다.

$$\frac{T_1}{24} : P_x = 1 : f$$

$$\therefore T_1 = \frac{24 P_x}{f} \text{ (sec)}$$

$$\therefore R_1 C_1 = \frac{12 P_x}{f} \text{ (sec)} \quad (7)$$

이다.

여기서 P_x : 1V당 원하는 出力펄스의 갯수

f : 클럭펄스 발생기의 주파수

3. 比較回路

比較器는 完全히 IC로 되어 있는 것도 있지만 演算增幅器를 利用하여 만들수도 있다.

本 論文에서는 높은 差動入力電壓에 對해서도 比較動作을 할 수 있게 하기 위하여 그림 4와 같이 演算增幅器를 使用하였다.

演算增幅器가 比較器로서 利用되기 위해서는 다음과 같은 條件이 요구된다.

- i) Common-mode rejection ratio (CMRR)가 클것.
- ii) Slew-rate가 클것.
- iii) Off-set voltage가 작을 것.
- iv) Open-loop gain이 클것 等이다.

本 論文에 使用한 演算增幅器 $\mu A 748$ 은 다른 條件들은 만족시키나 slew-rate가 $0.25V/\mu\text{sec}$ 정도로 高速比較器로는 多小 결함이 있으나, $\pm 20V$ 의 電源電壓에 對해 $1.8mA$ 의 낮은 電流로 動

作하므로 電力損失이 적고 전원전압의 미소한 變化에 對해 安定한 것이 長點이다.

또한 그림 4에서 入力양단에 다이오드를 극성이 반대되게 結어 주었는데, 그 理由는 높은 電壓의 入力이 結릴때 IC가 파괴됨을 방지하기 위한 것이다. 이 다이오드들은 比較器로서의 動作에는 影響을 미치지 않는다. 왜냐하면 차동형 비교기에서 出力狀態를 變化시키기 위해서는 出力電壓을 e_0 , 개방이득을 A 라고 했을 때 두 入力사이에 최소전압차이가 e_0/A 이므로 실제회로에서 $e_0=3V$, $A=20,000$ 정도라고 했을 때 두 入力사이에 최소전압차이는 $0.15mV$ 로 이 정도의 電壓差異에 對해서 다이오드는 완전히 차단되었다고 볼 수 있기 때문이다.

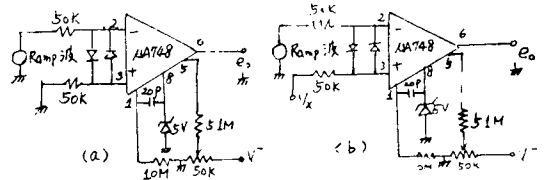


그림 4. Comparator with off-set balancing circuit

(a) zero level comparator

(b) DC level comparator

4. 램프형 ADC의 特性 解析

ADC의 特性解析은 off-set 오차, 直線性, monotonicity, 精密度등으로 나타내지만⁶⁾, 本 論文에서는 직선도, 精밀도, 相對誤差를 해석하였다.

위에는 3가지의 特性을 計算하기 위해서 근사 곡선(curve fitting)⁷⁾ 方法中에서 최소제곱법을 利用 $y=ax+b$ 라는 식을 구하였다. 즉 入力電壓과 出力펄스 갯수사이의 전달함수

$$T(V_i) - kf(V_i)$$

와 같이 쓸 수 있으며, 또한 $T(V_i) = aV_i + b$ 로 쓸 수 있겠다.

가. 直線性(Linearity)

直線度 特性值는 전달함수값 $T(x)$ 와 實驗值 $E(x)$ 사이의 편차가 최대일때의 값으로 定義된다⁸⁾. 직선도 特性值 $L(x)$ 는

$$L(x) = \frac{T(x) - E(x)}{W} \times 100 (\%)$$

여기서 $T(x)$: x 點에서 전달함수의 값
 $E(x)$: x 點에서 실험 측정치
 W : 理想的인 경우의 full scale value

나. 精密度(Accuracy)

精密度 特性値는 전달함수값 $T(x)$ 와 理想値 사이의 편차가 최대가 되는 값으로 定義되므로⁶⁾ 精密度 特性値 $A(x)$ 는

$$A(x) = \frac{I_b(x) - T(x)}{W} \times 100 (\%)$$

여기서 $I_b(x)$: x 點에서 理想値

다. 相對誤差(Relative Error)特性

相對誤差는 正電壓에 對한 전달함수값 $T(x)$ 와 負電壓에 對한 전달함수값 $T(-x)$ 사이의 편차가 최대가 되는 값으로 정의 하였다. 즉 상대 오차 $R(x)$ 는

$$R(x) = \frac{T(x) - |T(-x)|}{W} \times 100 (\%)$$

이다.

III. 實驗 및 檢討

本 實驗은 그림 2의 계통도에서 直流入力電壓을 0V에서 +10V, 0V에서 -10V까지 반복 변화시켜가며, 주파수계의 合算(totalizing) 動作을 使用, 入力電壓에 對한 카운터의 計數를 기록하는 것으로 하였다.

실험결과 램프波 發生器에서 發生된 램프波의 最高値는 $V_p=12V$, $V_N=-12V$ 를 얻을 수 있었다. 그러므로 式 (4)에 依하여 상승시간 T_1 은 $|V_{N1}|=|V_p|$ 이므로 $T_1=2R_1C_1$ 이 되고, 램프波가 하강하는 시간 T_2 동안 다이오드 D_1 이 도통되어 0.7V의 전압강하가 생기므로 (6)식에 의하여 $T_2=2.12R_aC_1$ 이 됨을 알 수 있었다.

램프 發生器에 使用한 部品値는 表1과 같다.

그림 2에서 使用한 IC는 表 2와 같으며 스윗치의 公稱단자와 NC 단자를 접속하여 FF3과 FF4의 clock 入力 단자에 접속하고, NO 단자를 FF3과 FF4의 Clear 단자에 접속한 결과 스윗치를 on-off 시킬때 일어나는 bouncing을 제거할 수 있었다.

表 1. Ramp 發生器에 使用한 부품

記 號	抵抗(KΩ)	記 號	抵抗(KΩ)	記 號	品 名	記 號	容 量(pF)
Ra ₁	100	R ₃	100	D ₁ , D ₂ , D ₃ } D ₄ , D ₅ }	{ Switching 다이오드	C ₁	15000pF 4700pF 19700pF
Ra ₂	20	R ₄	1.5				
R ₁₁	100	R ₅	1	A1	μA709	C ₂	1600pF 150pF
R ₁₂	450			A2	μA741		
R ₂	10			A3	μA741		

表 2. 그림 2의 Block 1, 2, 3에 使用한 IC

記 號	品 名	記 號	品 名	記 號	品 名
FF1	SN 7473	FF4	SN 7473	EX-OR	SN 7486
FF2	SN 7473	A1	SN 7408	N1	SN 7400
FF3	SN 7473	A2	SN 7408	N2	SN 7400

적분컨텐서 용량치는 (7)식에 의해 설계될 수 있겠으나 實際에 있어 여러가지 오차들에 의해 곤란하다. 그러므로 실험을 통해 역으로 추적한 결과 설계치와 실험치 사이에는 55pF 정도의 오차가 발생, 약 10% 정도의 오차가 있음을 알 수

있었다. 이것은 계기 및 저항의 오차를 포함하므로 과히 큰편은 아니라고 생각된다.

용량이 4700pF일 때의 入出力 特性은 그림 5와 같으며 적분컨텐서 용량에 對한 精密度, 直線性 相對誤差 特性은 그림 6, 그림7, 그림 8과 같다.

Ramp型 A-D 變換器의 直線性改善에 關하여

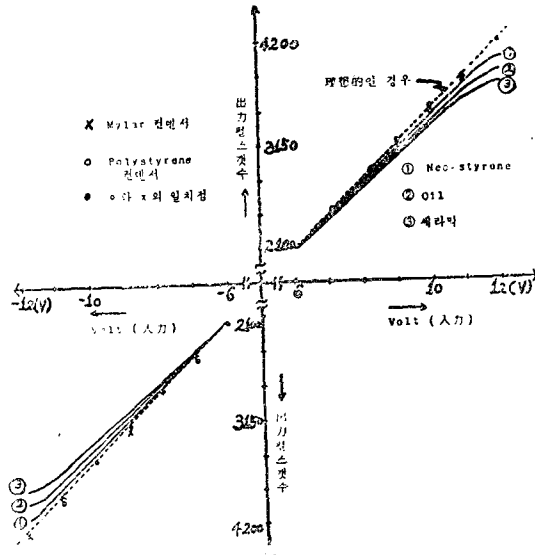


그림 5. Input-output characteristics, when the capacity of integral capacitor is 4700pF

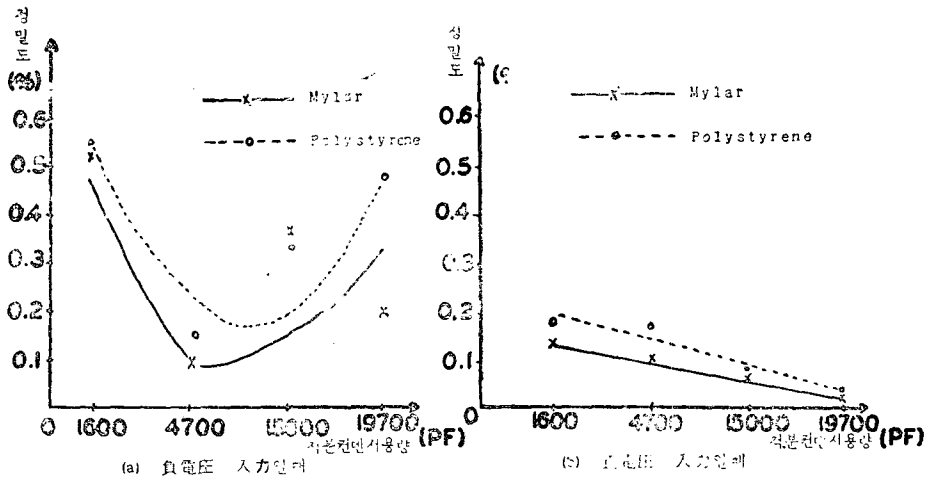


그림 6. Relation between Accuracy and capacity of integral capacitor

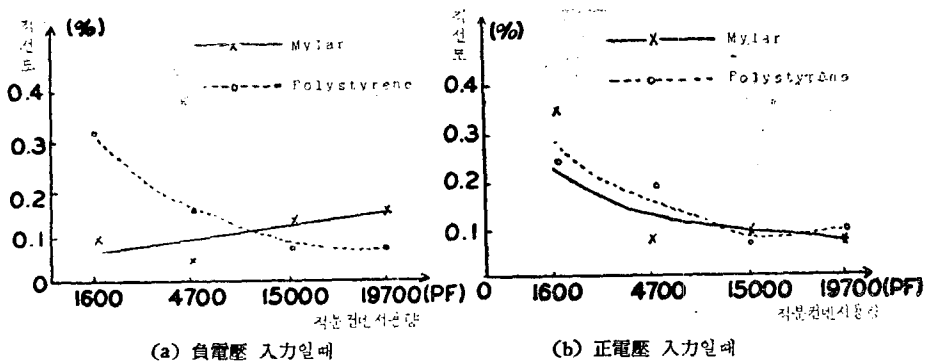


그림 7. Relation between linearity and capacity of integral capacitor

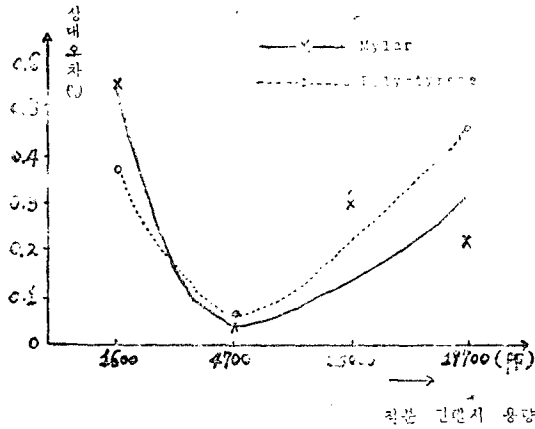


그림 8. Relation between relative error and capacity of integral capacitor

IV. 結 論

랩프형 ADC의 실험결과를 特性解析 프로그램에 의해 計算한 결과 다음과 같은 結論이 얻어졌다.

i) 적분컨덴서 용량이 증가하면 正電壓에 對한 精밀도는 改善되나 負電壓에 對한 精密度는 나빠졌다.

ii) Polystyrene 컨덴서는 긴 時定數에, Mylar 컨덴서는 적은 時定數를 要하는 적분컨덴서에 적합하다.

iii) 相對誤差와 直線度는 약 4700pF에서 安定한 값을 나타내었다. 또한 ii)의 結果에 依해 Mylar 컨덴서를 擇하는 것이 Polystyrene 컨덴서 보다 좋다는 것을 알 수 있었다.

참 고 문 헌

1) Marce Eleccion; A/D and D/A converters. IEEE Spectrum, July 1972. p63-p66.

2) Hermann Schmid; An Electronic Design Practical Guide to A/D Conversion Part 2, Electronic Design, December 19, 1968, pp58-75.

3) David Hoeschele; Analog to Digital/Digital to Analog Conversion Techniques. John Wiley & Sons, Inc. 1968.

4) H.V. Malmstadt, C. G. Enke; Digital Electronics for Scientist. W.A. Benjamin, Inc. 1969.

5) Jerald G. Graeme, Gene Tobey; Operational Amplifiers Design and Application. McGraw-Hill Book Company. 1971. Chapter 10, p377.

6) Arthur Berg Jr; A/D and D/A Converter Testing. Electronic Design 7. April 1, 1974. pp64-68.

7) 金惠鎭 著 : 컴퓨터 프로그래밍, 電波科學社 1977.