

論 文

記憶磁心에서의 情報選擇의 高速化方法
(A Method for the high speed selection
of information in the magnetic memory core)

李 柱 根*

(Lee, Joo Keun)

要 約

電流一致方式의 記憶磁心으로 부터 記憶情報를 高速度로 선택하기 위한 方法으로서, Word線에 RC線形集中回로를 終端하고 이 回路의 時定數를 작은值로 設定하여 選擇 Pulse의 Cycle time을 2~3 μ s로 短縮시킴으로써 磁心의 高速驅動화를 시도하였다. 이를 위한 系의 解析方法과 回路定數의 最適值를 결정하고, 또 Cycle time의 短縮에 決定的 要因이 되는 磁心の 熱의 問題點에 對해서도 評價하였다. 理論值와 測定值가 잘 一致하였으며 Cycle time의 현저한 改善을 보아 이 方法이 高速化에 간단하고도 有效한 方法임을 확인 하였다.

ABSTRACT

The Series RC load is connected with the word line in an attempt to select with high speed the information from the coincident current magnetic memory core. By taking the small time constant of the RC load, the cycle time of the output pulse is shortened by about 2 microseconds to 3 microseconds. For this purpose, the analytical study are accomplished and the optimum circuit parameters are determined.

Furthermore, the thermal problems occuring from the high speed switching of the magnetic memory core have been clarified.

(1) 序 論

情報處理機構의 점차적인 高速化의 경향에 따라서 이들 기구의 구성요소에는 많은 문제점들이 제기된다.

특히 記憶磁心에서의 番地選擇은 스위치 磁心を 直流바이어스를 걸어주는 것이 현재 일반적으로 쓰이고 있는 方法이다. 그러나 NRZ記憶方式에서의 番地選擇에 있어서는 磁心に 記憶된 pulse의 reset時間에서의 出力波形的 復歸時間이 연장되어서 이것이 高速度의 word選擇에 제한을 주게 된다. 따라서 이의 改善策으로서 磁心に 强磁界를 인가 하든가, 또는 負荷側에 正孔蓄積效果가 큰 「다이오드」를 넣어서 cycle-

time을 단축 시키는 方法등이 고려되고 있다.

그런데 本論文에서는 가장 간단하고도 경제적인 한 方法으로서 RC線形 集中回로의 終端에 의한 時定數를 특정치로 설정하므로써 番地選擇에 있어서 高壓상태로 지속되는 word驅動回路에서의 消費電力 및 負荷에서의 電力消耗를 감소 시킴과 동시에 出力電流波形的 復歸延長時間을 단축시켜서 情報選擇의 고속화를 시도하였다. 그러기 위해서 word線을 하나의 遲延分布回路로 가정 한다음 이에 線形集中回로를 終端하여 이의 「모델」에 대한 理論式을 세우고, 고속화를 위한 cycle-time을 단축시키기 위한 一定條件을 설정하여 이 조건하에서의 理論式의 解析의인 검토를 하였으며 이때의 回路定數의 最適限界值를 決定하였고, 고속화를 위한 cycle-time을 所定限度內로 改善시켰다. 또 가정한 「모델」에 대한 理論值를 입증하기 위해 原型에 대한 實測值를 비교한바 一致함을 보였으며, 이때의 應答의 rise-time과 遲延時間의 短縮效果도 아울러 검토

*仁荷工科大学電子工學科
Dept of Electronic Eng.,
Inha Institute of Technology
接受日字: 1969年 1月 6日

하였다. 또 高速化로 인하여 수반되는 熱的問題點을 조사 검토하여 설계의 자료를 제시하였다.

(2) model의 構成과 解析 (1) (2) (3) (4)

그림 1은 記憶磁心의 原型이다. 情報의 word選擇線의 等價遲延分布回路를 그림 2와 같이 표현하고, 이에 線形RC集中回路 Z_r 를 負荷로서 종단 하였다.

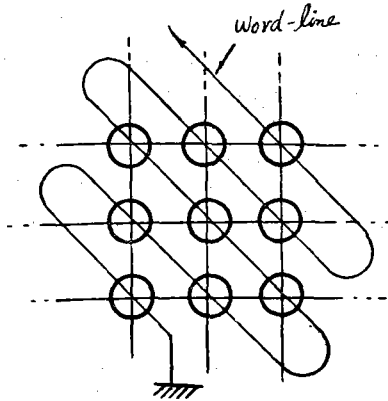


그림 1. Memory core matrix

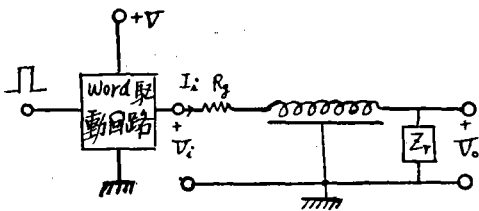


그림 2. Equivalent circuit

지금 Word選擇線의 4端子定數를 ABCD라 하면 驅動點에서의 4端子定數 A'B'C'D'는 (1)式으로 주어진다.

$$\begin{bmatrix} A' & B' \\ C' & D' \end{bmatrix} = \begin{bmatrix} IR_2 & AB \\ 0 & I \end{bmatrix} \begin{bmatrix} AB \\ CD \end{bmatrix} \dots\dots\dots (1)$$

고로 이 系에 대한 電流 및 電壓平衡方程式은 (2)式으로 주어진다.

$$\begin{bmatrix} V_i \\ I_i \end{bmatrix} = \begin{bmatrix} A+CR_2 & B+DR_2 \\ C & D \end{bmatrix} \begin{bmatrix} V_o \\ I_o \end{bmatrix} \dots\dots\dots (2)$$

따라서 驅動點 admittance函數 $Y_i(\lambda)$ 및 電壓比傳達函數 $H(\lambda)$ 는 (3), (4)式과 같이 유도된다.

$$Y_i(\lambda) = \frac{I_i(\lambda)}{V_i(\lambda)} = \frac{CZ_r + D}{Z_r(A+CR_2) + B + DR_2} \dots\dots\dots (3)$$

$$H(\lambda) = \frac{V_o(\lambda)}{V_i(\lambda)} = \frac{Z_r}{Z_r(A+CR_2) + B + DR_2} \dots\dots\dots (4)$$

이 式들에서 4端子定數는 一般分布回路의 경우와 같이 (5)式으로 定義된다.

$$\left. \begin{aligned} A &= D = \cosh \theta \\ B &= Z_o \sinh \theta \\ C &= \frac{1}{Z_o} \sinh \theta \end{aligned} \right\} \dots\dots\dots (5)$$

여기서 Z_o 는 特性 impedance $\theta = \gamma d$ 이고, γ 는 單位길이의 傳播定數이다.

그런데 本論議에서 word線의 길이 d는 짧다고 생각되므로 $R=0, G=0$ 故로 減衰定數는 $\alpha=0$ 이 될 것이므로 (6)式이 얻어진다.

$$\left. \begin{aligned} \sinh \gamma d &= \beta d \lambda \\ \cosh \gamma d &= 1 + \frac{1}{2} \beta^2 d^2 \lambda^2 \end{aligned} \right\} \dots\dots\dots (6)$$

단 β 는 位相定數이며 $\lambda = \sigma + j\omega$ 이다.

지금 負荷의 impedance Z_r 를 RC直列集中回路로서 종단하고 (7)式의 條件을 주었을 때에는

$$Z_r = R + \frac{1}{c\lambda}, \quad R_2 \ll Z_o \dots\dots\dots (7)$$

(6), (7)式의 條件을 만족하는 (3), (4)式의 word選擇線의 驅動電流 즉 콘덴서 C를 흐르는 電流의 λ 函數 및 負荷의 端子電壓 $V_o(\lambda)$ 는 (8), (9)式으로 표현되는 2次系로서 集約된다.

$$I_i(\lambda) = \frac{(HRC\lambda) \beta d \lambda + CZ_o \lambda}{Z_o \left[\frac{(R_2 R + Z_o^2)}{Z_o} C \beta d \lambda^2 + (R_2 + R) C \lambda + 1 \right]} \times V_i(\lambda) \dots\dots\dots (8)$$

$$V_o(\lambda) = \frac{(1 + RC\lambda) V_i(\lambda)}{Z_o \left[\frac{(R_2 R + Z_o^2)}{Z_o} C \beta d \lambda^2 + (R_2 + R) c \lambda + 1 \right]} \dots\dots\dots (9)$$

이 (8), (9)식의 pole λ_1, λ_2 는 (10)식으로 주어진다.

$$\lambda_{1, 2} = -\frac{Z_0(R_s+R)}{2(R_sR+Z_0^2)\beta d} \pm \sqrt{\left[\frac{Z_0(R_s+R)}{2(R_sR+Z_0^2)\beta d}\right]^2 - \frac{Z_0}{C(R_sR+Z_0^2)\beta d}}$$

$$= -\frac{\pi K}{T} \pm j\frac{\pi K}{T} \sqrt{\frac{4}{K^2} - 1} \dots\dots\dots (10)$$

단 $T^2 = (2\pi)^2 \frac{C(R_sR+Z_0^2)\beta d}{Z_0} \dots\dots\dots (11)$

$$K^2 = (R_s+R)^2 \frac{CZ_0}{(R_sR+Z_0^2)\beta d} \dots\dots\dots (12)$$

이系는 2次系로 귀착되므로 damping factor $K \geq 2$ 의 조건에서 세가지의 應答으로 나타남은 一般回路網에서의 경우를 고려하므로써 명백해진다. 그런데 이系는 論題에 의거하여 다음(3)

$$V_o(t)Z_0 = 1 - \left\{ 1 + \frac{\phi(K_0)}{tr_s} t \left(1 - \frac{RC\phi(K_0)}{tr_s} \right) \right\} e^{-\frac{\phi(K_0)}{tr_s} t}$$

$$i_i(t) \frac{Z_0}{RC\beta d} \left[\frac{tr_s}{\phi(K_0)} \right]^2 = \left\{ 1 + t \left(\delta - \frac{\phi(K_0)}{tr_s} \right) \right\} e^{-\frac{\phi(K_0)}{tr_s} t}$$

단 $\delta = \frac{\beta d + Z_0 C}{RC\beta d}$

(13)式은 unit step 應答인데, 矩形 Pulse 入力일 때는 $U(t) - U(t-T)$ 의 形이므로 $-U(t-T)$ 에 대응되는 (13)식의 第2項이 T時間만큼 늦은 또하나의 I項이 하나 더 나타날 뿐으로 結果의 究明에는 (13)式으로도 하등의 不足함이 없다.

또 $K < 2$ 인 상태에서는

$$V_o(t)Z_0 = 1 - e^{-\frac{\phi(K_0)}{2tr_s} t} \left\{ \sqrt{\frac{4}{K^2} - 1} \sin \sqrt{1 - \frac{K^2}{4}} \cdot \frac{\phi(K_0)}{tr_s} t - \left(1 - \frac{2RC\phi(K_0)}{tr_s} \right) \cos \sqrt{1 - \frac{K^2}{4}} \cdot \frac{\phi(K_0)}{tr_s} t \right\}$$

$$i_i(t) \frac{KZ_0}{2KC\beta d} \left[\frac{tr_s}{\phi(K_0)} \right] = e^{-\frac{\phi(K_0)}{2tr_s} t} \left\{ \sqrt{1 - \frac{K^2}{4}} \cdot \frac{\phi(K_0)}{tr_s} \sin \sqrt{1 - \frac{K^2}{4}} \cdot t \right.$$

$$\left. \times \frac{\phi(K_0)}{tr_s} t - \left(\delta - \frac{\phi(K_0)}{2tr_s} \right) \cdot \cos \sqrt{1 - \frac{K^2}{4}} \cdot \frac{\phi(K_0)}{tr_s} t \right\} \dots\dots\dots (14)$$

위에서 tr_s 는 驅動入力の rise-time이고 $\phi(K_0)$ 는 $\omega_0 t$ 를 橫軸으로한 (10%~10%)간의 電流 pulse 幅이다. 이들式을 관찰하면 一般 2次系에서와 유사한 形으로 보이지만 이는 주어진 一定條件의 函數로서 表現되었다는 사실이다. 즉 電源 pulse의 rise-time tr_s 를 고려한 주어진 一定條件下에서 補償回路의 時定數의 函數로서 나타남에 注目된다.

따라서 應答電流의 cycle-time을 RC param

節에서 記述되는 一定條件을 적용해야한다. 또 이系는 digital code로서 驅動되므로 矩形 pulse의 驅動力에 대한 應答을 관찰하는 것이 타당할 것으로 본다. 그러나 加급적 번거로운 計算을 避하고, 效果的으로 간결하게 答을 求하기 위하여 矩形 pulse의 特徵과 同一한 單位階段函數를 적용하여 一定條件下($T_0 = 2\pi tr_s / \phi(K_0)$)에서의 規準化應答을 (13), (14)式에 求하였다.

驅動函數 $V_i(\lambda)$ 가 單位階段函數일 때 $V_i(\lambda) = \frac{1}{\lambda}$ 이므로 (8), (9)式으로부터 留數의 計算을 하여 一定條件下에서의 時間領域의 應答 $i(t)$ 및 $V_o(t)$ 를 구하여 規準化하면 (13), (14)式과 같은 結果가 얻어진다.

臨界條件 $K=2$ 에서

eter에 의해서 충분히 가변시킬 수 있음을 보여 주고 있다.

(3) Cycle-time과 回路定數의 決定

(8), (9)式으로 주어진 2次系의 入函數의 應答을 구하기에 앞서 本系에서의 問題點의 하나는 應答波形의 歪曲의 許容限度가 주어져야 한다. 이때 $K_0 = \text{一定}(0.7)$ 으로 한다. 本研究에서 취급

되는 word選擇線路는 線形集中回路가 遲延分布回路를 內包해 있기 때문에 驅動 pulse에 대한 一定條件이 요구된다. 즉 負荷電流가 콘덴서를 흐르는 時間이 驅動pulse의 rise time t_{rs} 보다 커야하는 조건이 요구된다. 따라서 (11)式에서 주어진 T 는 다음 (15)式의 관계가 성립하여야 한다.

$$T_0 = \frac{2\pi t_{rs}}{\phi(K_0)} \dots \dots \dots (15)$$

이 $\phi(K_0)$ 는 $\omega_0 t$ 를 횡축으로한 應答電流波形的 最高値의 10%의 時間으로부터 最低値의 10% 時間까지의 pulse幅으로 정의된다.

이 cycle-time은 驅動 pulse의 rise-time에 비례하므로 驅動力의 標準値를 설정해서 검토해야 할 것이므로 이에 대한 特定値는 다음 實測의 評價에서 지적한다. 또 系의 回路定數는 (11), (12)式으로부터 직접 구하여지지만 위에서 지적

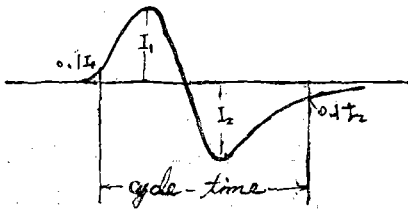


그림 3. 應答電流의 Cycle-time

된 一定條件에서의 (15)式을 만족하는 回路定數여야 할 것이다.

따라서 이때의 回路定數RC는 (16)式과 같이 결정된다. 즉

$$C = \frac{Z_0 T_0^2}{(R_s R + Z_0^2) \beta d 4\pi^2} = \frac{Z_0 t_{rs}^2}{(R_s R + Z_0^2) \beta d \phi^2(K_0)} \dots \dots \dots (16)$$

또 R의 값도 같은 조건에서 결정된다. C의 값은 주어진 조건 $t_{rs}/\phi(K_0)$ 의 함수로 나타나므로 cycle-time은 RC時定數에 의하여 결정됨이 명백해진다.

(4) 應答의 單調增加을 위한條件

Cycle-time을 短縮시키기 위해서는 應答의 rise-time을 短縮시켜야 할 것이며, rise-time을

定義하기 위해서는 應答波形이 歪曲이없이 單調增加을 해야 한다.

(13)式에서 記述한 規準化應答 $V_0(t)Z_0 \equiv y$ 가 單調增加을 위해서는 y의 slope dy/dt 가 恒常正이 되어야 하는 조건이 필요하다. 따라서 (13)式의 1次微分은

$$\frac{dy}{dt} = \left[\frac{\phi(K_0)}{t_{rs}} \right]^2 \left\{ RC + t \left(1 - \frac{RC\phi(K_0)}{t_{rs}} \right) \right\} \times e^{-\frac{\phi(K_0)}{t_{rs}} t} \dots \dots \dots (17)$$

이 式에서 $RC < t_{rs}\phi^{-1}(K_0)$ 일때

$$1 - \frac{RC\phi(K_0)}{t_{rs}} \geq 0 \dots \dots \dots (18)$$

인 조건에서 $\frac{dy}{dt} \geq 0 (t \leq 0)$ 즉 正이된다. 이 조건을 (13)式에 적용하면

$$V_0(t)Z_0 = 1 - e^{-\frac{\phi(K_0)}{t_{rs}} t} \dots \dots \dots (19)$$

가 되서 應答函數는 單調增加을 하게된다. 그런데 이 單調增加는 over shoot의 原因이 되므로 over shoot를 이르지 않기 위해서는 (9)式에서 zero $\lambda_0 = \frac{1}{RC}$ 이 $K=2$ 에서 pole $\lambda_1 = \frac{2\pi}{T} = \frac{\phi(K_0)}{t_{rs}}$ 과 같거나, 커야한다⁽²⁾. 때문에 다음 조건이 성립한다.

$$\frac{\phi(K_0)}{t_{rs}} \left(= \frac{Z_0(R_g + R)}{2(R_g R + Z_0^2) \beta d} \right) < \frac{1}{RC} \quad (20)$$

이 조건의 RC의 값에서는 over-shoot를 이르지 않으며, 이때의 階段應答의 rise-time은 (18), (19)으로부터 다음과 같이 구하여진다.

$$t_r = 2.2RC = \frac{4.4(R_g R + Z_0^2) \beta d}{Z_0(R_g + R)} \dots \dots \dots (21)$$

(5) 高速化로 인한 熱的問題

Cycle-time의 短縮에 의해서 高速度 pulse로서 驅動되는 磁心記憶素子에서는 hysteresis損에 의한 自己發熱 때문에 內部溫度가 급격히 상승한다. 따라서 磁心の 溫度上昇이 cycle-time에 미치는 영향과 記憶情報에 어떠한 영향을 줄 것인가. 이러한 問題點을 提起해서 설계의 資料로서 조사하였다.

磁心內部的 發熱로 인한 高溫상태에서 判讀

pulse를 완전히 스윗칭할 때의損은 $\omega=2B_m H_e f$ (ω/m^2)로서 표현된다⁽⁵⁾. 여기서 $f(c/s)$ 는記錄, 判讀時의 驅動周波數이다.

또 磁心の 온도는 내부의 溫度勾配를 무시하면 Energy損에 比喩한다. 즉

$$T_0 = k\omega \dots\dots\dots (22)$$

여기서 $k=v/as$, T_0 는 磁心과 외부와의 溫度差이며 V 는 體積, a 는 定數, $S(m^2)$ 는 표면積이다. 또 磁心の 表面溫度上昇 T_{0s} 와 實効溫度 T_{0e} 와의 사이에는

$$T_{0e} = 3.5T_{0s} \dots\dots\dots (23)$$

의 關係에 있다⁽⁵⁾.

위의 論述에 의거해서 두 種類의 特定試料 A, B에 대하여 驅動 pulse의 返復時間에 대한 온도의 變化상태를 豫定하여 그림 4에 圖示하였다.

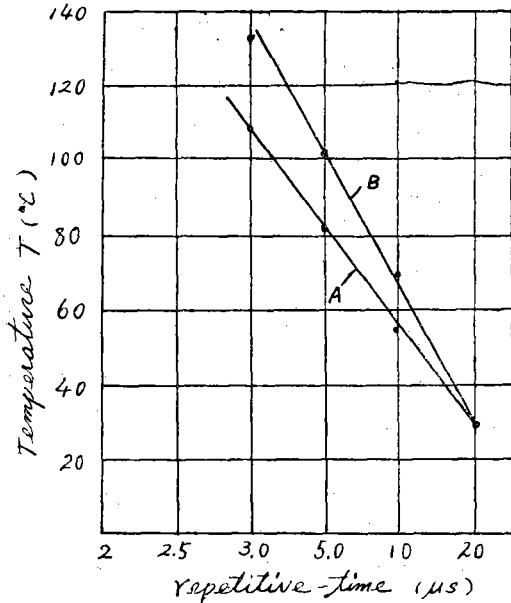


그림 4. Repetitive-time에 대한 溫度變化

試料A는 25°C에서 直流 1.6A에서 磁束密度 $B_m = 0.3(\omega b/m^2)$, $H_e = 0.4(AT/m)$, 허용온도 300°C의 特性을 가진 ferrite-core를 사용하였고, 試料 B는 25°C에서 磁束密度 $B_m = 0.25(\omega b/m^2)$, $H_e = 0.2(AT/m)$, 허용온도 210°C의 特性을 가진 ferrite Core를 사용하였다.

따라서 驅動 pulse의 返復周波數에 대한 動作 溫度의 범위가 豫定되었으며 0.1~0.4MC 以內에서 50~120°C의 範圍에 이르고 있으며, 磁束密

度가 큰 試料 A가 훨씬 有效함을 보이고 있다. 또 그림 5는 判讀 pulse의 返復時間과 온도변화에 대한 word의 選擇電流("1")의 變化율에 대한 豫定치를 圖示하였다.

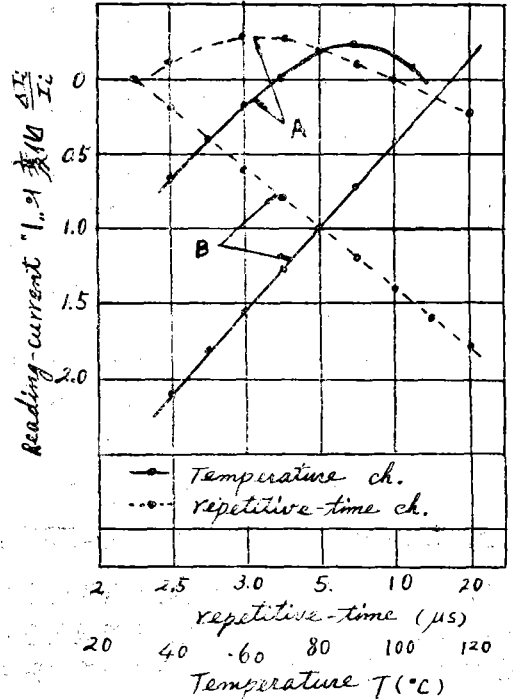


그림 5. Temperature 및 Repetitive-time에 대한 Reading Current ("1")의 變化율

이들 표에 의하여 所定試料에 대한 高速化에 의 限界범위가 결정된다.

判讀電流의 變化율은 자속밀도가 큰 試料 A쪽이 훨씬 安全을 보이고 있다. 判讀電流의 變化율이 클 때에는 binary("1")과 ("0")의 誤判讀의 우려가 있게 되므로 出力變化率를 調査할 要因이 된다. 故로 이들 測定値는 驅動 pulse의 返復時間을 豫定할 수 있기 때문에 소요의 밴드內에서의 問題點들을 一義的으로 명확히 관찰할 수 있으므로 이는 설계의 중요한 資料를 제시해 준다. 또 驅動 pulse幅에 의한 出力電壓의 變化상태를 測定하여 그림 6에 圖示하였는데 驅動 pulse의 幅에 따라서 磁心에서 誘起되는 出力電壓이 크게 變動되는 것을 나타내고 있다. 즉 驅動 pulse幅이 넓은 것이 出力電壓이 훨씬 增加한다.

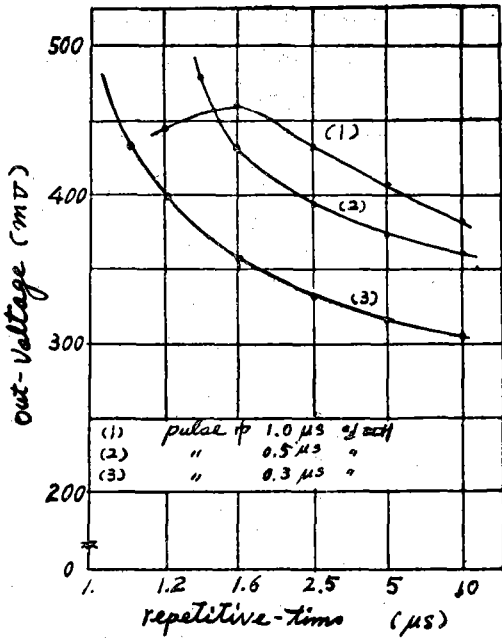


그림 6. Repetitive-time에 대한 Output-Voltage

以上에서 所定試料에서 제기된 問題點들이 명백해졌으므로 이에대한 記憶磁心の 高速化를 위한 設計資料가 얻어졌다. 이러한 관찰方法은 다른 試料에 대한 高찰의 尺度를 암시해준다. 또 高速度用의 磁心으로서는 溫度特性이 엄격히 요구된다는 것을 그림에서 보이고 있는데, 이의 改善策은 금후의 問題點으로 남는다.

(6) 結果에 대한 評價

위에서 記述된 資料에 입각하여 설계된 記憶 matrix에서, word線에 線形 RC集中回路의 終端에 의한 原型에서의 測定値와 假定모델의 理論値를 비교 검토하고, 高速化를 위한 cycle-time의 短縮效果를 評價하였다. (13)式의 理論解 δ 를 時定數를 parameter로하여 $\phi(K_0)=0.7$ 인 一定條件下에서 rise-time이 $0.3\mu s$ 인 單位階段의 驅動電壓에 대한 規準化應答을 그림 7에 圖示하였다. 磁心を 一定한 起磁力을 유지하고, δ 를 parameter로하여 測定한즉 理論値와 잘 一致하였다. 따라서 이 解折方法의 신빙성이 立證되었고, 또 C를 挿入하기 前인 $\delta=0$ 일때 rise-time

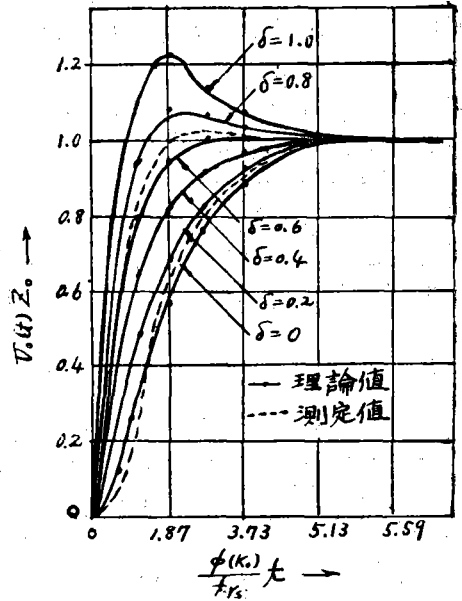


그림 7. Unit Step Response

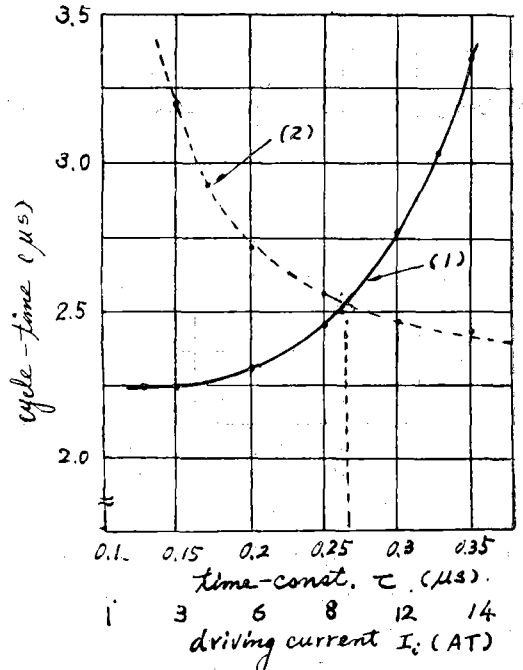


그림 8. (1) Load의 C에 대한 Cycle-times
(2) Driving Current $I_i(AT)$ 에 대한 Cycle-times

$t_r=1.40\mu s$ 에서 임계조건 즉 $\delta=0.6$ 에서 $t_r=0.60\mu s$ 로 되어 結局 rise-time은 $0.6\mu s$ 정도 빨라졌다.

그림 7은 (+)極性쪽만 表現하고, 이와 非對稱的인 (-)極性쪽의 復歸 pulse가 存在한다.

즉, 양쪽에서 같은 比率로 rise-time이 θ 에 의하여 빨라지므로 cycle-time은 π 이 좁아져서 速度가 빨라질것을 直視할 수 있다. 그림 8은 驅動電流 및 終端回路의 時定數에 대한 選擇 word의 cycle-time의 測定值를 表示하였다. 終端回路의 時定數 $0.2 \sim 0.35 \mu s$ 이내에서 cycle-time은 $2 \sim 3 \mu s$ 內로 實現可能함을 나타내고 있다.

이때 驅動電流의 (AT)는 $6 \sim 12$ 이내가 적합함을 보이고 있다.

두 測定曲線의 交叉點(x)자 3變數間의 最適値가 될것이며 3變數가 一義的으로 決定되여진다. 여기서 標準바이아스 I_0 는 $3(AT)$ 로하고, 驅動電流 I_1 는 $2I_0$ 로 하였다.

本研究의 結果로서 word選擇線의 解折法과 記憶 Core의 高速化를 外部 RC線形回路로서 調

節可能함을 보이고 있다. 또 高速化에 決定的 要因이 되는 熱的問題點도 아울러 明白히 장악 되었음으로 이들 過程에서 얻어진 資料들은 高速記憶 장치의 設計者들에 참고가 된다면 다행이겠다.

참 고 문 헌

- (1) DAVID K. Cheng; analysis of linear Systems.
- (2) Millman and Taub; Pulse, digital and switching waveforms.
- (3) Athanasivs papoulis; The Nondestructive Readout of magnetic cores. Volume 42, Number 8. Aug. 1954 I. R. E
- (4) Richard E. Matisk; Transmission line pulse transformers theory and applications January 1968. IEEE.