

交流變換型 트란지스터式 直流增幅回路에 관한 研究

論文
18-5-1

The study of a chopper-type transistorized d.c. amplifier circuit.

韓萬春* 崔昌俊*
(Han Man Choon) (Choi Chang Joon)

[ABSTRACT]

The sensitivity of transistorized d.c. amplifiers is mainly limited by drift at operating point caused by ambient temperature changes. A chopper-type transistorized amplifier is necessary to obtain a high sensitivity without recourse to drift compensation which requires the adjustment of several balancing controls. A chopper-stabilized system consisting of an electro-mechanical chopper for input and output and a high-gain a.c. amplifier is designed and analyzed.

The gain of the a.c. amplifier, expressed as the ratio of voltages, is larger than 80db in the band of 50C/S - 100KC/S. The complete system gives an open-loop gain of 68db at direct current. The offset voltage is $20\mu V$ referred in input and the voltage drift at the input is less than $10\mu V/hr$ at $25^\circ C$. This type of amplifier would be useful for the high-gain transistorized d.c. amplifier for analog computers. Also, due to the high input impedance, it is suitable for amplification of signals from wide range of source impedances.

1. 緒論

直流增幅器는 直流成分을 포함한 電壓 또는 電流信號의 增幅을 目的으로하는 裝置의 總稱으로서 그의 응용 범위는 相似型 電子計算機를 비롯하여 各種 測定機器, 自動制御裝置等 廣範囲하다. 이 直流增幅器의 性能을 決定하는 因子中, 다른 增幅器에는 없는 特異한 것으로 漂動(drift)을 들 수 있다. 直流增幅器에 關於 報告의 大部分이 이 漂動에 關於 것임에서도 알 수 있는 것과 같이 漂動의 除去策은 가장 重要한 것이다.

漂動은 수학적으로 解析하드라도 實地로는 큰 차이가 있다. 즉 그의 錄減대비 除去를 생각할 때 수학적으로는 解明할 수 없는 많은 因子가 出現되는 것이다. 이러한 漂動의 効果를 없애고 直流增幅器를 安定시키고자 초퍼(Chopper) 增幅器가 使用되며 시작하였으며¹⁾, 그 후 많은 개선이 이루어 졌다.²⁾.

眞空管을 使用한 直流增幅器에 比하여 小形, 輕量, 低消費電力, 長壽命 等의 利點을 가진 트란지스터 直流增幅器는 parameter의 變動과 溫度依存性, 雜音, 低入力 임피던스等의 點에서 다소 문제가 있지만, 이런 問題點

을 克服하기 위하여 트란지스터 直流增幅器에 關於 研究가 활발히 계속되고 있다.

트란지스터 直流增幅器의 漂動의 원인으로는 아래와 같이 大別할 수 있다.

- a. 電源漂動으로 因한 漂動
- b. 電源電壓 變動으로 因한 漂動
- c. 起動時의 漂動
- d. 級年的한(Aging)漂動

相似型 電子計算機에서 特히 長時間의 積分演算을 行할 때 演算增幅器에서의 漂動의 發生은 致命의이고 이의 輕減이 裝置의 性能을 높이는데 기여하는 바 크다. 本研究에서는 이와같이 特異하고 重要한 漂動의 輕減을 目的으로 演算增幅器中 交流變換型 直流增幅器*만을 다루었다.

2. 漂動의 影響

그림 1과 같이 n 個의 入力과 電壓歸還을 가진 演算增幅器에서 E_d 와 I_d 를 고려했을 때 出力電壓 $E_o(S)$ 는 (1)式과 같다.

*註. 交流變換型 直流增幅器는 文獻에 따라 變調型, 초퍼型 또는 漂動補償型 直流增幅器, 그리고 自動平衡回路等 여러가지로 불리우고 있다.

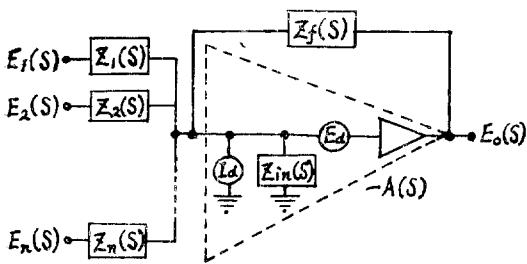


그림 1. 演 算 增 幅 器
Fig. 1. Operational Amplifier

$$E_o(S) = -Z_f(S) \left[\frac{E_1(S)}{Z_1(S)} + \frac{E_2(S)}{Z_2(S)} + \dots + \frac{E_n(S)}{Z_n(S)} \right] + \\ \frac{K(S)}{A(S)} Z_f(S) \left[\frac{E_1(S)}{Z_1(S)} + \frac{E_2(S)}{Z_2(S)} + \dots + \frac{E_n(S)}{Z_n(S)} \right] - E_d K(S) - I_d Z_f(S) \quad \dots(1)$$

$$\text{여기서 } K(S) = 1 + \frac{Z_f(S)}{Z_{in}(S)} + Z_f \left[\frac{1}{Z_1(S)} + \frac{1}{Z_2(S)} + \dots + \frac{1}{Z_n(S)} \right]$$

$Z_{in}(S)$ = 증폭기의 输入입회 단스

$-A(S)$ = 직류증폭기의 利得

E_d = 输入換算·直流 Zero-level offset 또는 浮動電壓

I_d = Stray input current

(1)式에서 첫項만이 必要한 것이고 나머지 項은 E_d 와 I_d 의 영향을 나타내는 項으로서 限制된 增幅器利得때문에 誤差로 된다. 단일 $Z_f(S)$ 를 갖지 않고 输入電壓으로 $E_1(S)$ 만을 고려한다면 다음의 (2)式과 같이 된다.

$$E_o(S) = -\frac{E_1(S)A(S)Z_{in}(S)}{Z_1(S)+Z_{in}(S)} - E_d A(S) \\ - \frac{I_d A(S)Z_{in}(S)}{Z_1(S)+Z_{in}(S)} \quad \dots(2)$$

그림 2는 浮動安定化 直流增幅器의 一例이다. 이와같이 交流變換型 增幅回路가 使用되면

$$E_d' = \frac{E_d}{1+A_1} \quad \dots(3)$$

도 된다³⁾. 여기서 E_d' 는 補償되었을 때의 输入換算 直零-level offset 또는 浮動電壓

한편 그림 2와 같이 直結型 直流增幅器 输入段에 R_B , C_B 의 結合回路를 두고 交流變換型 增幅器의 Input

段의 翻轉로서 R_1, C_1 을, Output段에 R_3, C_3 를 두었을 때

$$E_d' = \frac{E_d(S)}{\frac{\tau_B \cdot S}{\tau_B \cdot S + 1} + \frac{A_1(S)}{(\tau_1 S + 1)(\tau_3 S + 1)}} \quad \dots(4)$$

여기서 $\tau_B = R_B C_B$, $\tau_1 = R_1 C_1$, $\tau_3 = R_3 C_3$

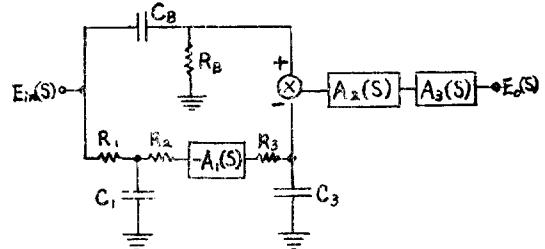


그림 2 浮動安定化 直流增幅器의 構成

Fig. 2. Drift-stabilized d.c. amplifier

또 直流增幅器의 綜合利得 $A(S)$ 는

$$A(S) = \frac{E_o(S)}{E_{in}(S)} = -A_2(S) A_3(S) \left[\frac{\tau_B S}{\tau_B S + 1} + \frac{A_1(S)}{(\tau_1 S + 1)(\tau_3 S + 1)} \right] \quad \dots(5)$$

여기서 $A_1(S)$, $A_2(S)$, $A_3(S)$ 는 各 增幅器의 利得이다.

그러므로 交流變換型 增幅器의 直流输入信號에 대한 効果의인 前段增幅은 直結增幅回路에 대한 直流浮動의 영향을 현저하게 감소시킬 수 있다.

3. 초퍼回路의 精密解析

초퍼回路의 解析은 近似解로서도 간단히 解析할 수 있지만 T_0'' 變換⁴⁾을 使用하여 精密한 解를 얻을 수 있다. 여기서는 초퍼가 2個 있는 경우에 대하여 一般的인 漸化式을 誘導한다.

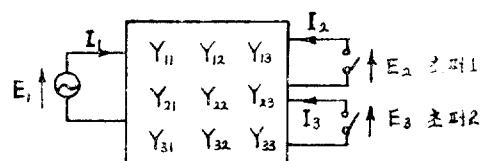


그림 3. 초 퍼 回 路

Fig. 3. Chopper circuit

그림 3과 같은 回路에서 초퍼端子電壓도 한개의 電源이라고 생각하여 (6)式과 같은 基本式을 얻는다.

$$I_2(S) = Y_{21}(S)E_1(S) + Y_{22}(S)E_2(S) + Y_{23}(S)E_3(S) \quad \dots(6)$$

$$I_3(S) = Y_{31}(S)E_1(S) + Y_{32}(S)E_2(S) + Y_{33}(S)E_3(S)$$

그림 4와 같은 波形을 가질때의 漸化式은 (7)式 및 (8)式과 같다.

$$u_1'' = \frac{1}{Y_{22}} T_0'' \{ Y_{22} T_1^{n-1} (u_1^{n-1}) \} - \frac{1}{Y_{22}} T_0'' [Y_{23} \{ \theta_3^{n-1} - T_3^{n-1} \\ (\theta_3^{n-1}) \}] \quad \dots(7)$$

$$v_3'' = \frac{1}{Y_{33}} T_2'' \{ Y_{33} T_3'^{-1} (\vartheta_3^{q-1}) \} - \frac{1}{Y_{33}} T_2'' [Y_{32} (u_1'') - T_1'' (u_1'')] \quad \dots \quad (8)$$

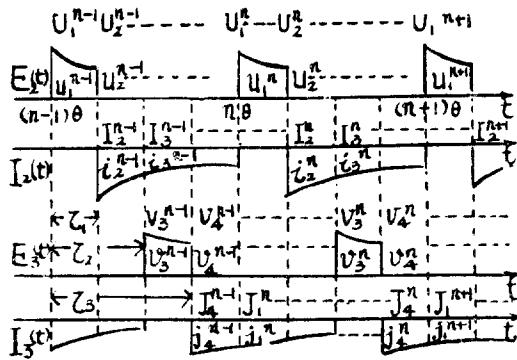


그림 4. 초퍼 端子電壓 電流波形

Fig. 4. Waveforms of chopper's terminal voltage and current

$$u_1^n = \frac{1}{Y_{22}} T_0^n \{ Y_{22} T_1^{n-1} (u_1^{n-1}) \} \dots \quad (9)$$

電動機之電壓 E_1 (伏) 為

卷之三

이다. 入力電型 $E_1(t)$ 를

라 놓으면

$$u_1^n = \left[\frac{a_1^n}{s+i\omega} + \frac{a_2^n}{s-i\omega} + \frac{a_3^n}{s+s_2} \right] e^{-n\theta s} \dots \dots \dots (11)$$

으로 된다.

여기서 a_1^n , a_2^n , a_3^n 等을 Sylvester의 定理를 使用하여 구하고, n 가 충분히 크다면⁴⁾

$$E_2(n\theta) = \operatorname{Re} \left[\frac{\frac{R_I}{R_2+R_I}}{\frac{s_2+j\omega}{s_2+j\omega}} \{s_1 + j\omega - \frac{(s_2-s_1)e^{j\omega\tau_1}(e^{j\omega(\theta-\tau_1)} - e^{-s_1(\theta-\tau_1)}}{e^{-s_2\tau_1}e^{s_1(\theta-\tau_1)} - e^{j\omega\theta}}\} \right] \dots \quad (12)$$

단 Re 는 實數部를 표시한다.

위에서는 入力側 초퍼가 1개 있는 경우의 초퍼端子電壓만을 求하였으나 出力側 초퍼만에 대하여도 마찬가지로 精密解析할 수 있다. 그러나 트란지스터增幅器에서는 外部에 負歸還이 없더라도 出力側 초퍼가 入力側 초퍼에 영향을 미치는 故로 한층 더 복잡한 計算을 거쳐야 한다. 實地로 入力 E_1 은 R_1C_1 의 월타를 거쳐서 나오는 電壓이므로 高周波 영역에서는 位相지연현상이 일어나지만 動作周波數인 低周波 영역에서는 入力 E_s 와 E_1 은 같게 된다.

4. 回路設計 及 試作

a) 安定化 電源裝置(그림 6)

이 장치는 本 研究에 使用될 直流增幅器에 供給할 電源裝置로서 土用으로 同形 2臺를 試作하였다.

2N277 PNP Power 트란지스터를 負荷側과 퀼터間에
直列로 接續하여 回路能率을 改善하고, 出力電壓의 變
動을 增幅하는 2段의 D.C. 增幅段을 첨가하여 安定度를
向上시켰다. 出力電壓은 8V에서 20V(100mA)까지 可
變할 수 있으며 ripple은 π 型 平滑回路의 蓄電器가
4000 μ , 35V의 큰 값을 가짐으로서 最大 1mV 이상으
로 되지 않도록 하였다. 基準電壓으로는 Zener Diode

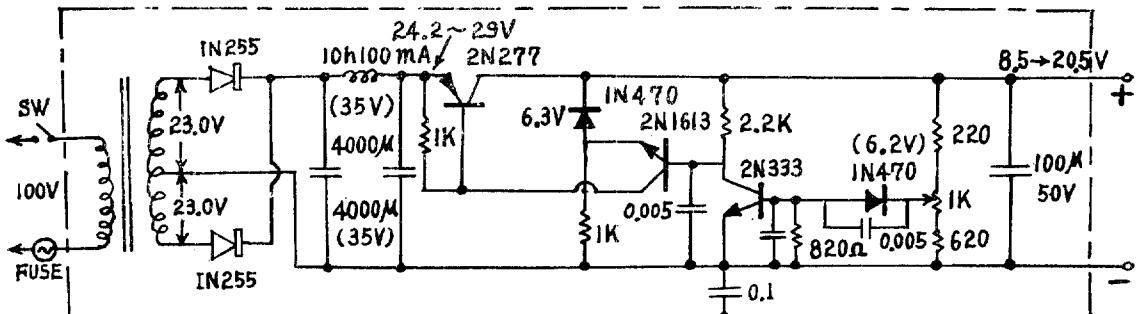


그림 6. 安定化 電源裝置
Fig. 6. Regulated D.C. power supply

$$\doteq (1+g_2k_3)g_1R_0 \quad (30)$$

즉 입력임피던스는 $k_1\beta_1$ 에 비례해서 변동함을 알 수 있다. 또 (30)式에서 前段의 出力抵抗(또는 信號源抵抗) R_g 가 第 2 項 이하보다 높으면 利得변동이 현저하게 된다.

出力電圧 V_0 を求めて、(1)' に代入すれば電圧増幅度 A_V は

$$A_V = \frac{dV_0}{dV_g} = \frac{[g_1 g_2 (1-k_3) + (1+g_1) k_1] R_{L2}}{R_g + k_1 \cdot h_{ie1} + R_0 [(1+g_1)(1-k_4) + g_1 g_2 k_3]} \quad (32)$$

$$\doteq \frac{(R_0 + R_f)/R_0}{(R_f + R_{L2})/R_{L2}\beta_2 + 1} \dots \dots \dots \quad (33)$$

A_V 의 變化中 가장 큰 原因인 β_2 에 대하여 (33)式을 미분하면

$$\frac{\Delta A_V}{A_V} = \frac{R_f + R_{L2}}{R_{L2}(\beta_2 + 1) + R_f} \cdot \frac{\Delta \beta_2}{\beta_2} \quad \dots \dots \dots \quad (35)$$

따라서, 출력임피던스를 Z_{out} 라 하면

$$Z_{out} = \frac{V_0}{ic_2} = k_3 R_f - \frac{k_4 \cdot R_f}{g_2} + \frac{R_g + k_1 \cdot h_{ie1}}{g_1 g_2} \dots \dots (36)$$

$$\therefore \frac{R_{L_2} \cdot R_f}{R_{L_2} + R_f + R_0} + \frac{R_g + k_1 \cdot h_{ie1}}{g_1 g_2} \quad \dots \dots \dots (37)$$

여기서 $R_f=0$ 로 놓으면 第2項만 남게되므로 增幅器의
出力Impedance는 數 Ω 정도에 불과하나 一般으로 $R_f \gg 0$
이므로 第2項은 第1項에 比하여 無視할 수 있다.

回路設計에는 트란지스터의選擇, 트란지스터動作條件의 設定과 部品의 適當한 配置等을 考慮할 필요가 있다. 트란지스터로는 2N1307과 2N338을 採하였으며, I_C-V_{ce} 特性曲線에서 D-C 負荷曲線과 A-C 負荷曲線을 그어서 動作點을 決定하였다⁷⁾. 그리고 回路全體의 利得의 安定과 밴야스 電壓의 安定, 그리고 必要한 電壓利得等 여러 여건을 고려하여 $R_1=10k\Omega$, $R_{L1}=22k\Omega$, $R_{L2}=27k\Omega$, $R_3=43k\Omega$, $R_4=1.2k\Omega$ $R_f=18k\Omega$ (또는 30 k Ω), $R_c=15k\Omega$, $C_0=100\mu F$, $C_e=100\mu F$ 로 하였고 段間結合 容量으로는 $C_2=0.1\mu F$ 를 擇하였다. Curve Tracer로서 각 트란지스터의 h_{ie} 特性曲線을 求하면 h_{ie1} 은 V_{be} 가 0.08V 근방에서 약 2k Ω 이고 h_{ie2} 는 V_{be} 가 0.5V 근방에서 약 1k Ω 이다. 또 이 때의 β_1 은 최소로 30, β_2 는 60으로 잡았다. 그려므로 $k_1=\frac{5}{6}$, $k_2=1$, $R_0=1.17$

$k\Omega, k_3 = \frac{27}{46.2}$ 이들을 (30), (34), (35) 式에 대입하면
 $Z_1 > 1\text{M}\Omega$(38)

$$A_{V2} \doteq 25 (R_f = 30\text{ k}\Omega) \dots \quad (40)$$

$$\frac{\Delta A_V}{A_V} = \frac{1}{37} \cdot \frac{\Delta \beta_2}{\beta_2} \quad \dots \dots \dots \quad (41)$$

로 되고 β_2 가 변동해도 A_V 은 그의 $\frac{1}{37}$ 밖에 变하지 않기 때문에 充分히 安定화되고 있는 것을 알 수 있다. 한 편 出力抵抗은 (37)式에 서

$$Z_{out_1} = 10.5 \text{ k}\Omega \quad (R_f = 18 \text{ k}\Omega) \quad \dots \dots \dots \quad (42)$$

$$Z_{out3} = 14\text{k}\Omega \quad (R_f = 30\text{k}\Omega) \quad \dots \dots \dots \quad (43)$$

回路의 全利得과 直流→交流 및 交流→直流 變換時의 損失로부터 必要한 電壓利得을 求할 수 있다. 變換効率을 각각 50%로 하면, 變換時에 6db의 電壓利得 損失을 가져오므로, 入出力으로서 12db의 損失을 考慮하여야 한다. 直流→直流 利得을 60db 이상으로 取하려면 交流增幅利得은 最少限 72db를 色여야 한다. 여기에서 變換損失은 理想的인 경우에 대하여 생각한 것이라도 實地로는 損失의 增加를 考慮하여 増幅器의 利得에 다소 餘裕를 두는 것도 무방하다.

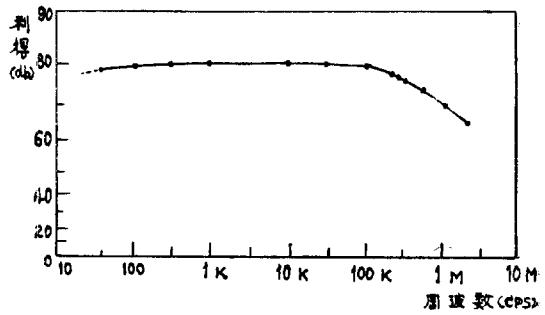


그림 9. 交流增幅器의 周波數特性

Fig. 9. Frequency Characteristic of A.C. Amplifier.

本研究에서는 交流增幅回路의 綜合利得을 $10^4(16 \times 25 \times 25)$ 즉 80db로 定하였으며 周波數特性은 그림 9와 같다.

(c) 變調 復調回路

그림 10은 变調回路을 圖示한다. R_1C_1 에 依한 低域濾
타는 信號에 중첩되는 高域의 雜音을 除去할 目的으로
使用된다. S_1 이 開放되면 C_1 의 充放電電流가 R_1 에 流
르고 電壓降下를 일으켜서 變換利得의 損失이 생긴다.
또 R_2 가 C_1 의 放電에 관계해서 C_1 의 放電電流에 依한
電壓降下를 일으켜서 變換利得을 低減하게 된다.

R_2 는 (44)式에 依하여 선택한다.⁸⁾

$R_{1N} > 1M\Omega$ 이고 R_1 을 $100k\Omega$ 으로 取하면 $R_2 \geq 300k\Omega$ 로 되는데 실지의 回路에서는 $500k\Omega$ 을 使用하였다. 한편 C_1 은 $0.01\mu F$, C_2 는 $0.1\mu F$ 로 하였다.

복调回路은 복调器와 不滑回路로 구성되며 그림 11과 같다. 여기에서 R_{out} 는 可能한限 작은 값이 요구된다.

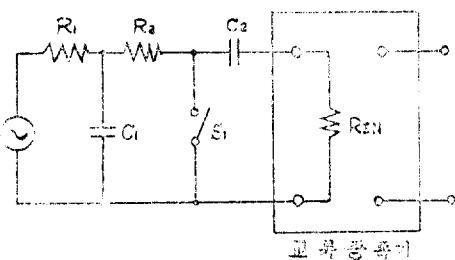


그림 10. 變調回路
Fig. 10. Modulating circuit

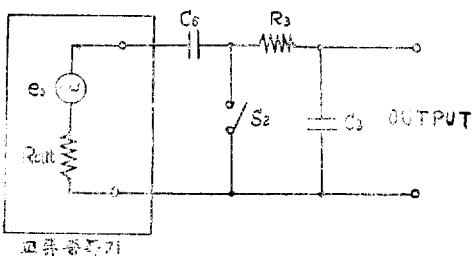


그림 11. 復調回路
Fig. 11. Demodulating circuit

R_3 의 선택은 두 가지의 상반되는 見地에서決定해야 함

다. 變換型 直流增幅器의 出力 impedance는 R_3 에 비례하기 때문에 너무 큰 값을 取하면 곤란하다. 그러나 R_3 가 너무 작으면 S_2 가 닫혀 있는 기간에 C_3 의 電荷가 R_3 을 通해서 放電하므로 C_3 으로부터 큰 discharge 電流를 일으키며 ripple 을 增加시킨다. 그러므로 이러한 recharging 電流를 줄이기 위하여는 큰 值으로 되어야 한다. 여기서는 이들을 절충하여 $200\text{k}\Omega$ 으로 취하였다.

C_6 은 $C_6 \cdot R_{out}$ 가 Clamp 주기를 차지하기 위하여 아주 작은 時定數를 갖도록 指하여야 한다. 그리고 時定數 $R_3 C_6 C_3 / (C_6 + C_3)$ [$\approx R_3 C_6$, if $C_3 \gg C_6$] 는 unclamped 주기와 비교하여 커야 한다. 後者の 條件이 만족되지 않으면 상당한 利得損失이 일어난다. 따라서 $R_{out} = 14\text{k}\Omega$ 이고 $C_6 = 0.1\mu\text{F}$ 를 取하면 $R_{out} \cdot C_6 = 1.4\text{mSec}$. , $R_3 C_6 = 20\text{mSec}$.로서 위의 조건을 만족할 수 있다. 또 $R_3 \cdot C_3$ 는 ripple 크기의 최소치를 決定한다. 최종 출력 단에서 허용되는 ripple 은 clamp 주기동안 R_3 을 通한 C_3 의 放電에 기인하는 것이다. Clamp 주기가 8.3mS 일 때, $C_3 = 8\mu\text{F}$ 를 取하여 $R_3 \cdot C_3 = 1600\text{mS}$.로 하면 ripple 은 0.5% 이내이다. 이것은 0.1C/S 의 전 대역폭에 걸쳐서 같다. 따라서 대역폭을 넓힐 때 ripple 은 그만큼 증가함을 알 수 있다.

위의 모든 요소를 종합한 交流變換型直流增幅回路는 그림 12 와 같다.

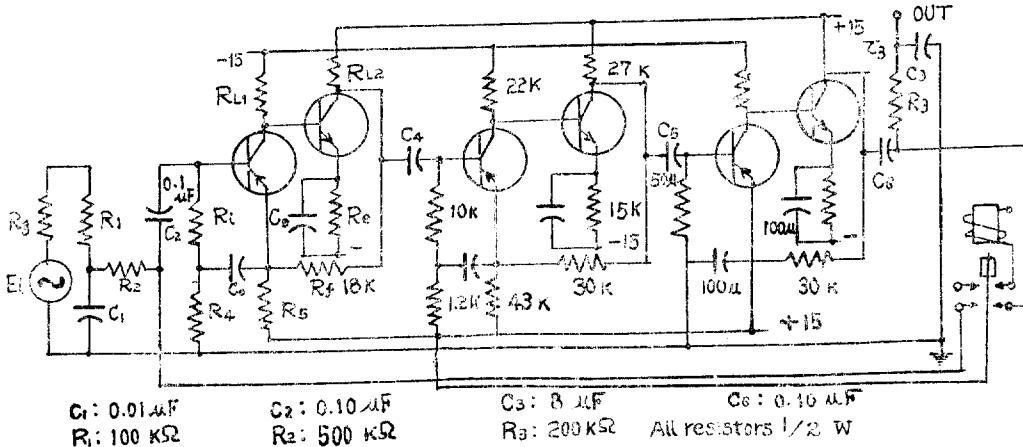


그림 12. 交流變換型直流增幅回路
Fig. 12. A chopper-type d.c. amplifier circuit.

5. 實驗方法 및 結果

(a) 浮動 및 offset 電壓測定

浮動電壓의 测定은 入力信號가 故을 때 出力段의 變化를 测定하면 된다. 本 實驗에서는 精密한 記錄器를 使用하여 水平方向 1mm/sec , 垂直方向 5mV/mm 的 range 로 $25^\circ\text{C} \pm 2^\circ\text{C}$ 에서 數次 测定한 結果, 起動 20 分後 入

力換算 浮動電壓은 $10\mu\text{V/hr}$ 以內였다. 記錄器의 最低速度가 1mm/sec 이므로 그림 13 은 4 分間의 記錄結果에 해당한다. 한편 전공관전압계로 测定한 offset 電壓은 入力換算 $20\mu\text{V}$ 이내였다.

(b) 直流入出 特性

0.1mV 에서 0.8mV 까지의 信號電壓을 增幅器의 入力回路에 加할 때의 出力電壓을 求하였고 그 結果는 그

림 14 와 같다.

(c) 周波數特性

入力에 超低周波信號 發生器를 連結하고 出力段에는 오실로스코프로 그 結果를 測定하였다. 變換型 直流增幅器에서 $R_1C_1 \ll R_3C_3$ 이므로 周波數 上限은 $R_3 \cdot C_3$ 的 値에 따라 좌우된다. 그림 15에 1次系의 近似計算値를 實線으로 圖示하고, 測定結果는 \times 로 表示하였다.

(d) 過渡特性

振幅이 -0.8mV 인 直流電壓(信號源抵抗 600Ω)을 Micro 스위치로 on-off 시킴으로써 約 0.02C/S 的 階段狀電壓을 發生하여 入力回路에 加하고 出力を 그림 16과 같이 記錄하였다. 1次系統에 대한 近似計算値를 點線으로

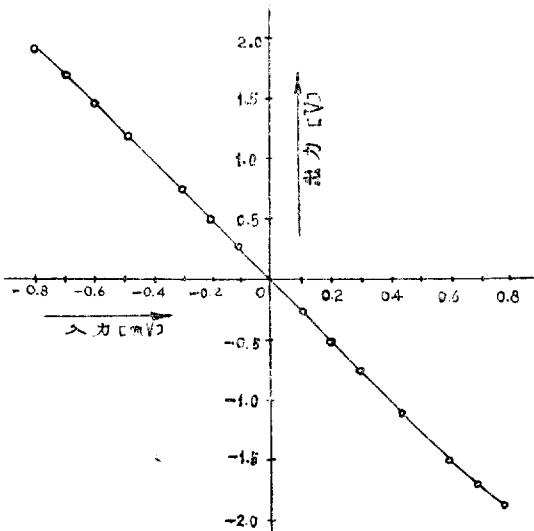


그림 14. 直流入出力特性

Fig. 14. Gain Characteristic of input and output d.c. voltage

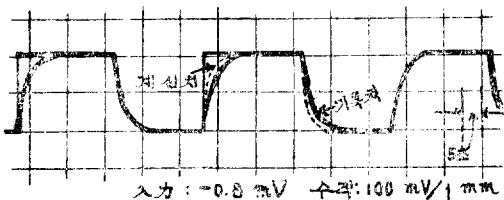


그림 16. 過渡特性

Fig. 16. Transient characteristic

6. 結論

小型이며 가볍고 또 소비전력이 적은 利點을 가진 트란지스터 直流增幅器는 여러면에서 真空管 直流增幅器를 앞시고 있다⁹⁾.

로 나타내었다. 定常狀態에 이르기까지 近似計算에 依한 값과 실지의 應答과는 約 4 초의 差異를 보여 주고 있다.

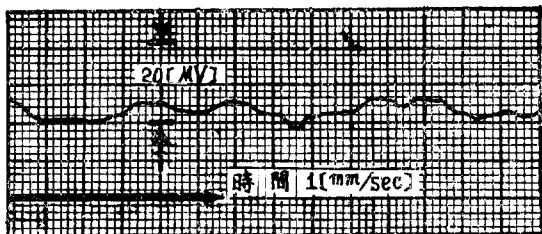


그림 13. 變換型 直流增幅器의 浮動

Fig. 13. Drift of A chopper-type d.c. amplifier.

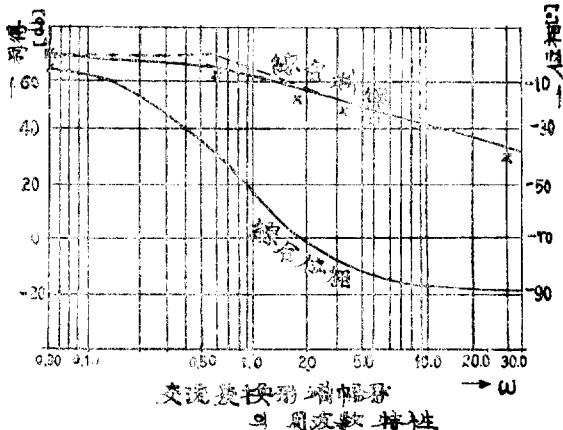


그림 15. 周波數特性

Fig. 15. Frequency characteristic

實驗室 條件下(온도변화 5°C)에서 入力換算 浮動電壓은 $10\mu\text{V}$ 이하였고, offset 電壓은 $20\mu\text{V}$ 정도였으나, 이 것은 초퍼(60C/S 用) 및 트란지스터, 其他 部品의 組合한 配置로 훨씬 더 감소시킬 수 있겠다.

한편 전공판의 경우 浮動電壓은 特性上 random 하지 만 트란지스터 直流增幅器의 浮動은 電源電壓이 安定化되어 있으면 主로 周圍溫度에 左右되며 때문에 周圍溫度 조절만으로도 充分히 改善시킬 수 있을 것이다.

機械式초퍼에 比해서 小型이며 長壽命이고, 信賴度가 좋은 트란지스터 초퍼 및 MOS FET 초퍼를 使用한 直流增幅器의 研究도 시급하다.

本 研究의 結果는 트란지스터 演算增幅器의 製作에 有用할 것이며, 한편 帶域幅이 問題가 되지 않는다면 이 變換型 直流增幅器만으로도 廣範圍한 信號源입피단스를 가진 信號의 增幅에 應用할 수도 있을 것이다.

参考文献

1. Goldberg; "Stabilization of wide-band direct current amplifiers for zero and gain.", RCA Review, June, 1950, p. 296—300.
2. Robert. H. Okada; "Stable transistor wide-band d-c amplifiers." Trans. A.I.E.E., vol. 79, Part I, March, 1960.
3. Hochwald, W., and H.L. Ehlers; "Design of a High-quality Transistor D-C Amplifier.", in Huskey, H.D., and G.A. Korn, Computer Handbook, McGraw-Hill, 1962.
4. 中津山幹南; キヨツバ回路の一精密解とその應用.", 日本電學誌, vol. 85, July, 1965, p. 1270—1278.
5. Korn and Korn; Electronic Analog and Hybrid Computers., McGraw-Hill, 1964, p. 145.
6. Vasil Uzunoglu; Transistor Network Analysis and Design, McGraw Hill, 1964, p. 173.
7. Joice and Clarke; Transistor Circuit Analysis, Addison-Wesley, 1961, p. 66~71.
8. 三浦茂; 直流増幅回路の設計, オーム社, 昭和42, 2nd edition, p. 189
9. C.M. Cundall; "A Transistor D.C. Amplifier For Use in Analog Computers.", Proc. I.E.E., 106B, May, 1959, p. 1354.