

特 輯

하이브리드 IC와 초小型組立技術

編 輯 部

“Hybrid microelectronics”란 말은 定義하기가 어려운데 왜냐하면 이것은 그以上 더 要約된 말로 表現할수 없는 초小型電子工學의 모든分野를 分類하는데 一般으로 使用되는 複合된 말이기 때문이다. 그림1을 보면 半導體IC와 하이브리드IC 範疇間에는 重疊된 部分이 있는 것을 알수있다. 하이브리드 集積回路 또는 하이브리드 초小型電子回路는 “하나 또는 그以上の 集積回路가 하

어 있다.

DEVICE {component part
{circuit element
트랜지스터, 다이오드
抵抗, 容量, 인덕터

CIRCUIT
増幅器, 후릴-후론
게이트, 發振器, 濾波器

COMPONENT
IF部, 메모리, 電源, 카운터
그림2 device, circuit, component의 定義

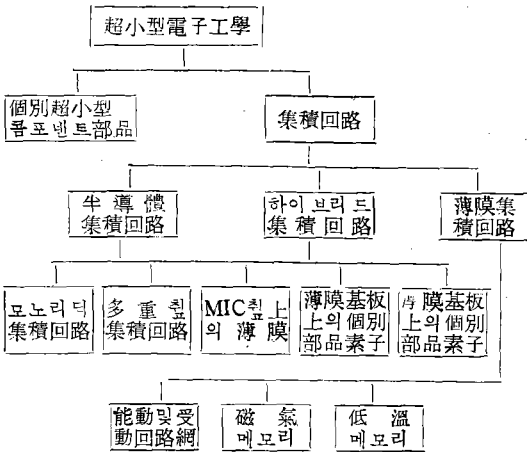


그림1 超小型電子工學의 基本分類

나 또는 그以上の 個別部品素子(discrete device)와 組合된 配列이다” 또 다른 表現으로는 “한가지以上的 集積回路가 하나의 集積된 組件부품의 組合된 것이다”라고 定義되고 있다. 이 定義에서 하이브리드 초小型電子回路는 多重원 集積回路와 SIC 베이스상에 놓여지는 薄膜受動回路網과 그밖에 많은 薄膜 또는 厚膜上的 個別部品素子들을 包含하고 있다. 초小型電子工業에 關係되는 “device” “circuit”, “component”라는 말들은 定義를 내릴때 若干의 混亂을 가져 오는데 이에 關한 區別하기 쉬운 說明이 그림2에 表示되

一般으로 薄膜HIC는 高度로 複雜하고 許容差가 僅少하여 抵抗의 極安定度가 要求되는 아나 로구應用에 使用되고 있다. 厚膜HIC는 많은 回路型이 必要한 高生産要求에 耐利 使用되고 있다. 그러나 型當의 回路利用은 좀 낮다.

마이크로 波에서의 超小型 電子回路의 應用은 現在 薄膜과 厚膜하이브리드 使用에 이르르고 있다. 하이브리드技術이 適切한 誘電率과 過程을 갖는 材料를 使用하는 보다 機能的인 MIC의 製造가 妥當할때까지 적어도 앞으로 數年間 마이크로波 超小型電子分野를 支配하리라는 것은 一般的인 衆論이다.

超小型電子디바이스에 對한 分類로서 超小型 回路/部品素子에 依한것과 機能的 回路에 依한 것을 보면 圖表1과 圖表2에서와 같다.

하이브리드 超小型 電子뽐딩과 積載方法

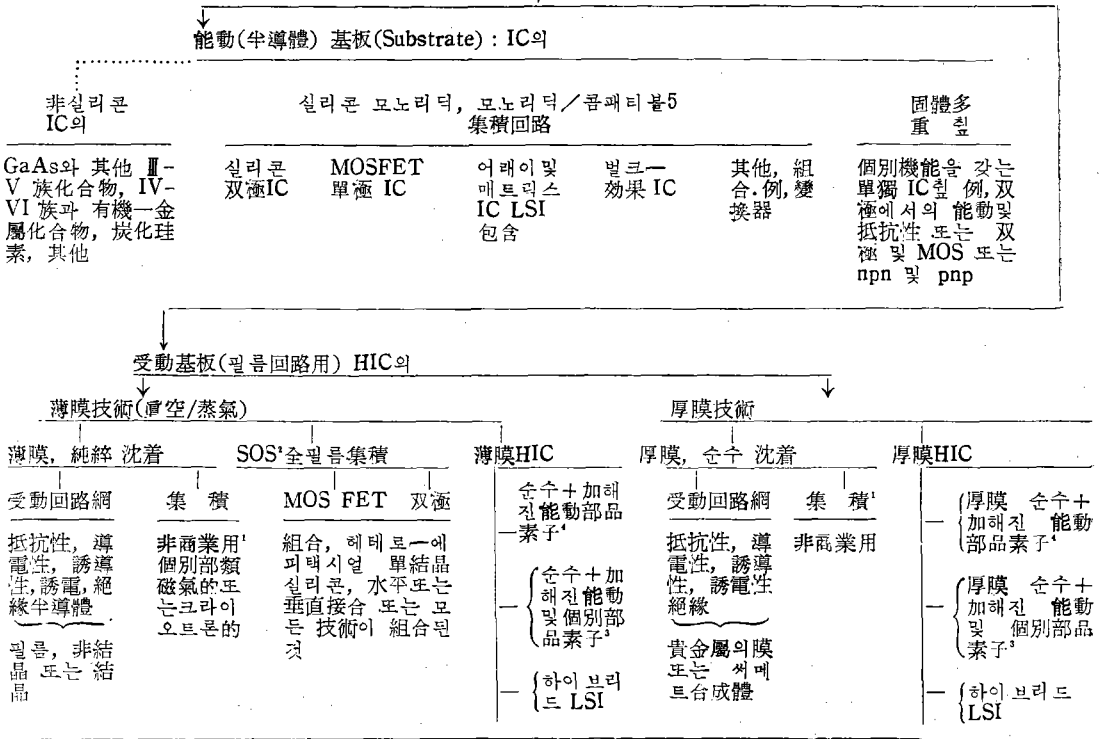
改善된 信賴度를 갖는 보다 높은 積載密度에 대한 繼續되는 要請이 超小型電子技術을 發展하게 한 根本이 되어 왔다. 超小型電子 技術者에게 有用하고 廣範圍한 超小型組立方法은 原型및 生産應用에 있어서의 超小型電子器具의 效果的인 運營에 대한 充分한 理解를 要求한다. 超小型組

MICROELETRONIC DEVICES

圖表 1

超小型回路/部品素子에 依한 分類

超小型電子部品素子



1. 필름結合 能動素子
2. Silicon-on-Sapphire
3. 컴패티블 인타터, 트로이드, 變成器, 高容量器, 結晶體等
4. 變成器, 다이오드, 기타半導體, IC, 先積立된 또는 眞
5. 酸化面上에서 沈着된 受動回路素子

포넌트의 여러가지 種類의 增加된 効用성이 超小型電子技術을 多樣性이고 有用하게 한다.

빔 導線 (beam lead)과 후립-칩 (flip chip) 半導體의 出現은 技術者들이 새로운 方法들을 發展시킴에 따라 信賴度의 增加와 全體價格의 減少에 寄與하게 될것은 疑心의 餘地가 없다.

지난 10年間 超小型連結과 超小型積載에 利用될수 있으므로 이들에 關한 技術을 分明하게 理解하는것은 原型和 生産應用에 있어서의 超小型 電子器具의 効果的인 運用에 必要하다.

通用되고 있는 超小型連結에 關한 比較가 표1에 나타나 있다.

표1 通用되고 있는 連結法의 比較

種 別	鎔劑	壓力	熱	鮮明度	導線材料의 選擇
뱀	要	無	高	鮮 明	制 限
熱壓擘뽀딩	不要	高	高	極히 鮮明	極히 制限
超音波鎔接	不要	低	無	普 通	制 限
平行鎔接	不要	高	高	極히 鮮明	極히 制限
레이저鎔接	不要	無	極히 高	普 通	制限無
電子뱀鎔接	不要	無	高	普 通	制限無

超小型電子技術이 發展시킨 能動, 手動器具들의 幾何的인 形態는 여러가지이므로 詳述하기는 어렵고 흔히 쓰이는 몇가지를 들면 다음에서의 같다.

MICROELECTRONIC DEVICES

圖表 2

機能的 回路에 依한 分類

超小型回路

(모노리딕, 필름-하이브리드 機能的 部品素子)

스위칭 (디지털)	아나로그 (線形)	디지털/아나로그	複合 어레이			
<p>論 理 계 이 構 成</p> <p>機能的 單位, 化合物 및 多機 能 블록 包含</p> <p>DTL DCTL RTL RCTL LP RTL CTL ECL/CML EECL TTL/T'L HL TTL VTL CCSL 기타</p> <p>게이트</p> <p>AND OR NAND NOR 엑스팬더</p>	<p>二安定, 一安 定, 無安定 蓄積 (메모리)</p> <p>후릴-후롤 멀티바이 브레이터 트리기 블록킹 發振器 클럭스 發振器 多量蓄積 素子 기타</p> <p>기타 論理 클록 스위프 등</p>	<p>低電力 增幅器</p> <p>IF, RF 低周波, HF 필스앰프 對數앰프 差動앰프 演算앰프 레벨檢波器 클럭메이터 클럭패터 센서 直流앰프 레귤레이터 아나로그 게이트 센스 앰프</p>	<p>高電力 增幅器 高電壓</p> <p>RF, HF 低周波 發振器 變換器 스캔 發振器 믹서, VHF 비디오 앰프 電力앰프 廣帶域, 線形 스트림라인 마이크로波 모자의- 디스크레이 電子光學</p>	<p>멀티프렉서 아나로그- 스위칭/ 디지털/아 나로그 및 아나로그/ 디지털 콘버터, 츄퍼, 등</p>	<p>複合機 能어레이 및 매트릭스</p> <p>MSI(DDA) LSI 또는 LSIC, 固定패턴 任意配線 反復셀 매트릭스 모노리딕 및 하이브리드 LSI</p>	<p>多機能 어레이</p> <p>論理 및 메모리 회로의 서열이 같이 실상</p>

略字 :

MSI=Medium-Scale Integration (15~99게이트)
LSI=Large-Scale Integration (100또는 그이상에
게이트)
LSIC=Large-Scale Integrated Circuit
DDA=Digital Differential Analyzer

超小型공포넌트에 관한 器具

지난해 동안 半導體 製作者들間에는 檢査技術과 組立品의 大量生産을 높이는 超小型積載器具를 生産하려는 뚜렷한 潮流가 있어왔다.

가장 流行하였던 型은 그림3에서 보여지는 TO-50의 外形과 비슷한 3-리본 線“T”型이었다.

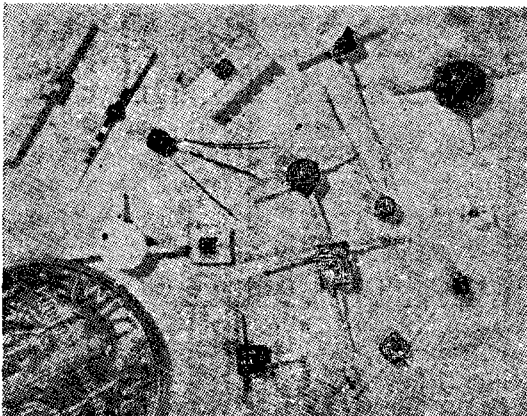


그림 3 超小型積載半導體

封合의 크기와 方法은 얼마의 變化가 있지만 基本된 幾何的 形態는 같음을 알수있다. 프라스 틱으로 被覆된것 또는 密閉型으로 封合된 器具들이 이러한 積載에 有用하다.

超小型積載半導體의 生産價는 케이스 없는 矚보다 높지만 組立前의 積載된 器具의 모든 電氣的 파라메타의 豫備檢査에서는 훨씬 큰 合格率을 나타낸다. 특히 넓은 溫度領域에 걸쳐 嚴格히 限定된 特性으로 動作하여야 하는 回路에 대하여 이 結果가 뚜렷하다. 또한 이러한 積載器具의 利用은 케이스 없는 境遇 使用者로부터 受領 檢査期間에 일어날지도 모르는 破損에 대한 責任을 輕減해 준다.

最近 超小型積載 半導體系統에 新參者로 出現한것은 LID (leadless inverted device) 또는 후릴-찬널積載이다 이積載는 하이브리드集積回路에 使用하기 위해 特別히 考案되어 졌다.

根本的으로 후릴-찬널은 能動素子を 包含하는 磁器캐리어 인데 金板의 接觸部에 線으로 鎔接이 되어 있다. 鎔接後 能動器具가 들어있는 空

洞은 保護劑로 充填된다.

基板에 후릴-채널 器具를 附着하는것은 低廉한 大量生産技術의 方法으로 이루어질수 있다.

最近 多重칩과 IC칩에 適用하기 위한, 또는 交叉를 적게하도록 結合箱子로 쓰이게 하기 위한 후릴-채널 캐리어의 많은 研究가 報告되어져 있다. 超小型積載가 된 다이오드들은 흔히 에폭시 被覆리본線 또는 小型으로 密閉封合된 유리케이스積載에 흔히 쓰인다. 유리封合積載에 有用한 極히 低廉한 大量生産 技術은 이들을 틀림없이 有望한 位置를 차지하게 할것이다.

無케이스의 모노리틱 磁器 콘덴서의 여러가지가 하이브리드 回路 製作者에게 使用하게 되어 있다.

銀, 白金, 金, 錫 또는 錫입힌 端子가 現在 利用되고 있다. 티탄화 바륨(BaTiO₃)과 二酸化티타늄(TiO₂) 誘電物質이 이들 콘덴서의 製作에 廣範圍하게 쓰인다. 單一 磁器構造內에서 둘 이상의 콘덴서를 얻을수 있는 能力은 하이브리드 回路 設計者에게 有益하게 될것이다. 無케이스 콘덴서 칩에 “범프(bump)”의 添加는 또한 후릴-컴포넌트 하이브리드IC 設計者에게 有利할 것이다. 代表的으로 磁器콘덴서 칩은 1μF까지 얻을수있다. 리본이나 圓形導線을 갖는 텐탈륨 콘덴서는 높은 容量을 必要로 하는 이들 應用에 常用되고 있다.

뽀딩技術

半導體 다이(die)의 金屬化 패드(pad)에서의 電氣的 뽀드는 다이와 이에 관련된 內部回路間에서 이루어진다. 다음 方法들이 通用되고 있다.

- a. 熱壓搾 뽀딩(그림4)
 - ① 球形 뽀딩(ball bonding)
 - ② 縫 뽀딩(stitch bonding)
 - ③ 썸기 뽀딩(wedge bonding)
- b. 超音波다이와 導線뽀딩(banding)
- c. 平行선 뽀딩과 鎔接
- d. 레이저 鎔接
- e. 電子빔 鎔接

封合과 積載技術

超小型電子積載에 관한 여러가지 封合技術이 現在 電子工學에 쓰여지고 있다. 超小型電子技

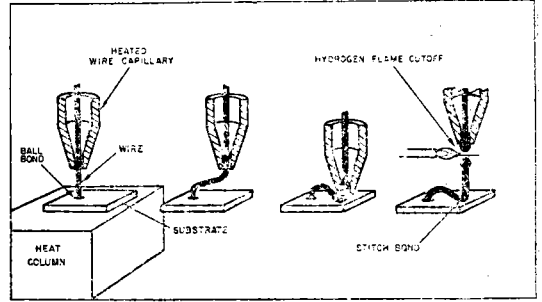


그림4 볼뽀딩과 스티치 뽀딩의 說明圖

術者들이 能動器具를 까다로운 條件에 맞는 回路應用에 適用시키려면 密閉封合方法에는 뽀, 縫 鎔接, 單射抵抗鎔接 그리고 유리質磁器原料에서 比較的 낮은 溫度에서 利用되는 磁器유리 封合이 있다.

프라스틱 칩술技術은 取扱이 적지 않은 軍用 및 商工業分野에서 廣範圍하게 使用됨을 볼수 있다. 또 厚膜모듈의 例는 그림5에서의와 같다.

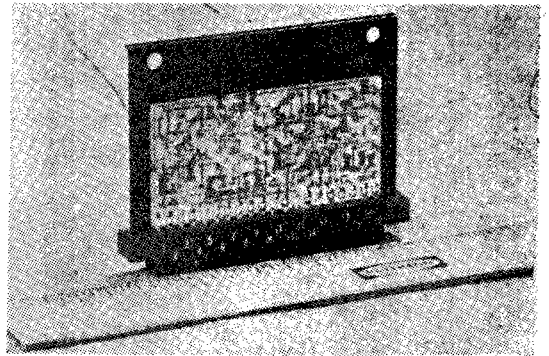


그림5 厚膜모듈

同形被覆된 先鑄型 에폭시 케이스, 그리고 트랜스퍼(Transfer) 鑄型技術이 生産價를 低下시키기 위해 通用되고 있다.

뽀딩 傳導線

Bell會社의 DDID(Digital Devices Integration Department)에서 研究된 뽀딩方法은 다음과 같다. 여기에서는 大量生産에 맞는 方法을 記述하려는것이 아니고 앞날의 生産에 影響을 미칠 實驗的 要因들로 調査되어진 組立技術에 關한 紹介이다.

뽀딩線 器具의 작은 크기(6mil² 이하)는 在來의 브레드보드組立方法에 능가하는 方法들을 提

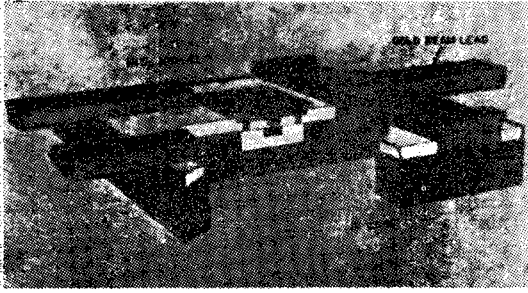


그림6 뱀도선 트랜지스터

示한다. 그림6은 뱀도선의模樣을表示한다.

도선은 金으로 만들어져 있고 두께 0.25mil, 幅 1mil 以上이다. 그림에서 뱀도선은 트랜지스터 칩상에 놓여졌지만 이 뱀도선 技術은 抵抗, 콘덴서, 集積回路등에도 適用될수 있다. 그림 7 에서와 같이 이 方法은 뱃취(batch)製作에도 잘 採擇되어진다. 左上의 그림에서는 실리콘 슬라이스(slice)위에 集積回路의 反復패턴을 가진것

이다. 右下側은 엇칭에 의하여 실리콘 슬라이스로 부터 分離하여 얻은 IC의 하나이다. 이 方法의 長點은 뱀도선을 基板에 뽀딩할때 接近시키기 쉬운것과 이 線을 붙수가 있다는 點이다. 다른 長點은 製造및 取扱에 有利하면서도 그림8의 보기처럼 空氣隔離를 使用할수 있는 點이다. 이 그림에서는 4-入力 다이오드 트랜지스터 게이트이고 다이오드들, 트랜지스터, 콜렉터 抵抗等이 서로 空氣隔離되어 있다. 뱀도선 器具를 實驗的 裝備와 시스템에 맞게하기 위하여 DDID는 이 器具를 基板에 뽀딩하는것과 取扱하는것의 여러 方法들을 研究하였다.

實驗的開發을 위한 뽀딩의 要求條件은 生産할 때와 같지만 강조점이 다르다 實驗的開發에서는 보통의 研究室 條件下에서 2年間의 信賴를 갖는 뽀딩으로도 充分하지만 뽀딩方法이 多樣性있고 넓은 許容度를 갖고 있어서 特別한 訓練없이 어떠한 技術者나 技能工이라도 任意形態의 基板에

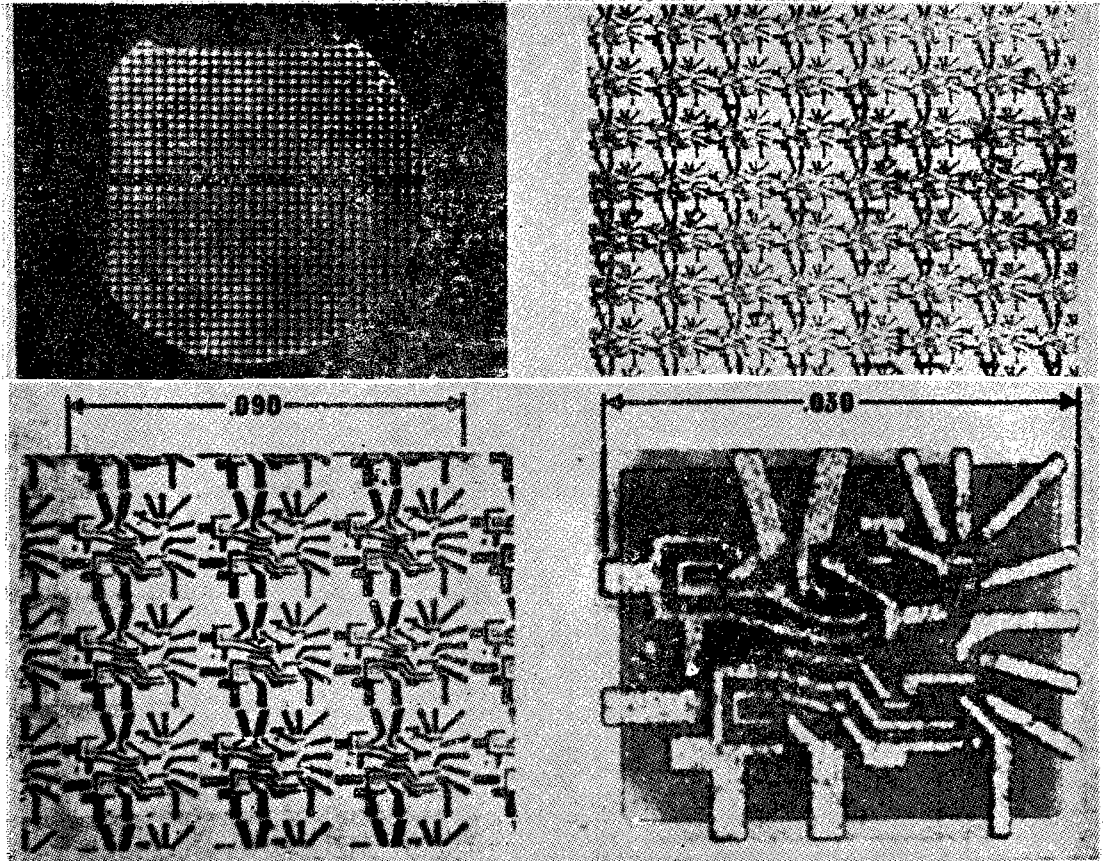


그림 7 集積回路에 製作된 뱀도선

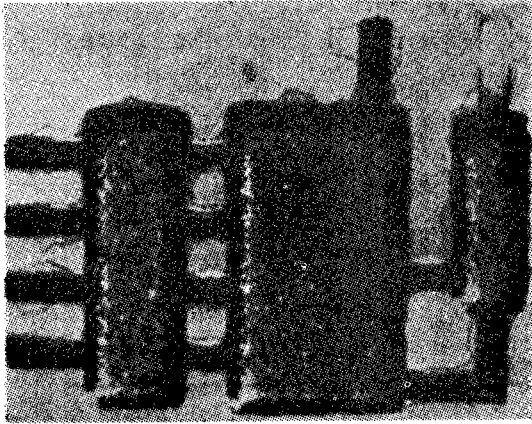


그림8 回路素子の 空氣隔離

任意的 導線을 裨딩할수 있다는 것은 重要하다. 生産用裨딩은 이와 反對의 條件下에서 長期間의 信賴度가 있어야겠지만 訓練된 調整者가 操心스럽게 調整된 裨딩過程에 適用시킬수 있다.

研究된 裨딩技術

첫번째 研究는 確立된 裨딩技術에 關한 것이 었다.

熱壓捺裨딩 즉 基板加熱法은 알루미늄 基板上 下面의 金線에 裨導線을 裨딩할수 있다. 그러나 必要한 360°C의 溫度가 基板物質의 種類와 器具들을 制限한다. 例로서 tantalum 薄膜抵抗이나 콘덴서는 이溫度에서 適用될수 없다.

超音波裨딩技術도 또한 試驗되었는데 裨導線을 보통의 銅을 입힌 에폭시回路 보오드에 裨딩하기는 不適當하였다. 또한 이方法은 작은 크기 (폭 1mil, 길이 2mil)의 導線에서 실리콘 칩의 損傷없이는 取扱이 困難함을 알았다.

平行一鎔接方法은 金板의 銅입힌 에폭시 보오드에 裨導線을 鎔接할수 있었으며 基板에 錫을 입힌 경우는 裨導線을 鎔으로 裨딩하는데도 使用할수 있었다. 難點은 裨導線의 表面上에서 二酸化珪素層을 풀을때 邊結部가 힘을 받아 導線이 變形되는 것이었다. 더구나 1~2mil의 텅그스텐電極의 製造나 維持가 困難한 것이었다.

1965年11월에 Bell社의 H. E. Mundy氏의 熱 필스 峯기鎔接이 調査되었는데 有望한 것으로 豫測된다. 이過程에서는 電流펄스(500ms에서 500A까지)가 클램프 사이를 텅그스텐 카바이드 峯

기를 통해 흐른다. 이데 電流는 鎔接點에는 흐르지 않는다. 峯기는 直徑 1/16인치 길이 5/32인치이며 尖端은 1mil²로 만들수 있음이 알려졌다. 熱 필스 裨딩法으로 磁器나 有機物基板에 裨導線의 裨딩이 可能하여졌다. 또 이方法으로 多導線 裨딩이 可能하며 다른方式보다 實驗的 시스템에서 組立을 위한 一般的인 目的의 裨딩機로서 價値가 있게 되었다.

以上の 裨딩方式들은 裨딩面에서 基板에 垂直된 75kg의 張力을 견디어낸다. 熱 필스裨딩은 어느程度의 汚染物이 있어도 滿足스럽게 結合시키준다. 0.2mil의 KMER을 통한 裨딩檢査에서 裨딩領域은 50%줄고 5kg의 張力을 이겨낸다.

裨導線式은 導線이 보여 觀測이 容易하다는點, 有機物 또는 無機物의 基板에 얹어 놓거나 제쳐 놓고 裨딩시킬수 있는 利點이 있다. 確立된 裨딩方式으로 裨導線을 裨딩시킬수 있으나 어떤方式은 基板物質의 制限을 받는다. 熱 필스 裨딩은 興味있는 基板物質의 흔적에 裨導線을 裨딩시킬수 있고 比較的 汚染物에 無感覺하며 裨딩餘裕가 넓다.

LID(leadless inverted device)

複雜한 하이브리드 超小型回路의 成功的인 組立은 特殊素子가 薄膜 또는 厚膜에 附着되기 前에 半導體器具가 여러번 處理됨이 必要하다. 이러한 必要性은 새로운 回路組立과 半導體積載技術을 選擇함에 있어서 크기, 生産價, 複雜度에서 最大의 融通性을 갖게 하였다. 여기에서는 이 새로운 積載技術과 現況 및 展望을 보기로 한다.

하이브리드回路에서의 半導體用磁器또는 다른 型의 캐리어의 使用은 몇해동안 LID를 發展하게 하였다(그림9). 이는 運搬, 檢査, 필름回路網위의 終端이 可能하도록 “핸들”을 半導體칩에 附着시키는 아이디어에서 비롯했다. 다음으로 이

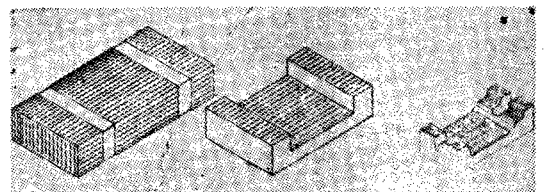


그림9 半導體用 磁器캐리어, LID前의것 LID캐리어

론바 U채널이 나타났는데 U채널이 平面채널에 비해 優秀한點은 金屬部가 垂直面에 있기 때문에 所要 基板面積이 적어지는 點이다. 이形態의 트랜지스터 積載는 아직도 몇개의 導線뾰드를 必要로 한다. 채널 캐리어의 뒤집힌部分은 導線없이 終端될수 있는 點에서 便利하다. 이렇게 하여 LID가 빛을 보게 된것이다. LID는 95% 以上이 알루미늄이나 다이아 導線의 附着, 필름 回路網에 終端을 위한 金屬面을 갖고 있다.

金屬部는 特殊機能을 實現하도록 選定된 連續的으로 놓여진層으로 構成되어 있다. 첫번째層은 강한 뾰드를 이루도록 選擇되어 있고 뾰드後의 뾰에 떨어지지 않도록 되어있다. 두번째層은 酸化抵抗物로서 뾰이 可能하고 첫번째層과 合金되어질수 있다.

몇가지 金屬의 組合이 可能한데 첫層은 Ta, Ti, Zr일수 있고 두번째는 Au, Ag, Pt 등이 必要에 따라 選擇되어진다.

LID는 標準技術을 써서 組立한다. 즉 AuSi 共融合金은 磁器캐리어에 다이 뾰뾰時 使用되고 熱壓搾뾰뾰는 베이스와 에미터端子를 該當패드에 連結하는데 쓰인다. 部分處理를 最小로 하기 위해 LID의 스트립(strip)이 現在 生産되고 있다 (그림10) 또한 어레이(array)의 使用도 可能하다(그림11).

LID의 概念은 하이브리드 초小型回路의 組立에 몇가지 利點을 提示한다. 線形電子工學에서 는 트랜지스터가 낮은 信號레벨에서 整合되어야 하는데 接觸抵抗等の 檢査問題는 重要因子가 된

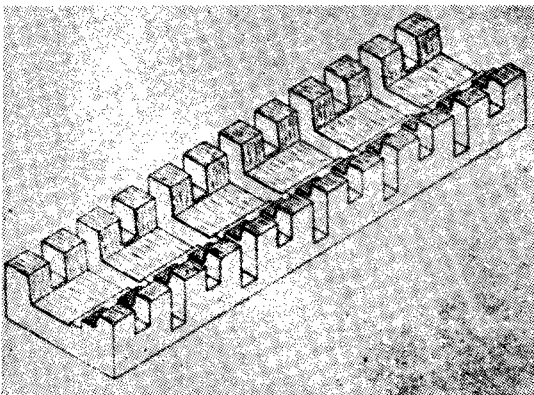


그림10 LID캐리어의 스트립

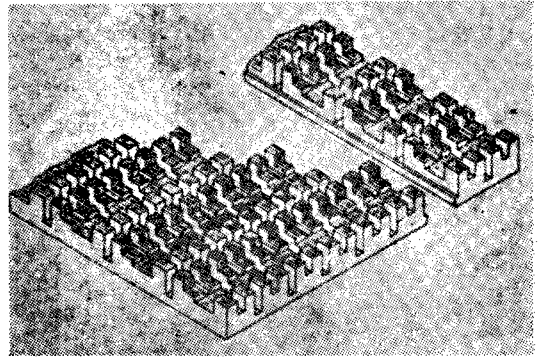


그림11 LID캐리어의 어레이

다. 이러한 경우 LID는 必要한 周波數, 雜音 등의 檢査에 充分한 面積을 주는 利點을 提示한다 또한 LID는 β 와 같은 特性에 있어서 變化없이 필름回路網에 附着시키는데 適當한 長點도 있다.

LID는 뾰이나 超音波鎔接의 兩方法에 의하여 필름回路網에 附着시킬수 있다. 熱을 使用하는 方法을 써서 能動回路網에 素子들을 附着시키려 할때 素子全體가 附着될때까지 基板은 若干의 上昇된 溫度를 維持하게 된다. 附着될 콤포넌트의 數가 增加함에 따라 基板이 加熱되는 時間은 길어진다. 結果的으로 多數의 콤포넌트의 特性이 時間과 熱의 函數로 變化하게 된다. LID는 加熱 時間을 짧게하는 利點이 있다. LID는 基板위 指定된 자리에 位置하게 되고 加熱期間(보통10, 20 秒)동안 包含된 數에 關係없이 全器具들의 뾰이 된다. 超音波는 通用되어지고 있는 또하나의 方法으로 LID에 매우 適合하다.

LID는 하이브리드回路 技術用으로 使用되는 다른 콤포넌트에 比하여 많은 長點들을 갖고 있다.

이 長點들의 適正한 理解가 보다 더 까다로운 回路, 보다 더 複雜한 裝置, LSI등의 製作能率을 높일수 있게 될것이다. 이러한 長點때문에 LID는 하이브리드技術에 앞으로 몇年동안 使用하게 될것으로 豫測된다.