

TRANSISTOR 에 依한 高速度計數回路에 關하여

鄭 萬 永 金 惠 鎮

1. 序 論

工業計測分野에 對한 計數技術은 最近刻期的인 發展을 거두고있다. 計數化된 計測器는 測定精度에 있어서 個人差나 誤讀이 없으므로 過去의 눈금式의 計測方法은 이로 代置되어 갈것인데 그計測 可能的인 速度에 있어서 從來의 眞空管보다 Transistor 式이 되면 훨씬 高速度까지도 計數가 쉽게되고 裝置 및 計數表示用消費電力도 改良되어가고있다. 이러한것이 되므로서 높은 周波數測定, 짧은 時間測定은 勿論이고 電氣的인 振幅의 크기를 Analog to Digital 變換器로서 精密度가 높은 計測을 可能하게 하고 特別히 放射能 測定에 있어서 從來의 것보다 더 高速度되므로서 放射能의 完全한 性質을 把握할 수 있을 것이다. 그것은 1 Curie의 放射能이 3.7×10^{10} dps의 崩壞數를 갖고 있으나 現在는 約 2.8×10^7 cps 程度의 計測이 可能할 따름이다. 따라서 計測速度를 더 向上시키므로서 強한 放射能計測도 可能하게 된다. 이러한 高速度計數問題의 解決을 하기 위하여 Transistor 回路로서 두가지面으로 追究되고 있다. 그하나는 高速度用 Transistor 自體의 開發이며 또 하나는 回路的인 改良研究이다. 여기서는 後者에 關해서만 生覺하고, 거기에 適合한 Transistor 를 얻었을때의 設計基準과 基本的인 實驗結果에 關해서 論하기로한다.

2. TRANSISTOR에 依한 計數回路의 高速化限界

計數回路에 Transistor 를 使用하면 眞空管의 경우보다 더 높은 周波數에 까지 動作이 可能하나 動作할 수 있는 最高周波數에는 限界가 있다. 이 限界는 Transistor 自體의 物理的 構造에 依하여 定해지는 것으로서

原子力研究所電子工學研究室

collector-base 및 emitter-base junction의 諸 parameters 即 junction capacitance, junction resistance, base lead resistance 및 base幅等에 依해서 解析的으로 表示될 수 있다.

Transistor 를 saturated switching circuit 에 使用할 때의 switching time response는 small signal parameter 로서 表示될 수 있으므로 그것에 依하여 switching time 短縮의 限界를 解析할 수 있다. switching time 을 먼저 成分別로보면 delay time (Td), rise time (Tr), storage time (Ts) 및 fall time (Tf) 으로 나뉘지고 이들을 다시 Transistor 의 small signal parameter 로서 表示하면 다음과 같이된다.

$$Tr = \frac{1}{\omega_{\beta U}} \ln \left[\frac{I_{B1}}{I_{B1} \cdot \frac{0.9 I_{cs}}{\beta_N}} \right] \dots\dots\dots(1)$$

$$Td = \frac{1}{\gamma} \ln \left[\frac{I_{B1}}{I_{cs}} \cdot \frac{\beta_N \omega_{\beta N}}{\gamma} \right] \dots\dots\dots(2)$$

$$Ts = \frac{1}{\gamma} \ln \left[\frac{I_{B1} + I_{B2}}{I_{B2} + \frac{I_{cs}}{\beta_N}} \right] \dots\dots\dots(3)$$

$$Tf = \frac{1}{\omega_{\beta N}} \ln \left[\frac{I_{cs} - I_{B2}\beta_N}{0.1 I_{cs} - I_{B2}\beta_N} \right] \dots\dots\dots(4)$$

여기서

$\omega_{\beta N} = (1 - \alpha_N)\omega_N =$ radian β -cutoff frequency

$I_{B1} =$ turn-on base current

$I_{B2} =$ turn-off base current

$\beta_N =$ normal forward current gain

$I_{cs} =$ saturated collector current.

$$\frac{1}{\gamma} = \frac{\omega_N + \omega_I}{\omega_N \omega_I (1 - \alpha_N \alpha_I)} = \text{storage time constant}$$

$\omega_N =$ normal radian α -cutoff frequency

$\omega_I =$ inverted radian α -cutoff frequency

$\alpha_N = \text{normal } \alpha,$

$\alpha_I = \text{inverted } \alpha$

(1) (2) (3) (3) (4) 式들은 모두 common-emitter circuit 에 關한것들로서 common-base circuit 나 common-collector circuit 때에는 또 달라진다. 윗式에서 I_{B2} 는 I_{B1} 과 反對의 符號를 갖는것이 普通이다. (1) (2) (3) (4) 式에서 rise time constant $\frac{1}{\omega_{\beta N}}$ 및 storage time constant $\frac{1}{\tau}$ 은 外部回路에 關係없이 Transistor 自體의 構造에 依하여 決定되며, logarithmic factor 는 주로 外部回路에 依해서 左右되는것이다. 지금 가령 turn-on base current I_{B1} 이 겨우 飽和시킬 程度라면

$$\beta_N I_{B1} = I_{cs} \dots\dots\dots(5)$$

따라서 rise time 은

$$Tr = \frac{2.3}{\omega_{\beta N}} \dots\dots\dots(6)$$

으로 되어 radian β -cutoff frequency 에 反比例하는 關係가 있음을 알 수 있다.

또 $\beta_N I_{B2} = -I_{cs}$ 일때

$$Tr = \frac{0.6}{\omega_{\beta N}} \dots\dots\dots(7)$$

(6) (7) 式에서 보는 바와같이 빠른 rise time 및 fal1 time 특성을 얻기 爲해서는 β -cutoff frequency 가 높아야 함을 알 수 있다. 그리고 이 β -cutoff frequency 는 (8) 式과 같이 주어짐으로 emitter-base junction 의 resistance 및 capacitance 가 可能한限 적어야 $\omega_{\beta N}$ 이 커짐을 알 수 있다.

$$\omega_{\beta N} = \frac{1}{\tau b'e C} \dots\dots\dots(8)$$

(8) 式에서 total capacitance C 는

$$C = C_T + C_b'e + C_b'c \dots\dots\dots(9)$$

(8) (9) 式의 各 resistance 및 capacitance 들은 Fig 1 의 hybrid-pi model 에 圖示되어 있다

여기서

- $r_b'e = \text{emitter-base junction resistance}$
- $C_b'e = \text{diffusion capacitance}$
- $C_b'c = \text{collector-base junction capacitance}$
- $C_T = \text{emitter-base transition capacitance}$

collector-base junction capacitance 는 주로 depletion layer capacitance 임으로 이 두 가지는 같은 것으로 부르기도 한다. deffused base transistor 에서는 emitter-base transition capacitance C_T 는 collector-base capacitance 보다 크거나 大略같다. 그러나 diffusion capacitance $C_b'e$ 는 $C_b'c$ 나 C_T 보다도 恒常 훨씬 큰 값을 가지고 있어 (9) 式의 C 는 주로 $C_b'e$ 에 依해서 左

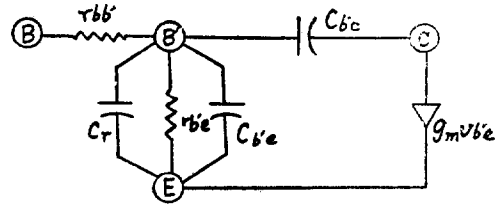


Fig. 1 HYBRID-PI MODEL

右된다. 그런데 이 capacitance $C_b'e$ 는 base width W , 絶對溫度 T , 및 hole density p 로서 나타내던

$$C_b'e = \frac{Wq^2p}{2kT} \dots\dots\dots(10)$$

$$\text{또는 } C_b'e = \frac{W^2}{2D\tau_e} \dots\dots\dots(11)$$

이式에서 τ_e 는 Transistor 의 basic model 에서의 emitter resistance 이고, D 는 diffusion constant 이다.

β -cutoff frequency 에 영향을 주는 또 하나의 要素인 emitter-base junction resistance $r_b'e$ 를 亦是 式과 같은 方法으로 表示하면

$$r_b'e = \left(\frac{1}{1-\alpha} \right) \frac{WkT}{q^2Dp} \dots\dots\dots(12)$$

$$\text{또는 } r_b'e = \frac{\tau_e}{1-\alpha} \dots\dots\dots(13)$$

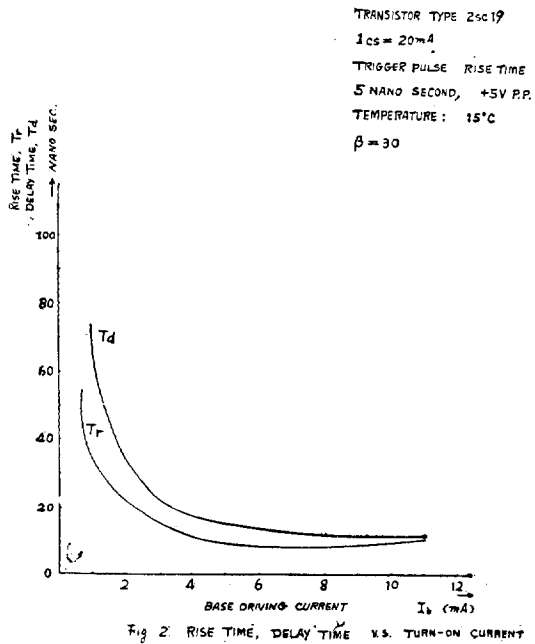
(10) 式과 (12) 式에서 $C_b'e$ 및 $r_b'e$ 가 적은 값을 갖기 爲해서는 base width W 가 적어야 함을 알 수 있다. grown junction 이나 alloy junction transistor 에서는 이 W 를 極히 적게 한다는 것이 實際 技術적으로 困難함으로 最近 새로이 登場한 技術 即 diffused base transistor, planar transistor 等에 依하여 매우 적은 W 를 갖는 Transistor 가 製作되고 있어 이들을 使用하면 相當히 높은 周波數에서 까지 計數回路를 動作시킬 수 있게된다. 最近 small signal transistor 로서 gain-band-width product 가 10×10^9 cps 인것들이 製作에 成功되었고 2×10^9 cps 의 Transistor 들은 이미 量產 段階에 들어가 있다고 한다.

3. 基本 Flip Flop 回路의 設計基準

前節에서는 高速화된 計數回路內에 있어서 Transistor 自體의 構造가 switching time 에 미치는 영향을 論議하였으나 이는 어디까지나 Transistor 製作者의 技術에 屬하는 問題이며 回路設計者가 左右할수 있는 범주에서 벗어나는 일이다.

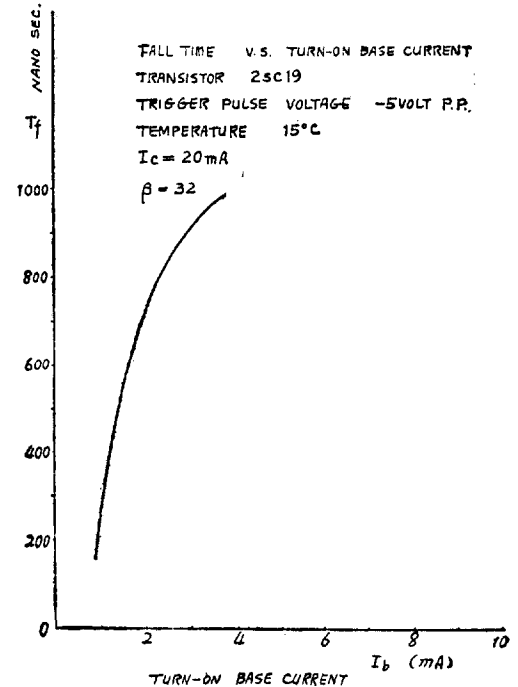
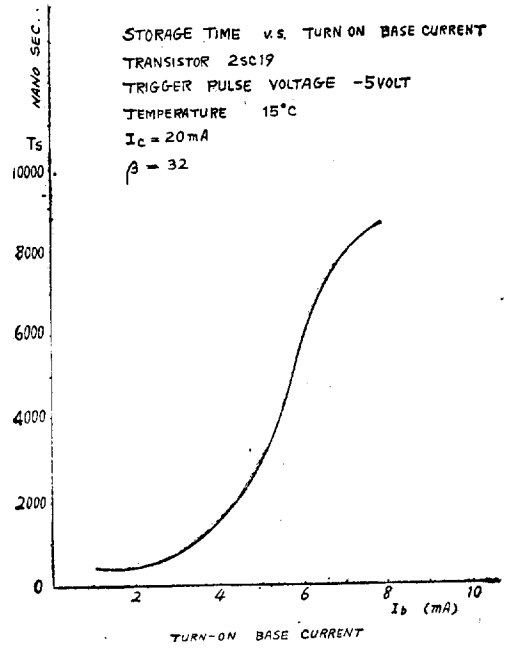
Transistor를 saturated switching circuit에 사용할 때의 switching time의 諸關係式 (1), (2), (3), (4)에서 logarithmic factor들은 transistor自體와는 別個로 外部回路條件에 依해서 決定되는 量들이다. 即 빠른 switching time을 얻는 計數回路를 設計하기爲해서는 switching time constant들이 작은 Transistor를 使用해야 함은 勿論이거나와 saturated collector current, turn-on 및 turn-off base current 들도 switching time에 相當한 影響을 주기 때문에 이들의 값 選擇에 있어서 가장 短縮된 switching time을 얻을 수 있는 最適值를 選擇함이 重要한 일이다. 前記 base current 및 collector current와 switching time과의 關係를 좀더 具體的으로 考察해보면 다음과 같다.

即 turn-on base current가 Transistors를 飽和시킬 수 있는 값을 超過하여 더 增加하면 rise time 및 delay time은 初期엔 急한 減少를한 後 漸次的으로 一定한 값에 到達하게 된다. 그 한 예를 fig2에 圖示한다.



다음 storage time 및 fall time의 turn-on base current와의 關係를 보면 Fig 3 및 Fig 4에 例示한바와 같이 初期엔 急激한 上昇을 보이고 漸次的으로 어떤 一定值에 到達한다. 이와같이 turn-on base current의 增加에 따라 rise time, delay time은 減少하고 storage time, fall time은 增加하는 相反된 現象이 나타나므로 base driving current를 決定할 때에는 그

變化되는 값이 더 많은 storage time 및 fall time을 적게하는 方向으로 決定해야 할 것이다.



다음 turn-off base current의 변화에 對한 storage time의 變化를 보면 Fig 5에 例示한 바와같이 turn-off base current의 增加에 따라 storage time은 初期엔 對數函數의으로 急激한 減少를 보이고 漸次 一定한 값의 宛만하게 接近함을 알 수 있다. 따라서 回路設計時에는 turn-off base current의 큰 값이 要求된다.

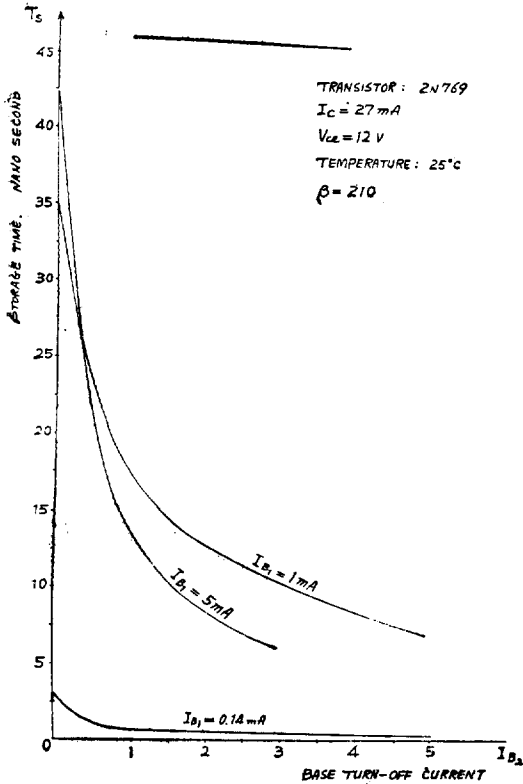


Fig. 5 STORAGE TIME VS. BASE TURN-OFF CURRENT

다음에 saturated collector current의 變化에 依한 諸 switching time의 變化하는 모양을 보면 Fig 6에 例示한바와 같이 各 switching time이 saturated collector current의 增加와 함께 減少함을 볼 수 있으므로 高速計數回路 設計에 있어서는 되도록 큰 collector current로 動作시키는 것이 有利하지만 이와같은 高速度用 mesa transistor들은 許容 損失이 一般의으로 적으므로 이에 依하여 自然히 制限을 받게 된다.

지금까지는 common emitter switching circuit에 關해서만 論議되어 왔으나 common base나 common collector 回路를 使用할 때에는 switching time 特性도 또한 多少間 달라진다. 例컨데 common emitter 回路의 rise time은 common base 回路에서의 그것보다! 적은 것이 普通이다.

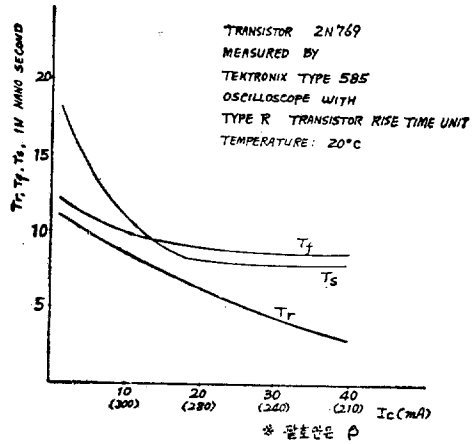


Fig. 6 RISE TIME, FALL TIME, STORAGE TIME VS COLLECTOR CURRENT

saturated flip-flop 設計에 있어서 또 한 가지 特別히 考慮되어야 할 일은 current gain β 가 周波數의 上昇과 더불어 減少하는 事實이다. 即 low frequency current gain을 β_0 , β -cutoff frequency를 f_β 라고 하면 周波數 變化에 따른 β 의 變化는 아래와 같이 주어진다.

$$\beta = \frac{\beta_0}{1 + j \frac{f}{f_\beta}} \dots (14)$$

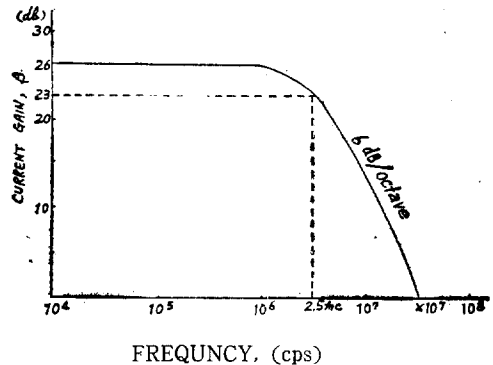


FIG. 7 GAIN-FREQUENCY CHARACTERISTICS TRANSISTOR 2SC19

(14) 式에서 보는 바와같이 動作周波數가 f_β 近處에 가까이 가면 β 는 low frequency 때의 값의 約 3db 떨어지고 그 以上の 높은 周波數에서는 currnt gain이 約 6db/octave의 比率로 減少함으로 (Fig 7 參照) 낮은 周波數에서는 飽和狀態로 動作하던 回路도 높은 周波數에선 非飽和狀態로 되어 버린다.

그러므로 β -cutoff frequency 보다 더 높은 周波數에서 flip-flop을 動作시킬려면 低下된 만큼의 current gain을 補償할 만큼 充分한 電流로 base를 drive 해야 한

다. 이러한 補償을 하기 爲해서는 動作周波數에서의 current gain 을 正確히 測定할 必要가 있다. 이 測定에는 GR-1607 A Transfer Function Bridge 가 適合하며 25~1500 mc 에서 連續的인 測定이 可能하다.

끝으로 낮은 pulse repetition frequency 에서 動作하는 flip-flop 設計에 一般的으로 適用되는 諸條件들도 모두 例外없이 high repetition frequency 에서도 適用됨은 再論을 要하지 않음으로 여기서는 省略한다.

Speed-up capacitor C 의 값은 너무 작으면 impedance 가 너무커서 f_{max} 가 낮아지고 또 反對로 너무 크면 charging time 이 길어져서 f_{max} 가 低下됨으로 使用될 Transistor 및 動作 最高周波數 f_{max} 에 依해서 最適值을 決定한다.

4. 基本的實驗의 結果

本節에서는 高速 switching 用인 Germanium mic-

roalloy diffused base transistor type 2N769 와 Silicon mesa transistor type 2SC19 에 關한 諸 switching time response 測定과 2N769 transistor 를 利用한 high speed flip-flop 을 製作하여 約 90 MC 의 높은 周波數에서 動作시킨 例를 記述하고자 한다. Transistor 2N769 는 emitter capacitance 가 3~6 PF, collector capacitance 가 1.5~3.5 PF 程度로 極히 적어서 高周波 特性이 매우 좋고 gain bandwidth product 는 100~900mc 의 높은 값을 가지고 있어 high speed switching 用으로 매우 適當하다. (Fig 8 參照)

saturated collector current 의 變化에 依한 switching time 의 變化는 Tektronix type 585 Oscilloscope 와 Type R Transistor rise time unit 를 使用하여 測定되었으며 그 結果는 Fig 6 에 圖示되어 있다. 여기에 附記하여 둘것은 이 測定에 使用된 Pulse Gener-

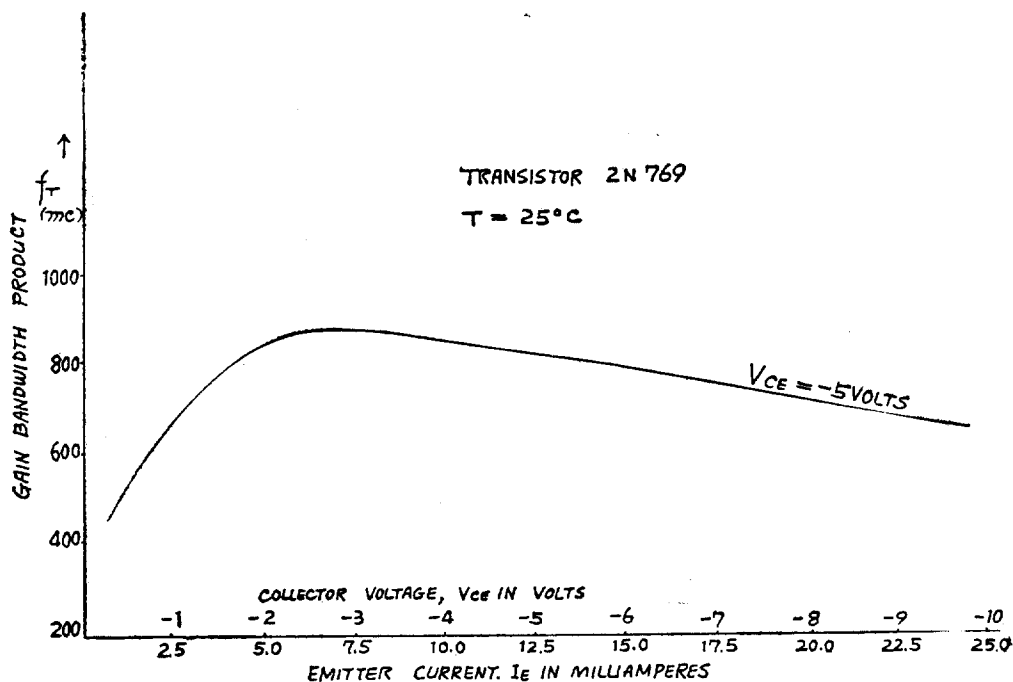


Fig. 8 f_T vs VOLTAGE AND CURRENT, GROUNDED EMITTER

ator 의 pulse output (type R transistor rise time unit 內에 裝着되어 있음) 의 rise time 이 約 5 nanosecond 이고, Oscilloscope 自體의 rise time 이 約 3.5 nanosecond 임으로 이들에 依한 影響을 考慮하면 實際의 2N769 만의 rise time 은 Fig 6 에 나타난 것보다 相當히 적을 것으로 본다.

2SC19 Transistor 의 switching time 對 base dri-

ving current 特性도 같은 方法으로 測定되었으며 그 結果는 Fig 2, Fig 3, 및 Fig 4, 에 圖示되어 있다. 여기서도 試驗 pulse 의 switching time 및 Oscilloscope 의 switching time 에 包含되어 있음은 前과 같다.

2N769 transistor 의 normal alpha 의 값은 collector current 가 0.1 에서 100 mA 까지 變해도 0.991 에서 0.999 사이의 極히 작은 變化를 보이니 common emitter

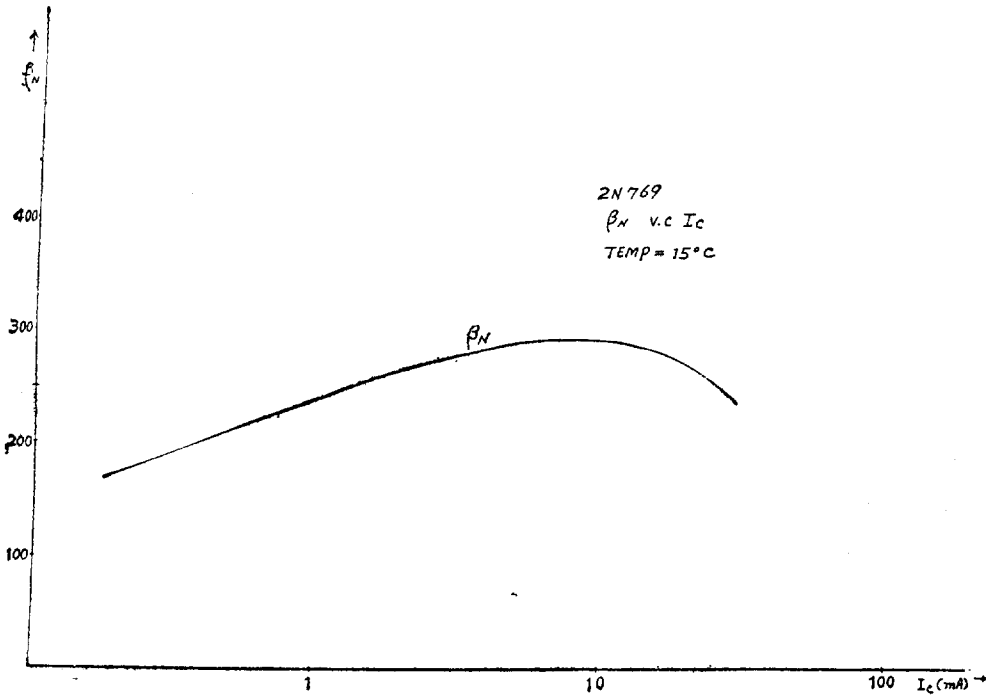


Fig. 9 NORMAL β , v.s COLLECTOR CURRENT OF TRANSISTOR 2N769

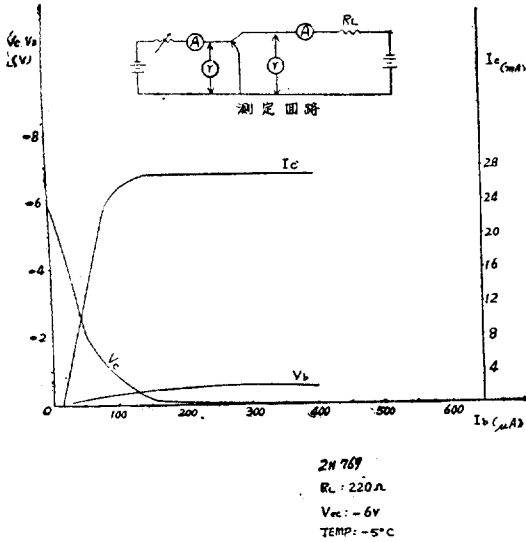


Fig 10 Common EMITTER 飽和特性

forward current gain 은 같은 collector current 變化에 對해서 150에서 約 300까지 變化한다. (Fig 9 參照)
 β 의 값이 이와같이 많은 變動을 함으로 saturated collector current 의 값 選定時에는 반드시 그에 따른 β 의 값을 測定하여 두어야 한다.

2N769 Transistor의 靜飽和特性을 測定한 結果가

Fig 10에 圖示되어 있다. 이로부터 飽和가 始作되는 點에서의 base voltage를 알수 있고 따라서 이 때의 base driving current도 이로부터 알게된다. Fig10에서 이 飽和點은 collector voltage curve와 base voltage curve가 交叉하는 點으로서 이 때의 飽和電流增幅率 β_s 는 아래와 같이 求해진다.

$$\beta_s = \frac{I_{cs}}{I_{bs}} = \frac{27 \text{ ma}}{0.135 \text{ ma}} = 200 \dots \dots \dots (15)^*$$

※ $I_{cs} = 27 \text{ ma}$ 로 하였음.

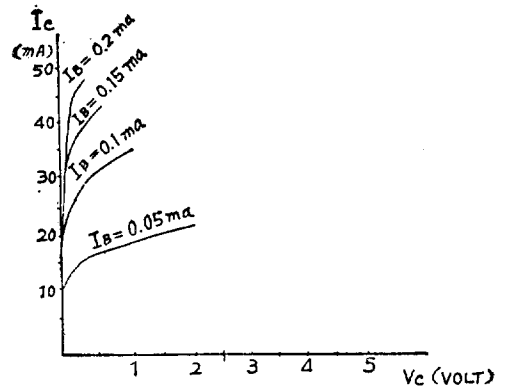


Fig. 11 V_c - I_c CHARACTERISTIC CURVE OF TRANSISTOR 2N769

Fig 11은 2N769 Transistor의 V_c - I_c 特性曲線인데

이로부터 求한 collector-emitter 間 飽和電壓 V_{CES} 는 0.2 Volt 이다. emitter-base 間 飽和電壓 V_{BES} 는 Fig 10 에서 V_b 曲線의 飽和值로서 求해지는데 이 두 값은 saturated flip-flop 設計에 必要한 값들로서 뒤에 利用 될 것이다. 求해진 V_{BES} 는 約 0.4 volt 이다.

flip-flop 設計에 있어 먼저 選定해야 할것은 saturated collector current 의 값이다. 이 값의 選定에 있어 가

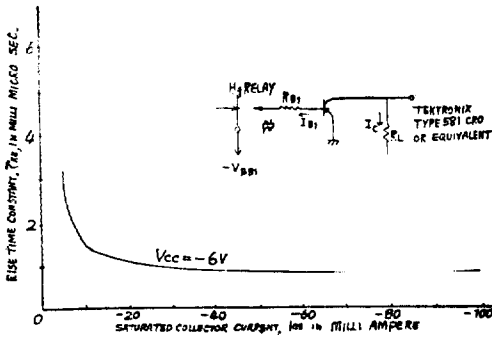


FIG.12. TYPICAL RISE TIME CONSTANT v.s SATURATED COLLECTOR CURRENT I_{cs}

current 를 18 mA 로 定했다. 따라서 이 때의 Transistor 의 消耗電力은 base driving current 를 1 mA 로 하면

$$P_t = V_{BES} I_B + V_{CES} I_C \dots \dots \dots (16)$$

$$= 0.4 \times 1 \times 0.2 + 18$$

$$= 0.4 + 4.6 = 4 \text{ mW}$$

로서 이 Transistor 의 最大許容損失인 35 mW 에 比하면 安全한 값이고 多少의 溫度上昇이 있어도 亦是 安全한 範圍內에서 動作하게 된다.

Load resistance R_L 은 約 6 volt 의 output 를 내기爲해서 330Ω 으로 擇했고 emitter resistance R_e 는 $V_{cc} = -12 \text{ volt}$ 로 하면

$$\frac{V_{cc}}{R_L + R_e} = I_c \dots \dots \dots (17)$$

에 依하여

$$\frac{12}{330 + R_e} = 18 \text{ mA} \dots \dots \dots (17)$$

$$R_e = 330 \Omega$$

이다.

Emitter Voltage V_E 는

$$V_E = I_{cs} R_e = -18 \times 0.33 = -6 \text{ Volt}$$

Turn-on collector Voltage V_{con} 은

$$V_{con} = V_E + V_{CES} = -6 - 0.2 = -6.2 \text{ Volt}$$

Turn-on base Voltage V_{Bon} 은

$$V_{Bon} = V_E + V_{BES} = -6 - 0.4 = -6.4 \text{ Volt.}$$

Turn-off base Voltage V_{Boff} 을 定함에 있어 2N769 Transistor 는 emitter-base junction 의 breakdown

장 密接한 關係를 가지고 있는 것은 switching time 으로서 그 關係曲線이 Fig 12 및 Fig 13 에 圖示되어 있다. 이 두 曲線에서 보면 rise time constant 및 fall time constant 가 saturated collector current 의 값인 約 20 mA 近處에서 부터 最小의 一定值를 維持하여 이 以上의 collector current 의 變化에 對해서는 거의 無關한 狀態를 보임으로 여기서는 saturated collector

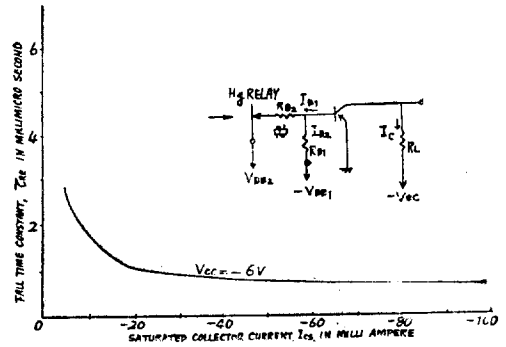


FIG.13. TYPICAL FALL TIME CONSTANT vs SATURATED COLLECTOR CURRENT. I_{cs}

voltage 가 2 Volt 임으로 이를 超過하지 않는 範圍의 값을 擇하여야 함으로 (實際에는 보다 더 安全하게 하기爲하여 兩 base 와 emitter 間에 diode SD 46 을 挿入하여 이 junction 에 過度한 reverse bias 가 걸리는 것을 防止하였다).

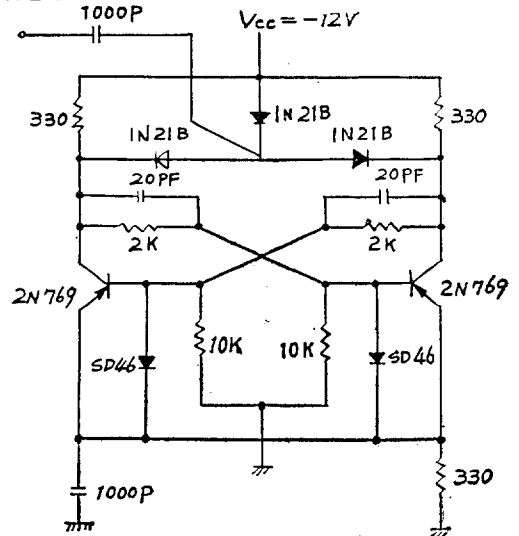


Fig. 14 90 mc FLIP-FLOP CIRCUIT

off-transistor 에 -0.8 V 의 reverse bias 를 걸여주기爲해서는

$V_{Boff} = -5.2 \text{ volt}$ 로 하면 다음 關係式을 利用하여 R_1 및 R_2 (Fig 14 參照)의 比를 求할 수 있다. 即

$$V_{B_{off}} = \frac{V_{Con} R_2}{R_1 + R_2} \dots\dots\dots(18)$$

이식에 의하여 $5.2 = \frac{6.2 R_2}{R_1 + R_2}$

$$\therefore R_2 = 5.2 R_1 \dots\dots\dots(19)$$

다음 90 mc 近處에서 27N69 Transistor의 current gain β 의 값이 10 程度까지 低下하므로 turn-on transistor를 飽和시키기 爲한 base driving current I_{BS} 는

$$I_{BS} = \frac{I_{cs}}{\beta_{min}} = \frac{18}{10} = 1.8 \text{ mA} \dots\dots\dots(20)$$

Turn-on transistor의 R_2 에 흐르는 電流 I_2 는

$$I_2 = \frac{V_{B_{on}}}{R_2} = \frac{6.4}{R_2} \dots\dots\dots(21)$$

이고, turn-off transistor에서 R_1 을 통해서 흐르는 電流 I_1 은

$$I_1 = \frac{V_{cc1} - V_{B_{on}}}{R_L + R_1} = \frac{12 - 6.4}{0.33 + R_1}$$

$$= \frac{5.6}{0.33 + R_1} \dots\dots\dots(22)$$

Turn-on base driving current $I_{B_{on}}$ 은

$$I_{B_{on}} = I_1 - I_2 \dots\dots\dots(23)$$

Transistor가 飽和되기 爲해서는

$$I_{B_{on}} \geq I_{BS} \dots\dots\dots(24)$$

를 滿足해야 함으로 (20), (21), (22) 式들을 (23) 式과

(24) 式에 代入하면

$$\frac{5.6}{0.33 + R_1} - \frac{6.4}{R_2} \geq 1.8 \text{ mA}$$

이 不等式을 整理하면

$$9.4 R_1^2 - 19.6 R_1 + 3.1 \leq 0 \dots\dots\dots(25)$$

(19) 式과 (25) 式을 풀면

$$R_1 \leq 2 \text{ K}\Omega$$

$$R_2 \leq 10.4 \text{ K}\Omega$$

speed-up capacitor c_1 의 값은 實驗的으로 10 PF에서 250 PF 사이의 여러 값을 調査한 中에서 20 PF가 가장 適當함을 發見하였고 emitter bypass condenser는 1000 PF로서 90 mc에서의 impedance는 約 2Ω 이다. 따라서 $R_E = 330 \Omega$ 를 by pass 하기에 充分하다. trigger 방식은 collector trigger가 high speed에서 性

能이 좋으므로 이를 擇했으며, steering diode를 거쳐 兩 collector에 trigger 하게 되어있다. 위에서 求한 諸 整數를 使用하여 製作된 flip-flop의 回路를 Fig 14에 圖示한다. 그의 input 및 output 波形은 Fig 15에 圖示하였다. trigger pulse로는 90 mega pps의 높은 repetition frequency를 갖는 pulse generator를 求得하기가 困難함으로 Sine wave로 直接 trigger하였는바 90 mc에서 sine wave의 rise time은 約 3.2 nanosec 가되므로 充分히 빠른 pulse로서 利用 될 수 있다.



(a)

88 mc trigger input signal



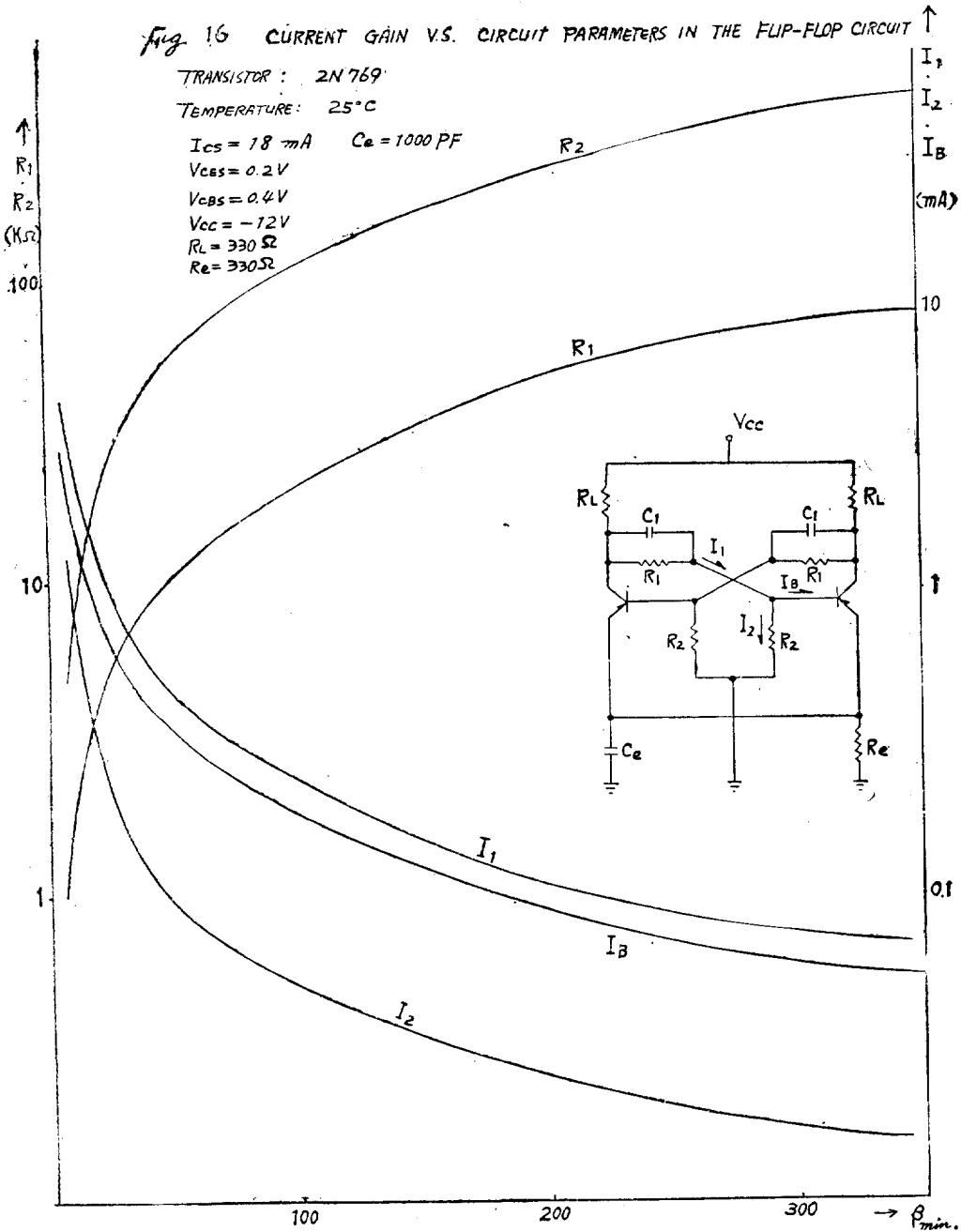
(b)

88 mc 때의 binary output.

FIG.15. 88 MC INPUT AND OUTPUT WAVE FORMS

끝으로 溫度 또는 周波數의 變化에 따른 current gain의 變化에 對해서 Transistor를 飽和시키기 爲한 base driving current와 R_1 , R_2 의 값을 複雜한 計算을 거치지 않고 直接 찾을수 있도록 한것이 Fig 16이다. 前節에서 記述한 바와 같은 理由로 base driving current를 saturated base current 보다 너무 過度하게 큰 값을 갖게 할 必要가 없음으로 動作시키려는 周波數에서의 β 의 값을 알면 그 때의 最適 base current值와 이에 따른 R_1 및 R_2 의 값을 이 graph에서 即時 찾을수 있다. 勿論 Fig 16은 2N769型 Transistor에 限한 것이고 또 saturated collector current는 18 mA로 했을 때의 諸定數임을 留意해야 한다.

Fig. 16 CURRENT GAIN V.S. CIRCUIT PARAMETERS IN THE FLIP-FLOP CIRCUIT



5. 結 論

트랜지스터에 의한 高速度 flip-flop 設計에 있어서 重要한것은 使用周波數, 溫度 및 collector current 에 의한 current gain 의 變動狀態를 正確히 測定하여야 만 飽和條件과 高速化의 條件을 滿足시키는 設計를 할

수 있다는 事實과 base driving current, saturated collector current 의 값들도 switching time 에 直接的인 영향을 미치고 있으므로 이 電流值의 適當한 選定與否는 flip-flop 의 最高動作周波數의 값에 많은 영향을 미쳐준다. 끝으로 또 보다더 高速度로 動作시킬 수 있는 flip-flop 를 製作하기 爲해서는 gain bandwidth

product 가 높은 트랜지스터를 使用해야 함은 勿論이다. 또 90 mc 近傍의 높은 周波數에서는 抵抗 및 capacitor 들의 特性이 顯著히 低下됨으로 모든 抵抗은 noninductive deposited carbon type 를 使用하고 capacitor 들은 ceramic 으로 使用할 必要가 있다. 또 線間의 stray capacity 를 적게 하기 위해 print 配線을 하면 flip-flop 의 高周波特性도 약간 改善된다.

(西紀 1963 年 3 月 9 日 接受)

References.

1. M.V. Joyce and K.K. Clarke: "Transistor Cir-

cuit Analysis" Addison-Wesley pub co.

2. J.J. Ebers and J.L. Moll: "Large-Signal Behavior of Junction Transistors." P 1761. proc. of I.R.E. Vol. 42, No 12, Dec 1954.
3. J.L.Moll: "Large-Signal Transient Response of Junction Transistors." P 1773 Proc. of I.R.E. Vol. 42. No 12, Dec 1954.
4. Philco Semiconductor data sheet
5. Fairchild Technical Articles and papers. TP. 13.