

# Band Pass Filter 를 활용한 전력 계통 PLL 제어기 설계에 관한 연구

김문수<sup>1</sup>, 이병국<sup>2</sup>

<sup>1</sup>성균관대학교 전자전기공학부 학부생

<sup>2</sup>성균관대학교 전자전기공학부 교수

moonsk99@g.skku.edu, bkleskku@skku.edu

## A Study on Power Grid PLL Controller Design Using Band Pass Filter

Moon Soo Kim<sup>1</sup>, Byoung Kuk Lee<sup>2</sup>

<sup>1</sup>School of Electronic and Electrical Engineering, Sungkyunkwan University

<sup>2</sup>School of Electronic and Electrical Engineering, Sungkyunkwan University

### 요 약

전력 계통의 Phase 를 제어하기 위해 산업에서 PLL(Phase Locked Loop)제어 시스템을 많이 사용한다. Phase 를 계산함에 있어 계통 전압에 왜곡 발생 시 PLL 을 통한 Phase 에 Noise 가 발생한다. 이를 줄이기 위해, 즉 특정 주파수 대역을 관찰하기 위해 BPF(Band Pass Filter)를 적용하여 PLL 제어기를 설계한 후, Filter 를 적용했을 때와 아닐 때의 위상 차 및 Noise 차이를 분석하여 어떤 경우가 성능적으로 우수한지 확인한다.

### 1. 서론

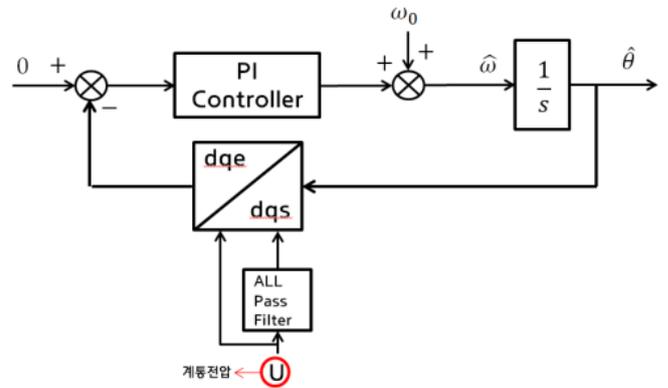
전력 시스템에서 안정적이고 효율적인 운영은 전력 공급의 핵심 과제 중 하나이다. 특히나 전력 변환 및 제어 시스템에서는 정확한 주파수 및 위상 제어가 요구된다. 이를 위해 위상 고정 루프(PLL)제어기는 전력 시스템에서 널리 사용되며, 고조파 제거와 주파수 추적에 중요한 역할을 한다.

본 연구에서는 PSIM 을 사용하여 고조파가 섞인 계통 전압 인가 시, PLL 제어기의 원리와 기존 방식의 문제점에 대해 살펴보고 BPF 를 적용한 PLL 을 기존의 PLL 제어기와 비교하여 그 효과를 검증한다.

### 2. 기존 방식의 PLL 제어기

(그림 1)은 APF(All Pass Filter)만을 사용한 PLL 제어기를 나타낸 것이다. 계통 전압은 1 차 성분(60Hz)에 고조파가 섞여 있기 때문에 왜곡이 발생하여 PLL 제어기를 통한 Phase 에 노이즈가 발생한다.

이를 방지하기 위해 BPF 를 사용하여 계통전압으로부터 1 차 성분 전압만을 추출한 후, PLL 제어를 통해 Phase 를 추정하여 기존 PLL 과 비교를 하여 어떤 방식이 성능적으로 우수한 지 확인한다.



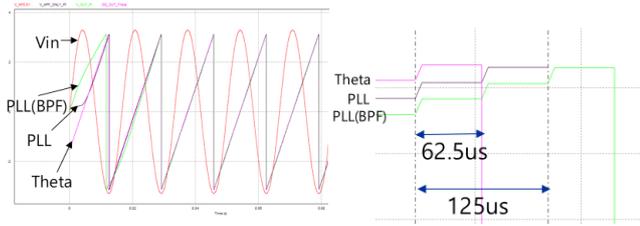
(그림 1) 기존 PLL

### 3. BPF 를 적용한 PLL 제어기 시뮬레이션



(그림 2) Band Pass Filter

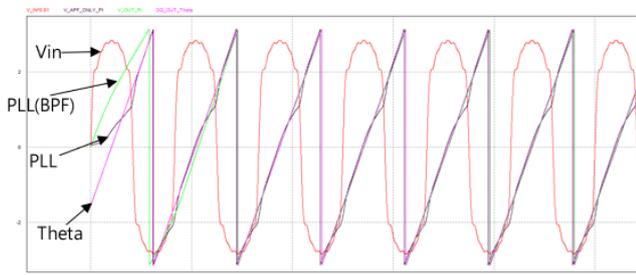
### 3.1.1 차 성분(60Hz) 인가



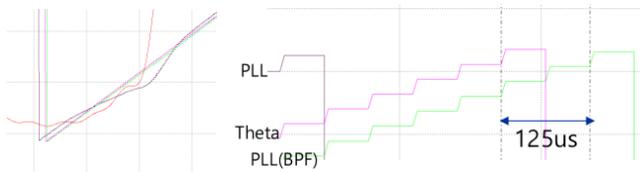
(그림 3) 1차 성분 인가 시 PLL 비교

1 차 성분만 인가되었을 경우 기존 PLL 은 약 62.5us 지연 발생, BPF 를 적용한 PLL(BPF)은 약 125us 지연이 발생함을 확인하였다.

### 3.2.1 차 성분 및 고조파 인가



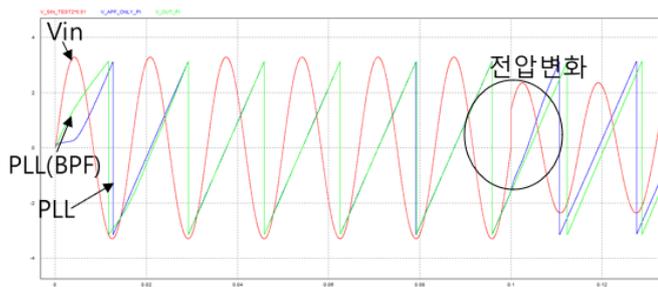
(그림 4) 1차 성분 및 고조파 인가 시 PLL 비교



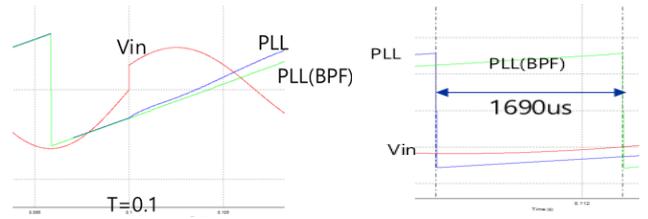
(그림 5) 1차 성분 및 고조파 인가 시 Phase

(그림 4)는 1 차 성분 및 고조파를 인가하였을 경우 PLL 제어 를 비교하였다. 기존 PLL 은 고조파가 추가 될 경우 Phase 추정이 불안정함을 (그림 5)를 통해 확인할 수 있다. 반면 BPF 를 적용한 PLL(BPF)은 60Hz 성분만 추출한 후 Phase 를 추정하므로 약 125us 의 지연이 발생하지만 Phase 를 안정적으로 추정한다.

### 3.3.1 차 성분 및 순간적인 전압 변화 인가

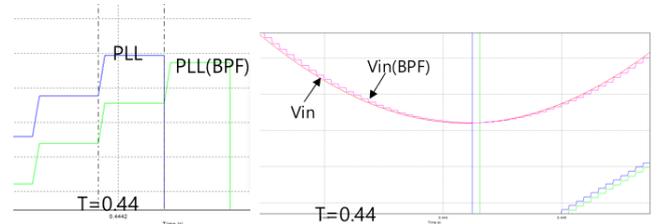


(그림 6) 1차 성분 및 순간적 전압 변화 인가 시 PLL 비교



(그림 7) 1차 성분 및 순간적 전압변화 인가 시 Phase

(그림 6)과 (그림 7)을 보면 순간적인 전압 변화가 일어나는 시점(0.1s) 직후 BPF 를 적용한 PLL(BPF)이 약 1690us 지연이 일어남을 확인할 수 있다. 이후 어느 정도 시간이 지난 후 원 상태로 Phase 추정을 하는지 확인한 결과는 다음과 같다.



(그림 8) 1차 성분 및 순간적 전압변화 인가 Phase

(그림 8)을 보면 BPF 를 적용한 PLL(BPF)이 Phase 추정을 하고 약 0.34s 가 지난 후, 기존과 같이 추정함을 확인하였다.

## 4. 결과

기존 방식의 PLL 제어기는 왜곡 파형을 인가하면 출력(Phase)에 왜곡이 발생하고 추정이 불안정해졌다. 하지만 BPF 를 사용하여 계통전압에서 1 차 성분만을 추출한 PLL(BPF)의 경우 일정한 딜레이는 발생하지만 1 차 성분 전압(60Hz)을 추출함으로써 기존 PLL 보다 정확한 Phase 추정이 가능하였다.

## 5. 결론

본 논문에서는 기존 PLL 제어 시스템의 왜곡 파형에 대한 불안정성을 개선시키고자 한다. 이를 위해 BPF 를 사용하여 고조파를 제거한 성분을 추출 후 Phase 추정을 하여 안정성을 높이도록 한다. 순간적인 전압변화의 경우, 약 0.34s 의 타이밍을 맞춘다면 실제 시스템에 적용할 수 있을 것이라 생각된다.

## ACKNOWLEDGMENT

이 논문은 정부(교육부-산업통상자원부)의 재원으로 한국산업기술진흥원의 지원을 받아 수행된 연구임 (P0022098, 2024 년 미래형자동차 기술융합혁신인재양성사업)

## 참고문헌

[1] F. M. Gardner, Phaselock Techniques, Jon Wiley & Sons, NJ, 2005.