

고주파수 구동 고전력밀도 아답터의 경부하 효율 개선을 위한 제어전략

주형익¹, 지상근*, 류동균*, 한상규†

국민대학교, Solu-M*

Control strategy for improving light load efficiency of high-frequency driven high power density adapter

Hyung-Ik Joo, Sang-keun Ji*, Dong-Kyun Ryu*, Sang-Kyoo Han†

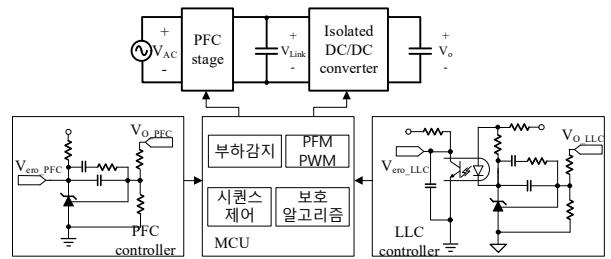
Power Electronics System Laboratory Kookmin Univ, Solu-M*

ABSTRACT

본 논문에서는 고주파수 구동 및 고전력밀도 아답터의 경부하 효율 개선을 위한 One Chip 디지털 통합제어 알고리즘을 제안한다. 제안 회로는 CRM PFC Boost 컨버터와 3-Level LLC 공진형 컨버터를 하나의 소형 MCU로 구성된 디지털 제어기를 사용함으로써 고주파수 구동을 가능케 하며. 주파수 제한 및 Burst mode로 구성된 알고리즘을 통해 높은 스위칭 주파수로 인해 발생하는 경부하 시 효율 개선을 통해 수동 소자와 제어단 부피 저감으로 고 전력밀도 달성을 가능하다. 최종적으로 제안 회로의 타당성 검증을 위하여 200W급 아답터의 전원회로를 위한 시작품을 제작하여 고찰된 실험결과를 제안한다.

1. 서론

최근 초소형 및 초고밀도 전원장치가 제품의 핵심기술로서 새롭게 부상하고 있으며, 시장경쟁력 확보를 위한 전원시스템의 저가격화와 제품의 부피 제한 등에 초점을 맞추어 많은 연구가 진행되고 있다. 이에 더하여 전원 공급장치의 효율에 대한 요구가 점점 높아지고 있음에 따라 효율에 대한 요구는 중부하뿐만 아니라 경부하에 초점을 맞춰지고 있고, 경부하 효율에 대한 여러 가지 연구 또한 활발히 이루어지고 있는 추세이다. 하지만 아날로그 전용 IC를 이용한 기존 전원장치의 경우 다소 낮은 최대 주파수 제한으로 인해 고주파수 구동의 한계로 부피 감소가 제한적이며, 경부하 효율 개선을 위해 부가 회로가 요구되므로 초소형 및 초고밀도 전원장치 개발에 한계를 갖는다. 상기 문제의 해결을 위한 방안으로써 최근 디지털 방식이 적용된 전력 시스템에 대한 연구가 활발히 이루어지고 있다. 하지만 기존 디지털 제어는 다양한 기능을 간단한 회로구성과 고주파수 구동 등 고성능을 얻을 수 있지만 빠른 스위칭 주파수에 대한 응답성을 갖는 고성능의 MCU(Micro Controller Unit)가 요구되며, 2차측에 위치한 MCU로 인해 신호전달을 위한 PT(Pulse transformer), CT(Current transformer)의 사용으로 고밀도화에 한계를 갖는다. 이러한 시스템 부피 축면의 한계뿐만 아니라 고주파수 구동의 경우 경부하 시 고주파수 스위칭 동작으로 인해 발생하는 과도한 스위칭 손실로 고효율 획득이 어렵다.^[1] 따라서 본 논문에서는 상기 문제점 극복을 위한 방안으로 초소형 및 초고밀도 전원장치에 적합한 아날로그와 디지털의 Hybrid 방식 통합 디지털 제어기와 이를 통한 전원장치의 낮은 스위칭 주파수와 간헐적인 스위칭



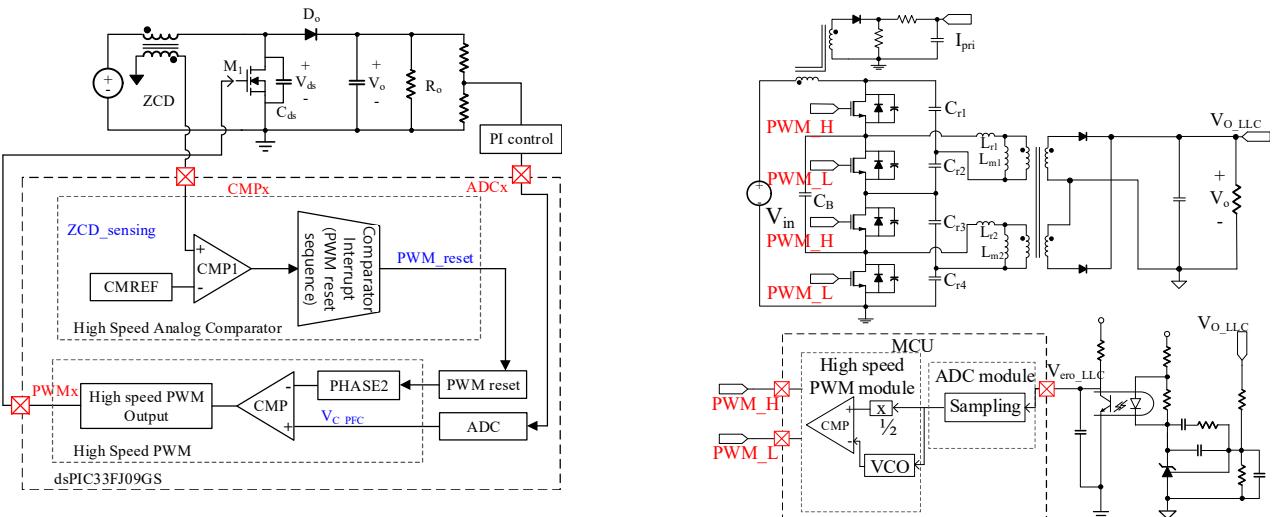
동작을 통해 경부하 시 우세했던 스위칭 손실을 감소시킴으로써 효율 개선이 가능한 알고리즘을 다음과 같이 제안한다.

2. 제안 Hybrid One Chip Digital 제어기

그림 1은 제안하는 고주파 및 고밀도에 적합한 Hybrid One chip 디지털 제어기를 도식화하였다. 제안 방식은 PFC와 DC/DC단의 2단 구조로 이루어진 아답터의 일정한 출력전압 제어를 위해 각각 아날로그 제어기를 사용하였으며, PWM 신호출력을 위한 VCO 역할과 동작 시퀀스 구현을 위해 소형 MCU를 복합적으로 사용하였다. 이러한 제안 방식은 아날로그 제어기를 사용함으로써 MCU의 연산량을 대폭 감소시켜 소형·저가의 MCU 사용으로도 고주파수 구동이 가능해 전원회로 소형화의 장점뿐만 아니라 별도의 비용 없이 동작 알고리즘 구현이 가능하다. 따라서 제안 디지털 제어기를 이용하여 경부하 효율 개선을 위한 알고리즘을 적은 비용으로 구현하였으며, 제안하는 Hybrid One chip 디지털 제어기의 동작과 경부하 시 효율 향상을 위한 알고리즘의 자세한 설명은 하기 제어기 동작 분석을 통해 제시한다.

2.1 CRM PFC 디지털 제어 및 경부하 동작 알고리즘

CRM PFC 컨버터는 On-time과 Off-time 조절을 통해 일정한 출력전압을 제어하며, 그림 2는 이를 위한 제안 Hybrid 방식의 디지털 제어 CRM PFC 컨버터의 제어부를 도식화하였다. 제안 방식은 아날로그 제어기를 통한 시비율(Duty) 조정으로 On-time을 결정하며, 인덕터 보조 권선을 통해 스위치의 전류가 0A가 되는 시점을 검출하는 ZCD(Zero current Detection)기법을 이용하여 Off-time을 결정한다. 그림 2와 같이 인덕터 보조 권선의 전압(V_{ZCD})을 MCU 내부 비교기에 인가하여 코딩을

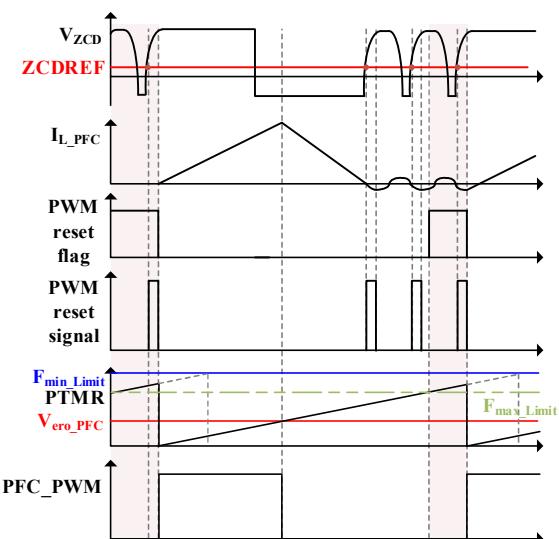


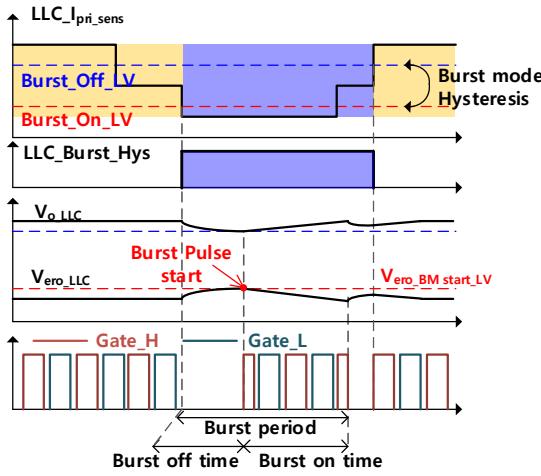
통해 설정한 비교 기준전압(CMREF)과 비교를 통해 발생하는 신호의 상승 엣지를 검출한다. 이 신호가 VCO(Voltage controlled oscillator)를 초기화하며 스위치의 Off time이 제어된다. 기존 아날로그 PFC 전용 IC의 경우 ZCD 지연시간과 최대 주파수 설정 기능이 서로 유기적인 영향을 받기 때문에 입력전압 변화에 따른 최대 주파수와 ZCD 지연시간 설정의 최적 설계가 어렵다. 하지만 제안 방식은 인덕터 보조 권선을 통한 ZCD 검출 시점 이후 MCU의 비교기를 통한 스위치의 턴 온 타이밍을 독립적으로 설정할 수 있어 입력전압과 상관없는 고정 된 ZCD time으로 영진류 스위칭 또는 Valley switching이 가능해 동작 주파수와 ZCD 지연시간 설계에 용이하다. 이러한 제어 원리에 부하의 변화에 따른 단계별 최대 주파수 제한을 더 하여 경부하 시 발생하는 과도한 스위칭 손실을 저감 할 수 있다. 아래 그림 3은 최대 주파수 제한을 통한 PFC의 경부하 동작의 주요과정을 도식화하였다. 경부하 조건 시 설정된 최대 주파수(F_{max_Limit})보다 높은 주기에서 PWM reset 신호를 활성화하는 Flag를 이용하여 보다 낮은 주기 이내에 발생 되는 PWM reset 신호를 무시할 수 있다. 이를 통해 최대 주파수(F_{max_Limit}) 제한이 가능하며, Flag 활성화 중 발생 된 PWM reset 신호를 통해 VCO가 초기화된다. 따라서 해당 모드

에서는 영진류 스위칭을 갖는 불연속 전도 모드로 동작하며, 부하의 정도에 따라 단계별 최대 주파수 설정을 통해 경부하 정도에 따른 효율 향상의 효과를 기대할 수 있다.

2.2 LLC 공진형 컨버터 디지털 제어 및 경부하 동작 알고리즘

그림 4는 제안 Hybrid 방식의 디지털 제어 3LV LLC 공진형 컨버터의 제어부를 도식화하였다. LLC 공진형 컨버터 또한 상기 PFC와 마찬가지로 2차측에 위치한 아날로그 제어기와 Opto-coupler를 통해 출력된 제어 명령(V_{ero_LLC})을 1차측의 MCU로 전달한다. 이에 인가된 명령은 VCO 역할을 하는 High speed PWM module을 통해 주파수 제어를 수행하며, 아날로그 제어기의 사용으로 연산량 부담을 감소시켜 소형 MCU만으로 고주파수 스위칭이 가능하다. 하지만 상기 PFC와 마찬가지로 경부하 시 높은 스위칭 주파수로 인한 효율저하가 발생하며, 이를 해결하기 위한 경부하 효율 개선 알고리즘으로 간헐적 스위칭을 통한 Burst mode 알고리즘을 적용하였고, 아래 그림 5에 주요과정을 도식화하였다. 우선 LLC 공진형 컨버터와 PFC단은 그림 4에 보이는 LLC 공진형 컨버터의 1차측 입력전류(I_{pri})를 통해 경부하 조건을 판별하며, MCU 내부에 설정된 Burst mode 시작 전압(Burst_on_LV)보다 낮을 때 Burst mode를 시작한다. 이때 경부하 동작의 안정성을 위해 Burst mode 종료 전압(Burst_Off_LV)을 설정하여 경부하 상황에 대한 Hysteresis를 적용하였다. 그림 5와 같이 1차측 입력전류(I_{pri})변화로 Burst mode가 시작되면 기존 PWM 신호는 중단되고 출력전압은 하강한다. 이때 출력전압과 직접 연관된 제어 전압(V_{ero_LLC})이 상승하며, 출력전압 변동을 고려한 V_{ero_LLC} 의 상한선(Burst_start_Vero)에 도달하는 순간 Burst 케이트 신호를 출력하며 일정한 출력전압을 유지할 수 있다. Burst mode 케이트 신호는 홀수를 기준으로 High side 스위치의 PWM 신호로 시작되며, Burst mode가 시작되기 전 방전되어 있던 C_T 전압을 충전시켜 과도한 입력전류 상승을 방지하기 위함으로써 공진주파수의 약 2배의 주파수로 스위칭한다. 이와 마찬가지 원리로 마지막 스위칭 또한 Burst mode 종료 시 방전된 C_T 전압을 일정수준 충전을 위해 첫 번째 스위칭 신호와 같은 동작을 갖는다. 이러한 홀수 신호로 이루어진 Burst mode를 이용하여 LLC 컨버터의 경부하 효율 개선을 이룰 수 있으며, 이에 대한 실험결과는 다음 절에서 제시한다.



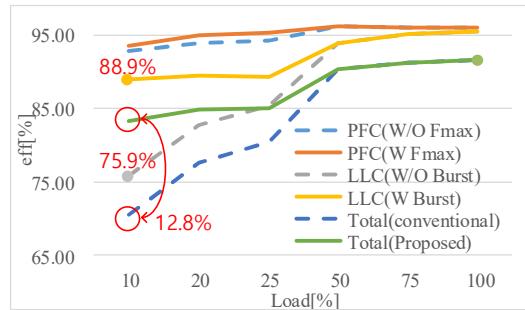
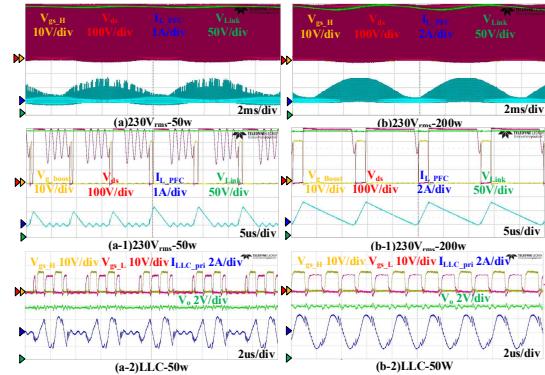


3. 실험결과

본 논문에서 제안한 통합 Hybrid One Chip Digital 제어기와 경부하 효율 개선 알고리즘의 타당성을 검증하기 위해 200W급 시작품을 제작하여 고찰된 실험결과를 제시한다. 실험 조건과 시작품 제작에 사용된 소자는 아래 표 1과 같으며, 입력전압 230V_{rms}에서 실험결과 주요파형은 그림 6을 통해 나타내었다. 그림 6(b,b-1,b-2)은 최대전력 200W에서 PFC단의 CRM동작을 통한 영진류 스위칭과 LLC 컨버터의 영진압 스위칭 동작을 확인하기 위한 스위치의 게이트 전압과 드레인-소스 전압, 인덕터 전류 및 트랜스포머의 1차측 전류를 보이며, 그림 6(a,a-1,a-2)는 경부하 효율 개선 알고리즘 검증을 위한 25% 부하 시 경부하 동작 주요파형을 보인다. 제안한 경부하 알고리즘을 통해 PFC의 경우 최대주파수 70kHz로 제한되어 불연속 전도모드로 동작하며, LLC 컨버터는 상기 홀수개의 신호로 이루어진 Burst mode를 통한 경부하 동작이 잘 이루어지고 있음을 확인할 수 있다. 그림 7은 입력전압 90V_{rms}에서 각 단의 부하 별 효율을 제시하며, 이를 위해 YOKOGAWA사의 파워미터와 Fluke사의 멀티미터를 이용하였으며, 최대 효율 91.6%, 경부하 시 약 12.8%의 효율 개선의 효과를 확인하였다.

4. 결론

본 논문에서는 고주파 및 고밀도 Adapter에 적합한 Hybrid One chip 디지털 통합제어 방식과 경부하 효율개선 알고리즘을 제안하였다. CRM PFC 컨버터와 3LV LLC 공진형 컨버터의 고주파수 구동으로 인해 요구되는 연산량을 아날로그 제어기로 대체하여 높은 스위칭 주파수를 갖는 2개의 컨버터를 하나의 소형·



저가의 MCU만을 통해 제어함으로써 제어단 부피 저감을 달성하였다. 또한, 경부하 조건에서 PFC Boost 컨버터와 3LV LLC 공진형 컨버터의 과도한 스위칭 주파수로 인해 경부하 효율 확보가 어려운 기존의 고주파 구동 Adapter와는 달리 제안 디지털 제어방식을 이용한 경부하 효율개선 알고리즘으로 최대 스위칭 주파수 제한과 Burst mode를 적용하여 기존대비 최대 약 12.8%의 효율 상승의 효과를 확인하였으며, 제안회로의 타당성 검증을 위해 200W급 시작품 제작을 통해 실험적으로 검증하였다. 따라서 본 논문에서 제안된 디지털 제어방식과 경부하 알고리즘은 고주파 및 고 전력밀도를 달성에 적합할 뿐만 아니라 제작 단가 절감에 의한 가격 경쟁력 확보, 효율 및 성능 개선을 통한 제품의 신뢰성 향상 등의 큰 효과를 기대할 수 있다.

이 논문은 (주)Solu-M의 연구지원과 산업통상자원부(MOTIE)와 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구되었음. (No. 2018201010650A)

참 고 문 헌

- [1] Jin-ho Choi, Dong-young Huh, Young-seok Kim, "The Improved Burst Mode in the Stand-by Operation of Power Supply," IEEE Applied Power Electronics Conference and Exposition (APEC'04), 2004.

시험 조건 및 사양	사용 소자		
V _{in}	90~264 V _{rms}	Boost FET	IPD65R190C7
V _{link}	390V _{dc}	LLC FET	BSC16DN25NS3
V _{out}	19.5V _{dc}	D _{Boost}	VS-20ETF06SPBF
P _{out}	200W	SR-FET	BSC061N08NS5
L _{boost}	206uH	MCU	dsPIC33FJ09GS302
L _{r LLC}	3.6uH		
L _{m LLC}	9uH		