

Switch loss 저감을 위한 단상인버터 Power Device 선정

이종욱, 이승주, 김학원, 조관열
 한국교통대학교 제어계측공학과 전력전자연구소

Select Power Device for Reduction of Switching loss In Single Phase Grid Connected Inverter

Jong-Uk Lee¹, Seung-Ju Lee¹, Hag-Wone Kim[†], and Kwan-Yuhl Cho¹
 Korea National University of Transportaion

ABSTRACT

본 논문에서는 Common-Mode Noise가 저감된 계통연계형 단상인버터의 파워소자선정에 따른 스위칭 손실 저감을 제안한다. 폴브리지 회로에서 상용전원 레퍼런스 주파수로 상보적인 스위칭 신호를 주는 PWM_1구간에는 비교적 천천히 스위칭하기 때문에 컨덕션 loss가 적은 IGBT를 사용하며, 보다 빠른 스위칭 주파수로 동작하는 PWM_2구간에서는 Switching loss가 적은 MOSFET을 사용하여 전체적인 스위치에서 발생하는 손실을 저감한다. [1]

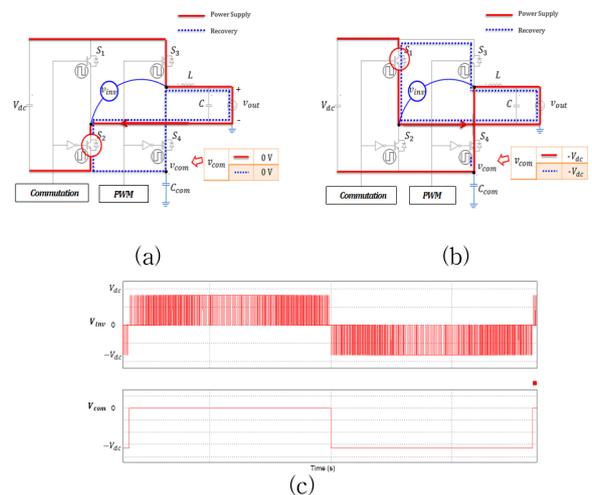
1, 서론

최근 산업용, 가정용, 의료용 등의 무 정전 전원공급 장치(UPS: Uninterruptible Power Supply) 시장이 증가함에 따라 저비용, 고효율의 인버터를 제작이 요구된다. 저비용, 고효율의 인버터를 제작하기 위해서는 인버터의 PWM방식과 파워 디바이스 선정이 중요하다. 주로 사용하는 Unipolar, Bipolar PWM을 하였을 경우, 스위칭시 잡음이 발생하게 된다. 잡음에는 Common Mode Noise와 Differential Mode Noise가 있다. 특히 공통 모드 전압(Common Mode Voltage 이하 CMV, v_{com})은 입력의 접지와 교류전압 중성점간에 전위차이로 발생된다.

$$i_{com} = C_{com} \frac{dv_{com}}{dt} \quad (1)$$

기존 스위칭 방법에서의 CMV는 스위치 주파수에 따라 변하게 되어 수식 (1)으로 인하여 공통모드 전류(Common Mode Current, 이하 CMC, i_{com})가 발생한다. CMC는 누설전류를 일으킴으로 시스템의 안정성을 떨어뜨리고, 시스템의 수명을 저감시킨다. 특히 태양광 전지의 수명을 떨어뜨린다고 알려져 있다. 또한 시스템의 계측오류를 유발시켜 제어시스템의 악영향을 주는 Electronic Magnetic Inference(EMI)을 일으키는 원인이 된다. 이를 해결하기 위해 논문[1]에서 CMV를 저감하는 방법을 제안하였다. 논문[1]의 PWM 스위칭 동작은 Fig 1,2와 같다.

따라서, 기존의 Unipolar 방식에서 PWM 주파수에 따른 CMV가 0, $-V_{dc}$ 으로 변하여 EMI의 영향을 미치는 문제점을 논문[1]에서는 Fig 1에서와 같은 스위칭 방식으로 CMV를 스위치 주파수와 관계없이 양의 구간에서 0V, 음의 구간에서



— V_{dc} 유지 시켜 문제를 해결하였다.

Fig.1

- (a) Switching method of current flow Positive interval
- (b) Switching method of current flow Negative interval
- (c) Switching voltage of (+), (-) phase and CMV

2. 본론

2.1 Power Devise 소자 선정 방법

상용 전원과 계통연계형 단상 인버터에서 정격전압, 정격전류, 스위칭 주파수를 고려하여 일반적으로 IGBT또는 MOSFET을 사용하게 된다. IGBT 소자를 사용 할 경우 Fig 2(a)과 같이 I_C 의 Tail current로 인해 큰 턴-오프 손실이 발생한다. 따라서 손실을 줄이기 위해 턴-오프 시간이 짧은 IGBT를 사용하지만 그에 따른 가격이 증가하게 되어 원가절감에 어려움이 있다. 기존 논문에서 스위치 턴-오프 시 ZVS, ZCS 동작을 해서 손실을 줄이는 방법을 제안하였다.[2] 이와 같은 방법은 출력의 품질을 저하 시키는 원인이 된다. IGBT를 MOSFET로 대체해서 사용할 경우, Fig 2(b)와 같이 Tail Current가 사라져서 스위칭 손실을 줄일 수 있지만 컨덕션 손실 부분에서 MOSFET의 R_{on} 이 크기 때문에 손실이 크게 발생하게 된다. 손실을 줄이기 위해 스위치 내압과 전류가 높고 R_{on} 저항이 작은 Sic-MOSFET을 사용할 경우 비용이 증가하게 된다. 따라서, Fig 3과 같이 상용 단상 전원의 레퍼런스인 60Hz로 턴 온-오프하는 상보적인 스위치 S_1, S_2 에서

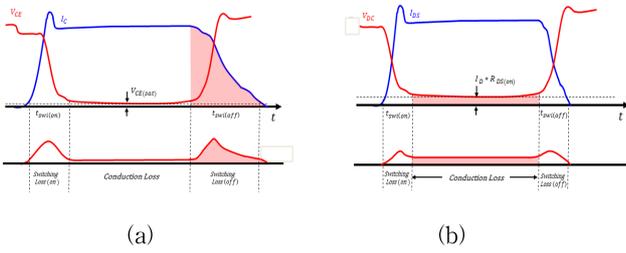


Fig.2 (a) Characteristic and switch loss of IGBT device
(b) Characteristic and switch loss of MOSFET device

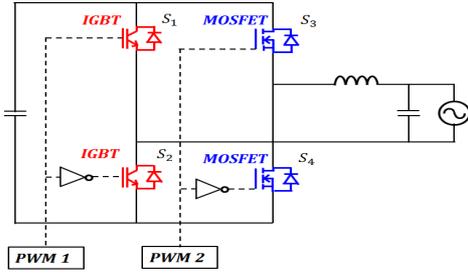


Fig.3 Power device position of full-bridge inverter

턴-오프 시간이 길어도 상관없는 PWM1 lag에 IGBT 소자를 사용한다. 반면, 상용 전원의 Live와 연결되어 높은 주파수로 구동되는 스위치 S_3, S_4 는 스위칭 손실의 저감이 중요하므로 MOSFET 소자를 사용하는 회로 소자 배치 방법을 제안한다.

TABLE I
SINGLE PHASE PWM INVERTER PARAMETERS

Item	Value	
DC Link Voltage	350[V]	
Grid Voltage	220 [$V_{r.m.s}$], 60[Hz]	
Rated Power	1[kW]	
Switching Frequency	PWM 1 = 60[Hz] PWM 2 = 15[kHz]	
Filter Inductor, ESR	1[mH], 0.8[Ω]	
Filter Capacitor	1.5[μ F]	
Parasitic Capacitance	1000[pF]	
IGBT	Trun-on Delay Time	32 [ns]
	Trun-off Delay Time	200 [ns]
	$V_{CE(sat)}$	1.5 [V]
MOSFET	Trun-on Delay Time	60 [ns]
	Trun-off Delay Time	32 [ns]
	$R_{DS(on)}$	185 [m Ω]

2.2 시뮬레이션

계통연계형 단상인버터에서 기존의 IGBT만 사용하였을 경우, 상용전원의 주파수로 PWM하는 lag는 컨덕션 손실이 적지만, 빠르게 스위칭 하는 lag에서 컨덕션 손실이 비교적 많이 생기기 때문에 전체적인 손실은 증가한다. 또한 MOSFET만 사용하였을 경우, R_{on} 저항으로 인한 손실이 생기게 된다. PSIM 시뮬레이션을 통하여 IGBT, MOSFET, 그리고 제안한 소자 배치에 의한 스위치의 손실을 스위칭 주파수에 따라 비교한 그래프이다. 손실 비교는 주파수 15 kHz, 30 kHz, 50 kHz, 100 kHz에서 컨덕션 손실과,

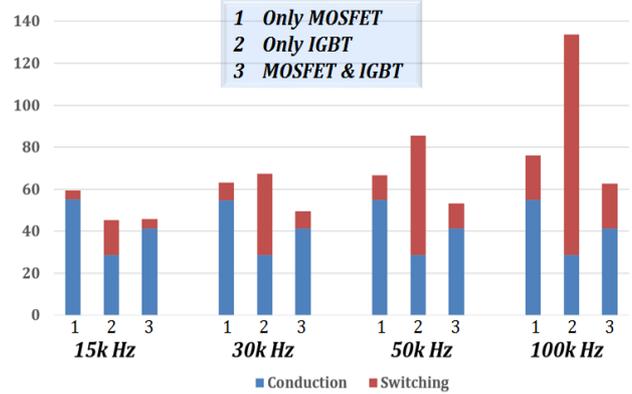


Fig.7 power loss analysis of switch according to switching frequency

스위칭손실을 비교하였다. 15kHz일 때는 IGBT 만 사용하였을 경우, 제안하는 소자 배치방법을 사용하였을 때 손실 차이가 별로 없지만 스위칭 주파수가 높아질수록 제안한 방식의 전체 손실이 기존 하나의 종류의 반도체 스위치를 사용한 방식에 비해 상대적으로 많이 작다. 제안하는 소자 배치방법에서 주파수가 커질 때 전체손실을 보면 컨덕션 손실은 거의 일정 하지만, 스위칭 손실이 증가하는 것을 알 수가 있다. 제안하는 방식은 높은 주파수로 동작하는 인버터 일수록 상대적으로 큰 손실 저감 효과를 얻을 수 있다. 주파수를 높임으로 얻을 수 있는 장점은 전류의 리플이 감소하므로 전류의 품질을 높일 수 있으며, 수동소자의 부품을 작게 하여 회로의 전력밀도를 높일 수 있다. 따라서 제안하는 방법의 소자 배치는 PWM 구간의 스위칭 주파수를 높여도 앞에서 언급 했듯이 공통모드 전압은 매우 작게 하여 EMI를 저감시킬 수 있을 뿐만 아니라 제안하는 소자 배치 구조로 손실을 크게 저감 시킬 수 있다.

3. 결론

본 논문에서는 계통연계형 단상 풀 브리지 인버터에서의 스위치 손실 저감을 위한 파워 소자 선정에 대해 제안하였다. 이를 시뮬레이션을 통하여 기존 Common Mode Noise가 저감된 PWM 방법에서 컨덕션 손실이 많이 발생하는 구간 PWM1에는 IGBT소자를 사용, 비교적 스위칭주파수가 높아 스위칭 손실이 많은 구간 PWM2에는 MOSFET을 사용하여 스위칭 주파수가 커질수록 효율이 MOSFET, IGBT만 사용하였을 경우 보다 좋다는 것을 확인함으로써 제안하는 스위칭 손실 저감 방법을 입증 하였다.

본 논문은 교육부의 재원인 한국연구재단의 지원(No.2013R1A1A4A01011487)을 받아 연구한 논문입니다.

참고 문헌

- [1] H. W. Kim, S. J. Lee, C. P. Hong, and K. Y. Cho, "A Switching method of single phase grid connected inverter for common mode noise reduction," *Journal of Power Electronics*, Vol. 21, No. 1, pp. 27-33, Feb. 2016.
- [2] H. Fujita, and H. Akagi, "Pulse density modulated power control of a 4kw, 450khz voltage source inverter for induction melting applications," *IEEE Transactions on Industry Applications*, Vol. 32, pp. 279-286, Mar/Apr. 1997.