

넓은 영전압 스위칭 범위와 작은 DC 오프셋 전류를 가지는 비대칭 하프-브릿지 컨버터

박무현, 연철오, 최재원, 문건우
KAIST

Wide-Range ZVS Asymmetric Half-Bridge Converter with Small DC Offset Current

Moo-Hyun Park, Cheol-O Yeon, Jae-Won Choi, Gun-Woo Moon
KAIST

ABSTRACT

본 논문에서는 넓은 영전압 스위칭 범위와 작은 DC 오프셋 전류를 가지는 비대칭 하프-브릿지 컨버터를 제안한다. 기존의 비대칭 하프-브릿지 컨버터는 설계 시 홀드업 시간 만족을 위하여 정상 상태에서 극심한 비대칭 동작을 하게 된다. 이는 변압기의 큰 DC 오프셋 전류, 비대칭 전류 스트레스 등의 문제를 야기하며 이로 인하여 전반적인 변환 효율이 감소하게 된다. 이러한 문제점들을 해결하기 위하여, 제안하는 컨버터는 정상 상태에서 비대칭 동작을 최소화하고 낮은 입력전압에서 추가 스위치를 동작시킴으로써 커뮤테이션 구간을 줄여 전압 이득을 높인다. 또한 추가 인덕턴스를 사용하여 영전압 스위칭 에너지를 키우고 추가 스위치의 내부 바디 다이오드를 이용하여 2차측 정류단의 전압 스트레스를 줄인다. 이를 통하여 높은 효율을 가지면서 작은 DC 오프셋 전류를 가지는 비대칭 하프-브릿지 컨버터를 제안하였으며, 500W의 프로토타입 컨버터를 제작하고 실험을 통해 이를 검증하였다.

1. 서 론

PC와 서버용 전원장치에서의 전력 소모가 크게 증가하는 추세에서, 80Plus level에서 볼 수 있듯이 전원장치 시장에서는 점점 더 고효율의 전원장치를 요구하고 있다. 특히, 위와 같은 전원장치들의 경우, 경 부하에서 동작하는 시간이 많기 때문에 최근에는 경 부하에서 높은 효율을 달성하는 컨버터가 많은 주목을 받고 있다. 그러나, PC 및 서버용 전원장치의 특성 상 홀드업 시간을 고려하여 설계해야 하기 때문에 정상 상태에서 최적의 효율을 달성하기 어렵다. 이 때, 홀드업 시간이란, 입력이 끊긴 후, 정보 저장을 위해 약 20m초 동안 출력 전압을 유지해야 하는 시간으로써 이 홀드업 시간을 만족하기 위해서 비대칭 하프-브릿지 컨버터는 넓은 입력 전압 범위를 커버해야 한다. 따라서 비대칭 하프-브릿지 컨버터는 정상 상태에서 비대칭 동작이 심해지게 된다. 특히 경 부하에서는 더욱 심한 비대칭 동작을 하며 이로 인해 효율은 더욱 낮아지게 된다. 효율 감소의 가장 큰 원인은 비대칭적인 동작으로 이는 변압기에 큰 DC 오프셋 전류를 발생시키고, 이로 인하여 변압기의 부피 및 철손이 커지게 된다. 또한 비대칭 동작으로 인하여 정류단 한쪽 다이오드의 전압 스트레스 및 스너버 손실을 증가시킨다. 특히 경 부하 시 한 쪽 스위치에 요구되는 영전압 스위칭 에너지가 부족하여, 스위칭 손실이 크게 발생한다.^[1]

경 부하 시 영전압 스위칭 범위를 늘이기 위하여 추가 인덕터와 클램핑 다이오드를 추가하여 영전압 스위칭 에너지를 키울 수 있지만 추가 인덕터로 인하여 커뮤테이션 구간이 늘

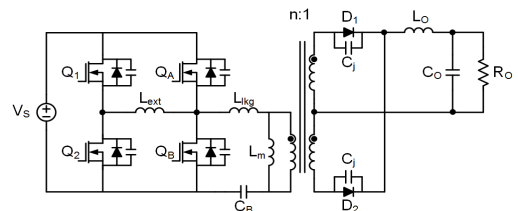


그림 2. 제안하는 비대칭 하프-브릿지 컨버터

어나 비대칭 동작이 더욱 심해지고 유효 시비율 또한 감소하게 된다. 따라서 동일한 출력 전압을 유지하기 위해서는 변압기의 턴비가 작아져야 하고, 이는 추가적인 스위치의 도통 손실을 야기한다. 따라서 스위칭 손실은 감소할 수 있으나 도통 손실의 증가를 야기하여 중 부하에서는 효율이 감소한다.

본 논문에서는 그림 1과 같이 인덕터와 클램프 스위치를 추가하여 영전압 스위칭 에너지를 키우는 동시에 변압기 턴비를 유지하고, 낮은 입력전압에서 부족한 전압 이득을 추가 스위치의 동작으로 커뮤테이션 구간을 줄여주어 얻을 수 있는 회로를 제안한다. 제안하는 컨버터는 기존의 비대칭 하프-브릿지 컨버터의 장점과 인덕터 및 클램핑 다이오드가 추가된 컨버터의 장점을 그대로 가져가면서 정상 상태 시 비대칭 동작을 최소화함으로써 전 부하 영역에서 높은 효율을 기대할 수 있다.

2. 제안하는 회로의 특징과 동작

2.1 회로의 구조와 특징

제안하는 회로는 그림 1처럼 외부 인덕터와 클램핑 스위치 2개가 추가되었다. 외부 인덕터로 인하여 영전압 스위칭 에너지를 키울 수 있고, 정상 상태에서는 Q_2 와 Q_3 만 동작하며, Q_1 와 Q_4 는 클램핑 소자로서 2차 측 정류단의 전압 스트레스를 낮춘다^[2]. 제안하는 회로는 정상 상태에서 Q_2 의 시비율을 0.5까지 증가시켜 거의 대칭적인 동작을 한다. 하지만 큰 인덕턴스로 인하여 유효 시비율이 작기 때문에 낮은 입력 범위를 커버하기 위해서는 Q_1 와 Q_4 를 동작시켜 추가 인덕터에 큰 전압을 인가하여 커뮤테이션 구간을 줄여준다. 이를 통하여 유효 시비율은 증가하게 되고, 전압 이득이 높아지게 된다.

2.2 회로의 동작 분석

정상 상태 동작 및 전반적인 회로의 동작은 클램핑 다이오드를 가지는 비대칭 하프-브릿지 컨버터와 동일하므로, 본 논문에서는 홀드업 상태에서 Q_1 와 Q_4 가 동작하여 커뮤테이션 구간이 감소하는 동작만 분석한다. 이는 그림 3의 Mode 4~6이며 Mode 6이 홀드업 시 실질적인 커뮤테이션 구간이다. 그림 2는 정상 상태, 그림 3은 홀드업 상태에서의 주요 파형이다.

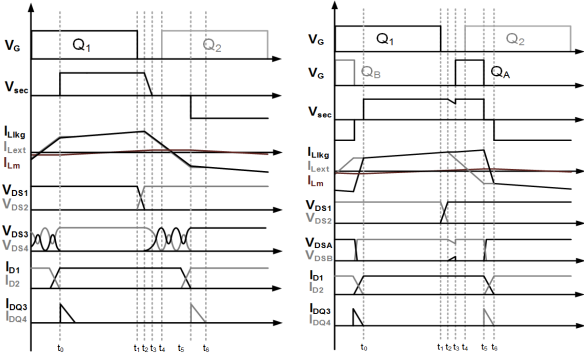


그림 3. 정상 상태 파형

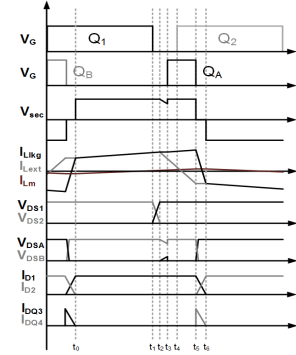


그림 4. 홀드업 상태 파형

Mode 4($t_3 \sim t_4$) Q_A 가 켜지고 V_{Lm} 이 증가하면서, V_{Lm}/n 이 2차측으로 전달된다. $V_{Left} - V_S$ 가 되어 I_{Left} 는 빠르게 감소하고, I_{Lkg} 는 양의 전압이 걸려 계속 증가한다.

Mode 5($t_4 \sim t_5$) Q_2 가 켜지고 I_{Left} 는 계속 감소하며 I_{Lkg} 도 계속 증가한다. 이 때, 추가 스위치의 동작으로 인하여 커뮤테이션 구간에서 파워링 구간으로 바뀌게 된다.

Mode 6($t_5 \sim t_6$) Q_A 가 꺼지고 V_{Left} 는 0이 되어 I_{Left} 가 유지된다. 커뮤테이션 구간에서는 V_{Lm} 이 0이기 때문에, $-V_{CB}$ 가 L_{kg} 에 인가되어 I_{Lkg} 가 빠르게 감소한다. 이 커뮤테이션 구간에서는 I_{Lkg} 만 감소시키기 때문에 커뮤테이션 구간이 매우 짧다. I_{Left} 와 I_{Lkg} 의 차이는 Q_B 의 내부 다이오드를 통해 흐르게 된다. 또한 이 동작으로 인하여 외부 인덕터가 공진에서 빠지게 되어 2차 측 정류단의 전압 스트레스가 감소한다.

2.3 전압 이득

$$V_O = \frac{2V_{in} D_{eff1} D_{eff2}}{n(D_{eff1} + D_{eff2})} \quad (1)$$

$$V_O = \frac{V_{in} D_{eff1}}{n} \quad (2)$$

비대칭 하프-브릿지 컨버터의 유효 시비율을 고려한 전압 이득은 (1)과 같고, Q_A 와 Q_B 가 동작하는 경우에는 (2)와 같이 유효 시비율에 비례하여 증가한다. 이 때, Q_B , Q_2 그리고 Q_A , Q_B 가 서로 대칭적으로 동작한다. Q_1 의 유효 시비율에 따른 비대칭 하프-브릿지 컨버터(AHB), 외부 인덕터를 가지는 비대칭 하프-브릿지 컨버터(AHBCLD), 제안하는 컨버터의 전압 이득 곡선은 그림 4에 나타내었다. 같은 전압 이득에서 제안하는 컨버터의 유효 시비율이 더 큰 것을 알 수 있으며, 이는 제안하는 컨버터가 좀 더 대칭성을 가지고 동작하는 것을 의미한다.

3. 실험 결과

제안하는 회로의 동작을 검증하기 위하여 320~400V 입력, 500W출력(12V/41.67A)을 가지는 프로토타입 컨버터가 제작하였다. 제안하는 컨버터의 파형은 그림 5와 그림 6에 나타내었으며, 정상 상태 시 기존의 컨버터에 비해 비대칭성이 감소되어 작은 DC 오프셋 전류를 가지는 것을 확인할 수 있다. 그림 6은 Q_A 와 Q_B 가 켜짐으로써 유효 시비율이 증가한 홀드업 상태에서의 파형이다. 표 1에서 확인할 수 있듯이 제안하는 컨버터는 기존의 AHB와 AHBCLD가 가지고 있는 장점을 모두 가지고 있으며, 특히 영전압 스위칭 조건 개선, 비대칭 동작 개선을 통하여 전 부하에서의 효율이 상승하였다. 그림 8은 각 컨버터들의 부하에 따른 효율 비교를 나타내며, 제안하는 컨버터는 기존의 비대칭 하프-브릿지 컨버터들에 비하여 전 부하에서 높은 효율을 가지는 것을 확인할 수 있다.

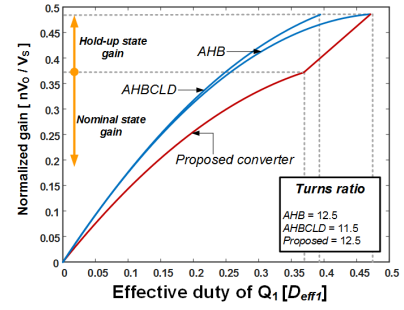


그림 5. 전압 이득 곡선

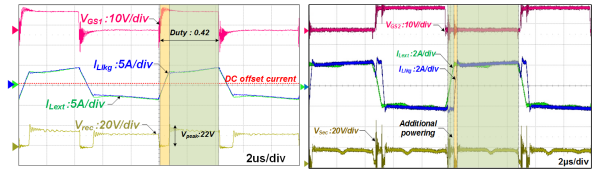


그림 6. Proposed 정상 상태

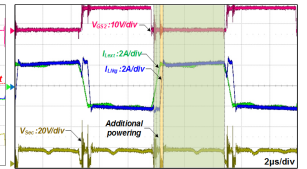


그림 7. Proposed 홀드업 상태

	AHB	AHBCLD	Proposed
인덕턴스	8.93μH	17.08μH	24.21μH
최대시비율 (400V)	0.25	0.25	0.42
턴비	25:2:2	23:2:2	25:2:2
영전압스위칭 가능부하	90%	40%	40%
오프셋 전류	1.2A	1.1A	0.4A
2차측 정류단 전압 스트레스	30V	22V	22V

표 1. 컨버터들의 특성 비교

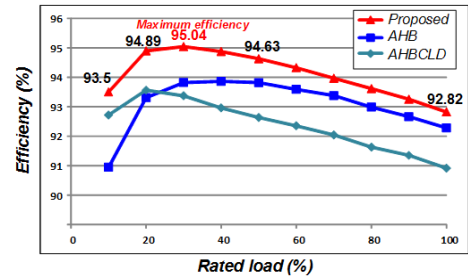


그림 8. 부하에 따른 효율 비교

4. 결론

본 논문에서는 넓은 영전압 스위칭 범위와 작은 DC 오프셋 전류를 가지는 비대칭 하프-브릿지 컨버터를 제안하였다. 외부 인덕터를 추가하여 영전압 스위칭 에너지를 증가시키고, 추가 스위치의 동작을 통해 정상 상태에서의 비대칭 동작을 감소시킴으로써 전 부하 조건에서 효율 상승을 달성하였다. 따라서 PC 및 서버용 전원 장치 등 높은 효율을 요구하는 적용 분야나, 높은 효율과 넓은 입력 전압 범위를 요구하는 분야에 널리 적용될 수 있을 것이라 기대한다.

이 논문은 2016년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(No.2010-0028680)

참고 문헌

- [1] J. H. Liang, P. Wang, K. Huang, and C. Chen, Y. Leu, and T. Chen, "Design Optimization for Asymmetrical Half-Bridge Converters," in *Proc. APEC'01*, pp. 697-702.
- [2] M. L. Heldwein, A. Ferrari de Souza, I. Barbi, "A primary side clamping circuit applied to the ZVS-PWM asymmetrical half-bridge converter," in *Proc. PESC'00*, pp. 199-204.