

Cascaded NPC/H-bridge 컨버터의 DC링크 리플 저감을 위한 3차 고조파 주입 기법

박우호*, 강진욱*, 현승욱*, 홍석진*, 원충연*
성균관대학교*

DC-link Ripple Reduction of Cascaded NPC/H-bridge Converter using Third Harmonic Injection

Woo Ho Park*, Jin Wook Kang*, Seung Wook Hyun*, Seok Jin Hong*, Chung Yuen Won*
Sungkyunkwan University*

ABSTRACT

This paper present Phase Shifted with carrier based on Sinusoidal PWM (SPWM) by using Cascaded NPC/H bridge converter. The proposed Phase Shifted PWM method is adding third harmonic injection in switching signal. The advantage of the proposed method is reducing the voltage and capacity of the capacitor.

This paper compare general Phase Shifted method with proposed Phase Shifted method that added the third harmonic injection. Each PWM method is tested without considering the switching loss by using PSIM 9.1.4 simulation.

1. 서 론

최근 고전력 및 중전압 응용분야에 대한 관심이 증가함에 따라 고압 컨버터에 대한 연구가 활발히 진행되고 있다. 이러한 고압 컨버터에는 멀티레벨 전력변환장치의 적용이 필수적인데, 대표적으로 멀티레벨 NPC, Cascaded H bridge 토폴로지 등이 사용되고 있다.^[1]

멀티레벨 NPC 토폴로지는 2레벨 인버터보다 낮은 THD와 전압스트레스를 갖는 장점이 있다. 하지만 출력전압이 5레벨 이상일 경우 복잡한 연산으로 인하여 제어가 어렵고, 중성점 전압변동이 심해지는 문제점을 가진다. 반면, Cascaded H bridge 토폴로지는 DC링크 커패시터의 전압이 균형을 이루기 때문에, DC링크 전압 밸런싱 제어가 불필요하다는 장점이 있다.^[2] 그러나 레벨이 높아질수록 더 많은 반도체 소자가 요구되며 셀의 개수가 증가하여 부피가 커지는 단점을 가지고 있다. 때문에 최근에는 Cascaded H bridge 토폴로지의 장점과 멀티레벨 NPC 토폴로지의 장점을 모두 가질 수 있는 Cascaded NPC/H bridge 토폴로지를 적용하는 추세이다.

본 논문에서는 Cascaded H bridge 토폴로지와 멀티레벨 NPC 토폴로지를 결합한 Cascaded NPC/H bridge 인버터에 Phase Shift SPWM 기법으로 전류에 3차 고조파를 주입하여 DC링크 커패시터의 전압 리플을 감소시키는 제어 기법을 제안하였고, PSIM 시뮬레이션을 통하여 제어 성능을 검증하였다.

2. 본 론

2.1 Cascaded NPC/H-bridge Converter

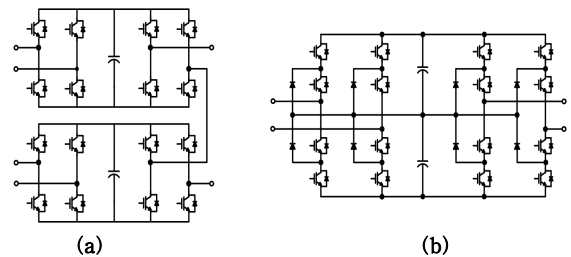


그림 1 (a) 5레벨 Cascaded H-bridge 멀티레벨 셀
(b) 5레벨 Cascaded NPC/H-bridge 멀티레벨 셀
Fig. 1 (a) 5level Cascaded H-bridge multilevel cell
(b) 5level Cascaded NPC/H-bridge multilevel cell

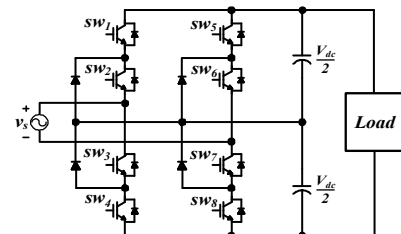


그림 2 단상 Cascaded NPC/H-bridge 컨버터 회로도
Fig. 2 Single Phase of Cascaded NPC/H-bridge converter schematic

그림 1은 5레벨 출력전압을 갖는 Cascaded H bridge 셀과 Cascaded NPC/H bridge 셀의 개수를 나타낸 것이다. 본 논문에서는 동일한 출력전압 레벨일 때 셀 수를 절반으로 감소할 수 있어 전체 시스템의 부피를 줄일 수 있는 장점을 가진 Cascaded NPC/H bridge 토폴로지를 사용하였다.

그림 2는 단상 Cascaded NPC/H bridge 컨버터의 회로도이다. 하나의 Leg가 4개의 스위치와 2개의 다이오드로 구성되며, sw_1 과 sw_3 , sw_2 와 sw_4 의 스위치는 상보동작 한다. 각 상의 직렬 연결된 다이오드 중성점은 DC링크의 중성점과 연결된다. Cascaded NPC/H bridge 컨버터는 낮은 스위칭 주파수에서 스위칭이 가능하며, 레벨 수가 증가함에 따라 스위치의 정격 전압과 스위치 손실 및 THD를 감소시킬 수 있는 장점을 가진다.

2.2 Phase Shift SPWM 방법

SPWM은 멀티레벨 컨버터에서 가장 많이 사용되는 기법으로 정현파 형태의 레퍼런스 신호와 삼각파 형태의 반송파를 비교하여 스위칭 하는 방식이다. 그림 3은 본 논문에 적용한 변조방법을 보여준다. 이 방법은 하나의 레퍼런스 신호와 2개의 반송파를 이용하여 SPWM기법으로 스위칭 제어를 한다.

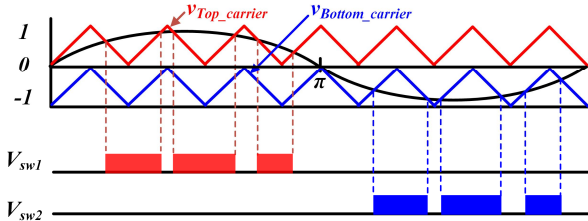


그림 3 Sinusoidal PWM 방법
Fig. 3 Sinusoidal PWM method

Cascaded NPC/H bridge 컨버터를 병렬로 연결하여 셀의 수가 늘어나면 반송파의 위상 지연 방법이 달라진다. 반송파의 위상 지연 각도 ϕ_p 는 식 (1)을 통해 구할 수 있다. 여기서 m 은 출력전압 레벨을 의미한다.

$$\phi_p = \frac{360}{m-1} \quad (1)$$

2.3 제안한 3차 고조파 주입 방법

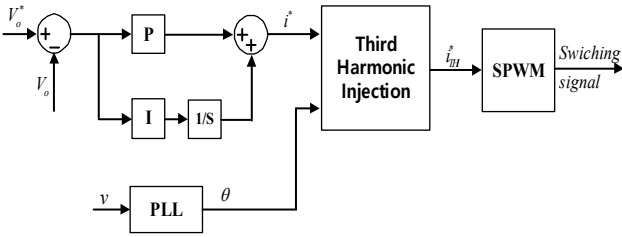


그림 4 단상 Cascaded H-bridge 멀티레벨 컨버터의 3차 고조파 주입 제어 블록도
Fig. 4 Control block of single phase Cascaded H-bridge multilevel converter with third harmonic injection

그림 4는 단상 Cascaded H bridge 멀티레벨 컨버터에 3차 고조파를 주입하기 위한 제어 블록도이다. 커패시터의 리플을 줄이기 위해 먼저 출력 전압을 이용하여 전류 지령치 값을 구한다. 이후 PLL로 전류의 위상과 전압의 위상을 동일하게 만들고, 3차 고조파를 주입한다. 기존 사인파에 3차 고조파를 주입하는 수식은 식 (2)와 같고, 변수 K 가 1/6값을 가질 때 지령 전류는 가장 큰 값을 가진다. 식 (3)에서 i_{THI}^* 는 지령 전류 값 I_{THI} 에 3차 고조파를 주입한 값이다.

$$I_{THI} = I_m \sin \omega t + K * I_m \sin(3\omega t) \quad (2)$$

$$i_{THI}^* = \frac{3}{2} * I_m \sin \theta - \frac{2}{3} * \frac{(I_m \sin \theta)^3}{I_m^2} \quad (3)$$

3. 시뮬레이션

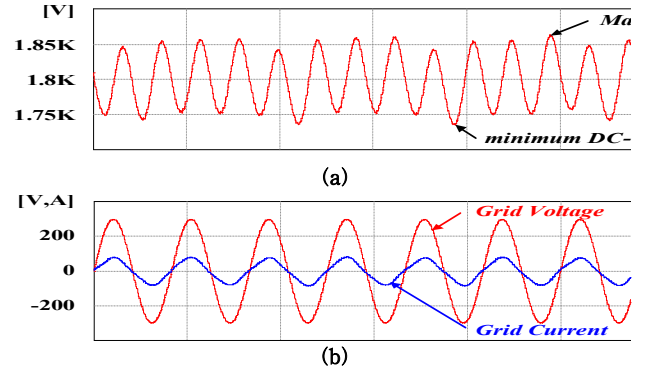


그림 5 DC링크 전압 및 계통 전압, 전류 파형
Fig. 5 DC-link voltage, grid voltage and current wave

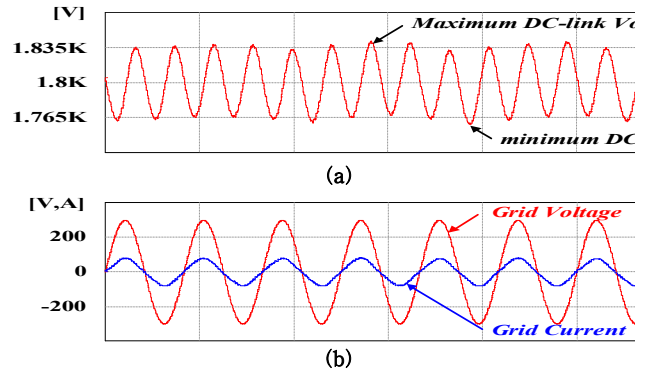


그림 6 3차 고조파 주입 한 DC링크 전압 및 계통 전압, 전류 파형
Fig. 6 DC-link voltage, grid voltage and current wave with third harmonic injection

4. 결론

본 논문에서는 Cascaded NPC/H bridge 컨버터에 3차 고조파를 주입하였을 때와, 주입하기 전의 DC링크 리플률을 비교하였다. 풀 부하 상태에서 평균 전압 값은 1.8[kV]이며, 3차 고조파를 주입한 경우 리플률은 5.22[%]이었다. 3차 고조파를 주입하지 않은 경우 리플률은 6.67[%]로 3차 고조파를 주입 하지 않은 경우보다 약 1.55[%]감소되었음을 시뮬레이션 통하여 검증하였다.

본 연구는 산업통상자원부(MOTIE)와 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구 과제입니다.
(No. 20162010103830)

참고 문헌

- [1] M. Malinowski, K. Gopakumar, J. Rodriguez, and M. A. Pérez, "A Survey on Cascaded Multilevel Inverters," IEEE Trans. Ind. Electron., vol. 57, No. 7, pp. 2197-2206, 2010, July.
- [2] César A. Silva, Leopoldo A. Córdova, Pablo Lezana, and Lee Empringham, "Implementation and Control of a Hybrid Multilevel Converter With Floating DC Links for Current Waveform Improvement" IEEE Trans. Ind. Electron, vol. 58, No. 6, pp. 2304-2312, 2011, June.