
열에너지 수확을 위한 저전압 자율시동 DC-DC 변환기

정현진, 김동훈, 이회연, 윤은정, 유종근

인천대학교

A Low-Voltage Self-Startup DC-DC Converter for Thermoelectric Energy Harvesting

Hyun-Jin Jeong, Dong-Hoon Kim, Hoe-Yeon Kim, Eun-Jung Yoon, and Chong-Gun Yu

Incheon National University

E-mail : 3173guswls@naver.com

요 약

본 논문에서는 MPPT(Maximum Power Point Tracking) 기능을 갖는 열에너지 하베스팅을 위한 DC-DC컨버터를 설계하였다. 설계된 회로는 열전소자로부터 수확된 낮은 전압을 변환하여 부하에 승압된 전압을 공급한다. 시동회로는 제어기가 동작할 수 있는 VDD를 공급하고 결과적으로 Main 부스트 변환기의 파워스위치를 ON/OFF하게 되며, 스위칭 동작을 통해 부하에 승압된 전압을 공급한다. Bulk-driven 비교기를 이용하여 낮은 전압에서도 비교동작을 가능하게 하였고, 이를 이용하여 시스템 효율을 높이고, 전압안정화 동작을 하게 된다. 최대 효율은 76%이다. 제안된 회로는 0.35um CMOS 공정으로 설계되었으며, 모의실험을 통하여 동작을 검증하였다. 설계된 회로의 칩 면적은 933um × 769um이다.

ABSTRACT

This paper describes a DC-DC converter with MPPT control for thermoelectric energy harvesting. The designed circuit converts low voltage harvested from a thermoelectric generator into higher voltage for powering a load. A start-up circuit supplies VDD to a controller, and the controller turns on and off a NMOS switch of a main-boost converter. The converter supplies the boosted voltage to the load through the switch operation. Bulk-driven comparators can do the comparison under low voltage condition and are used for voltage regulation. Also, bulk-driven comparators raise system's efficiency. A peak conversion efficiency of 76% is achieved. The proposed circuit is designed in a 0.35um CMOS technology and its functionality has been verified through simulations. The designed chip occupies 933um × 769um.

키워드

Energy harvesting, MPPT, thermoelectric generator, boost converter

I. 서론

사물인터넷(IoT)의 대중화와 웨어러블 기기가 활성화 되면서 각종 센서 사용량이 급증하고 있다. 하지만 센서나 웨어러블 기기는 배터리를 동력원으로 사용하기 때문에 매번 교체를 해주어야 하는 비효율적인 문제가 발생하고 있다. 따라서 배터리 교체와 전력을 공급하는 배선의 문제를 해결하고자 ‘에너지 하베스팅 (energy harvesting)’ 기술이 차세대 에너지로서 주목받고 있다. 에너지 하베스팅 기술이란 주변의 버려지

는 열, 빛, 진동 등의 에너지를 수확하여 전기에너지로 변환하는 기술이다. 특히, 온도차에 의해 발생하는 전기에너지를 이용한 열에너지 하베스팅은 에너지를 효율적으로 이용할 수 있는 장점으로 응용 분야가 넓어 최근 많은 연구와 개발이 진행 중에 있다 [1-4].

본 논문에서는 열에너지 하베스팅을 하여 센서나 웨어러블 기기를 구동시킬 수 있도록 하는 회로를 설계하였다. 참고 논문[1]과 달리 보조 부스터 없이 약 200mV의 전압을 1.8V의 전압으로 승압 시키는 DC-DC 부스트 변환기(boost converter)를 설계하였다. 쇼트키다이오드와 MPP(Maximum power point) 주파수를 이용하여

이 논문은 IDEC 지원에 의해서 일부 수행되었음.

시스템 효율을 높이는 방법을 사용하였다.

II. 회로설계

2.1 제안된 저전압 자율시동 DC-DC 부스트 변환기 구조

그림 1은 본 논문에서 제안하는 열에너지 하베스팅을 위한 저전압 DC-DC 부스트 변환기의 블록도이다. 제안된 회로는 TEG(열전소자), 저전압 시동(start-up)회로, 컨트롤 블록(control block), Main DC-DC 부스트 변환기로 이루어져 있다. 이 회로는 비동기식 방법을 이용하여 제어가 간단하고 2단 구성으로 부하에 전원을 공급한다.

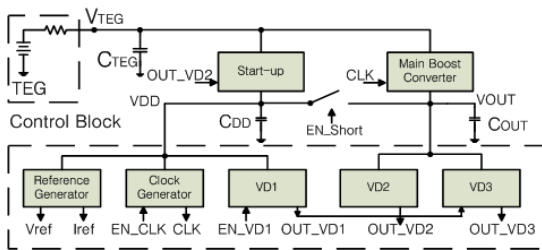


그림 1. DC-DC boost converter 블록도

2.2 저전압 시동(start-up)회로

시동회로는 열전소자로부터 발생한 낮은 전압 V_{TEG} 를 컨트롤 블록이 동작할 수 있는 전압 (0.8V) 이상으로 변환하는 것이 주 목적이다. 이때 열전소자에서 발생하는 전압은 매우 낮아 약 750mV의 문턱전압을 갖는 MOSFET을 동작 시킬 수 없다. 따라서 공정사에서 제공하는 0.1V의 문턱전압을 갖는 native NMOS를 사용하여 설계하였다. 그림 2와 같이 시동회로는 LC oscillator와 voltage multiplier로 구성되어 있다.

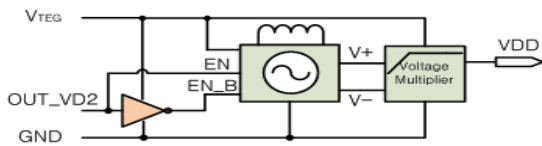


그림 2. Start-up 블록도

2.2.1 LC Oscillator

LC oscillator는 TEG에서 출력되는 DC전압을 AC신호로 변환한다. 그림 3은 LC oscillator의 회로도이다. Native NMOS 커플로 이루어진 것이 특징이며 위상이 반대인 AC신호를 출력한다. 제안된 LC oscillator는 3.5MHz의 AC신호를 출력한다. NM3~6은 오실레이터의 disable기능을 담당하며, 전류를 차단하여 효율을 높이도록 하였다.

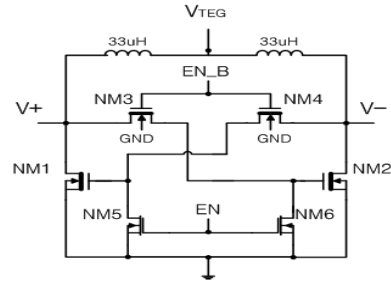


그림 3. LC-oscillator schematic

2.2.2 Voltage Multiplier

Voltage multiplier는 LC oscillator에 의해 변환된 AC신호를 레벨업된 DC전압으로 변환한다. 그림4와 같이 voltage multiplier는 6단으로 구성되어 있으며 각 단의 native NMOS 사이즈는 $L=1\mu m$, $W=150\mu m$ 이고, 각 단의 커패시터 크기는 2.7pF이다. 설계된 voltage multiplier는 1uA의 부하 전류에서 1.1V이상의 출력을 내도록 설계되었다.

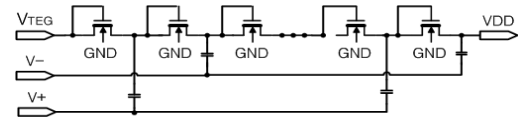


그림 4. Voltage multiplier schematic

2.3 컨트롤 블록(Control block)

그림 5은 제안된 회로의 컨트롤 블록이다. 컨트롤 블록은 reference 발생기, clock generator, comparator와 그 외 logic gate들로 구성되어 있다. 컨트롤러는 주 부스트 변환기의 스위칭 동작과 시스템 효율을 높이기 위한 동작을 제어한다. 시동회로의 출력 VDD가 0.7V이상 승압하게 되면 자동적으로 Reference 발생기가 동작을 하며 바이어스를 인가한다. 이를 통해 클락 생성기가 활성화 되고, 주 부스트 변환기가 출력 VOUT을 승압하기 시작한다.

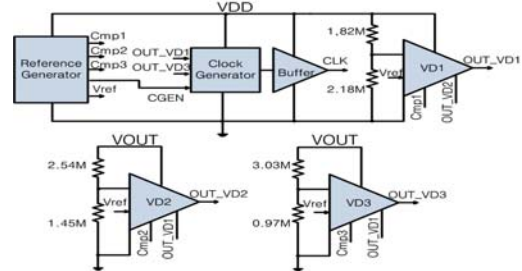


그림 5. Control block 블록도

2.3.1 Reference 발생기(Reference generator)

그림 6은 beta multiplier 회로로써 전체 회로에 필요로 하는 기준전압과 전류를 공급하는 회로이다. Self-bias 회로로 VDD sensitivity가 우수

하다. Start-up 회로를 추가하여 bias 공급을 안정되게 할 수 있도록 설계 하였다. 저항 R의 값은 $4M\Omega$ 이고 beta multiplier 상수 K는 4로 설정하였으며, 전류는 식(1)에 따라 결정된다. 약 13nA의 기준전류가 발생되고, 비교기의 기준전압으로 사용될 전압은 약 437mV 이다.

$$I_{ref} = \frac{n V_t \ln K}{R} \quad (1)$$

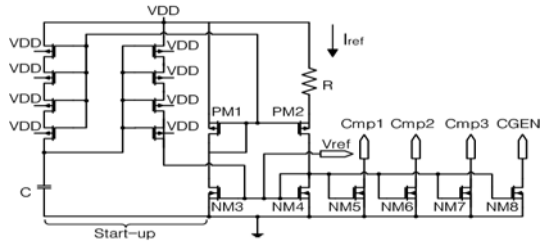


그림 6. Beta multiplier schematic

2.3.2 클락 생성기 (Clock generator)

그림 7은 클락 생성기 회로이다. 링 오실레이터 구조를 사용하였다. 클락의 주파수는 식 (2)의 MPP 주파수에 의해서 약 28.4KHz이고, 마진을 두어 약간 더 큰 주파수가 공급 될 수 있도록 설계하였다. EN_CLK 스위치를 통하여 OUT_VD1이 1이 되었을 때 동작 할 수 있도록 하였다.

$$f_{sw} = \frac{R_{TEG}}{8L} \quad (2)$$

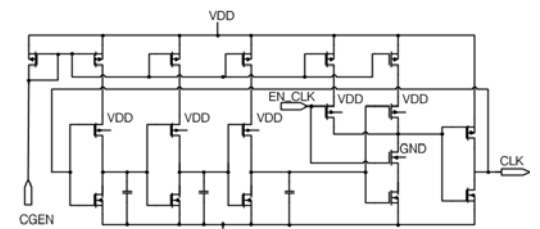


그림 7. Clock generator schematic

2.3.3 비교기 (Comparator)

그림 8은 비교기의 회로도 이다. 저전압에서도 동작이 가능할 수 있도록 bulk-driven기법을 사용하여 설계하였고, 전압감지기의 목적으로 사용된다. (-)입력으로 인가된 beta multiplier의 기준전압과 저항의 비에 의해 분배된 VDD또는 VOUT 전압이 (+)입력으로 인가되어 비교를 하게 된다.

총 3개의 비교기가 사용되며, 각각 그 역할이 다르다. 비교기1은 VDD(0.8V)를 감지하고 비교기 2 와 비교기3은 각각 VOUT(1.2V), VOUT(1.8V)을

감지한다.

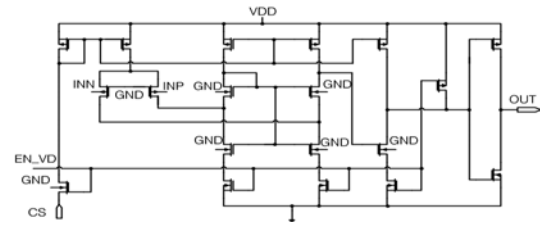


그림 8. Comparator schematic

2.4 Main boost DC-DC converter

그림 9는 주 DC-DC 부스트 변환기의 회로도 이다. 주 DC-DC 부스트 변환기는 열전소자 (TEG)로부터 수확한 에너지를 승압하여 부하에 공급하는 역할을 한다. 파워 NMOS 스위치는 컨트롤블록의 출력 CLK신호에 의하여 On/Off된다. 제안된 주 DC-DC 부스트 변환기는 쇼트키다이오드를 이용한 비동기 방식으로서 컨트롤이 간단하고 역전류흐름을 최소화 하여 시스템 효율을 높이는 역할을 하게 된다.

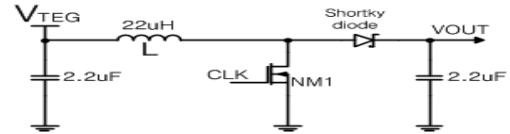


그림 9. Main Boost Converter Schematic

III. 모의실험 및 Chip Layout

제안된 열에너지 수확을 위한 자율시동 DC-DC 부스트 변환기는 0.35um CMOS 공정을 이용하여 설계되었다. 그림 10은 설계된 시스템의 chip layout이다. PAD를 포함한 크기는 933um X 769um이다. TEG는 5Ω의 내부저항과 200mV의 입력전압원으로 등가 모델링하여 모의 실험을 진행하였다. VDD노드와 VOUT노드의 커패시터는 각각 470pF과 2.2uF를 사용하였다. V_{TEG} 전압이 인가되면 시동회로에 의해 VDD를 공급한다. 시동회로에 의해 외부의 전압인가 없이 컨트롤러의 동작이 가능하게 된다.

VDD가 승압하면서 VD1이 0.8V를 감지하여 OUT_VD1신호를 출력한다. 이 신호는 펄스 생성기를 활성화시킨다. 스위칭에 의해 전압이 승압하면서 VD2는 1.2V를 감지한다. 이때 시동회로, VD1의 전류패스를 차단하여 전력 소모를 줄인다. 또한 C_{DD}와 C_{OUT}을 단락시키는 기능을 한다. VD3는 1.8V를 감지하여 전압안정화 기능을 수행하게 된다. 그림 11과 12는 시스템의 파형을 나타낸다. 입력단과 출력단 전력의 비를 통한 시스템 효율이 그림 13에 나타나 있으며, 부하저항이 3KΩ일 때, 최대 76%의 효율을 갖는다. 표 [1]은 기존의 열전에너지 하베스팅 회로와의 비교를 나타내었다.

표 1. 열전에너지 하베스팅을 위한 DC-DC 부스트 변환기 비교

	[1]	[2]	[3]	This Work
Process	65-nm CMOS	0.35-um CMOS	0.35-um CMOS	0.35-um CMOS
Startup Mechanism	LC-oscillator with voltage multiplier	Boost converter with charge pump	External voltage	LC-oscillator with voltage multiplier
Min. Startup Voltage	50mV	200mV	500mV	200mV
Output Voltage	1.2V	2.8V	5.62V	1.8V
Peak Efficiency(%)	73%(end-to-end)	63%(end-to-end)	72%	76%(end-to-end)
Year	2013	2013	2013	2016

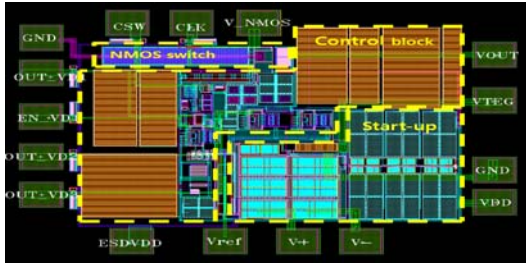


그림 10. Chip layout

IV. 결론

본 논문에서는 열에너지 수확을 위한 자율시동 DC-DC 부스트 변환기가 제안되었다. 2단 구조로 구성되어 있으며, 0.35um CMOS 공정에 의해 설계되었다. 비동기식 방식을 이용하여 컨트롤이 용이하며, 200mV의 입력에 대하여 1.8V의 안정화된 전압을 출력하고 최대 효율은 76%이다. 제안된 DC-DC 부스트 변환기는 열에너지를 이용한 다양한 응용분야에 적용될 수 있다.

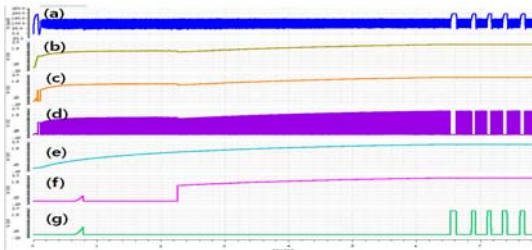


그림 11. 파형 (a) VTEG (b) VDD (c) OUT_VD1 (d) CLK (e) VOUT (f) OUT_VD2 (g) OUT_VD3

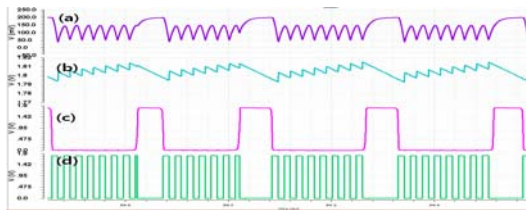


그림 12. 파형 (a) VTEG (b) VOUT (c) OUT_VD3 (d) CLK

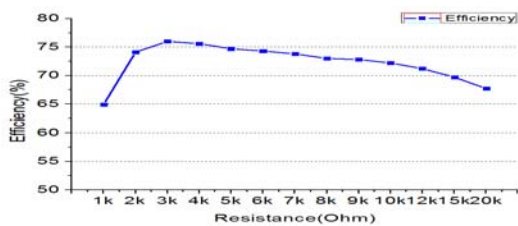


그림 13. 제안된 회로 효율

참고 문헌

- [1] P. S. Weng, H. Y. Tang, P. C. Ku, and L. H. Lu, "50 mV-Input Batteryless Boost Converter for Thermal Energy Harvesting," *IEEE JSSC*, Vol. 48, No. 4, PP. 1031-1041, Apr. 2013.
- [2] 윤은정, 박종태, 유종근, "DC-DC 부스트 변환기를 이용한 열전에너지 하베스팅 회로," *전기전자학회논문지*, 제 17권, 제 3호, PP. 284-293, Sept. 2013.
- [3] J. M. Kim and C. W. Kim, "A DC-DC Boost Converter With Variation-Tolerant MPPT Technique and Efficient ZCS Circuit for Thermoelectric Energy Harvesting Applications," *IEEE Trans. on Power Electronics*, Vol. 28, No. 8, PP. 3827-3833, Aug. 2013.
- [4] Y. K. Ramadass and A. P. Chandrakasan, "A Battery-Less Thermoelectric Energy Harvesting Interface Circuit With 35 mV Startup Voltage," *IEEE JSSC*, Vol. 46, No. 1, PP. 333-341, Jan. 2011.