AIGaN/GaN HEMT의 수치해석 시뮬레이션 연구

<u>하민우</u>, 최강민, 곽재원 명지대학교 전기공학과

Numerical Simulation of AlGaN/GaN HEMT

Min-Woo Ha*, Kangmin Choi, Jaewon Kwag Department of Electrical Engineering, Myongji University, Yongin, Republic of Korea

Abstract - 밴드-갭이 큰 반도체는 실리콘에 비하여 다양한 전기 물성 장점을 가져 고주파수 증폭 소자나 차세대 전력 반도체 소자로 각광을 받고 있다. 다양한 와이드 밴드-갭 반도체 중 AlGaN/GaN 이종접합반도체는 채널의 높은 전도성과 높은 임계 전계로 인하여 우수한 전기적 특성을 가진다. 최근 발전된 수치해석 시뮬레이션을 이용하여 AlGaN/GaN 고전자 이동도 트랜지스터 (high-electron-mobility transistor, HEMT)의 설계연구를 진행하였다. AlGaN 장벽층의 두께가증가할수록 채널의 전자 면 농도가 증가하도록 설계하였다. 또한 케이트필드 플레이트 설계를 통하여 AlGaN/GaN HEMT의 역방향 전계 피크를 1개에서 2개로 증가시켜 항복전압을 368 V에서 최대 822 V로 개선하였다. 수렴문제를 개선한 수치해석 시뮬레이션은 RF power AlGaN/GaN HEMT의 설계에 유용하다.

1. 서 론

와이드 밴드-캡 반도체인 GaN은 높은 전자 이동도와 높은 채널 전자 농도를 가진 이종접합인 AlGaN/GaN 형태로 고전자 이동도 트랜지스터 (high-electron-mobility transistor, HEMT)로서 설계되어 우수한 성능을 가지는 RF power 반도체로 이용되고 있다 [1-3]. 에너지 밴드-갭이서로 다른 이종접합 구조는 별도의 도평 없이 고전도성 채널 (이차원전자가스, 2DEG)을 구현할 수 있으므로 불순물 산란현상이 없어서 우수한 전도성을 가진다. 미국과 일본을 중심으로 레이더나 통신용 반도체로 사용하기 위해서 2-4 GHz 주파수의 S대역 RF AlGaN/GaN HEMT가개발되고 있다. GaN 벌크 기판은 현재 기술로 구현할 수는 있지만, 웨이퍼 구경이 제약되고 높은 결합 밀도의 문제점을 가진다. 따라서 AlGaN/GaN는 Si이나 SiC 이종기판위에 고품위 에피탁시로 성장된다. 특히 RF용 AlGaN/GaN HEMT의 이종기판으로서 열전도성이 우수한 SiC이 Si보다 적합하다. SiC 기판의 경우 현재 6인치가 양산되고 있고, 8인치가 연구되는 상황이다.

최근 AlGaN/GaN HEMT의 드레인 구동 천압을 높여서 RF 성능을 극대화하는 방안이 연구되고 있다. 또한 역방향 누설전류는 소자의 오프상태 전력손실을 증가시키므로 억제되어야 한다. 미국 C사에서 발표한 자료에서 AlGaN/GaN HEMT의 항복전압은 150 V 이상을 요구하고 있다 [4]. AlGaN/GaN HEMT의 항복전압에 관련된 파라미터는 에피탁시와 소자 구조에 연관되어 있다. 에피탁시 측면에서는 GaN 버퍼증의 트랩과 표면 트랩으로 인한 누설전류가 항복전압에 영향을 미친다. 또한소자구조 측면에서는 필드 플레이트 설계는 게이트 에지에 걸리는 1개의 전계 피크를 게이트 에지와 필드 플레이트 에지에 걸리는 2개의 전계 피크로 나누어 분포하게 하여 항복전압을 증가시킨다. 필드 플레이트 게이트 드레인 간격이나 면적증가 없이 항복전압을 개선하므로 RF용 AlGaN/GaN HEMT에 필수적이다. 필드 플레이트의 종류는 2가지로게이트 필드 플레이트의 종류는 2가지로게이트 필드 플레이트의 중류는 2가지로게이트 필드 플레이트의 중류는 2가지로게이트 필드 플레이트의 중류는 2가지로게이트 필드 플레이트의 중류는 2가지로

최근 반도체 수치해석 시뮬레이션 기술이 발전되어 GaN 반도체의 제작실험 전 미리 소자의 전기적 특성을 비교적 정교하게 얻을 수 있다. 시뮬레이션 연구는 소자의 전류-전압 특성을 미리 계산하여 설계에 반영할 수 있고, 실험결과와 함께 메커니즘 연구를 할 수 있다.

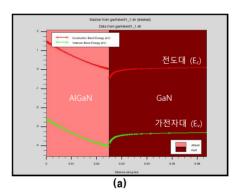
본 연구의 목적은 AlGaN/GaN HEMT의 항복전압에 관하여 수치해석 시뮬레이션을 이용하여 연구한 것이다. AlGaN/GaN 채널 구조를 연구하 였으며, 게이트 필드 플레이트의 설계에 따른 소자의 전기적 특성을 확 보하였다. 또한 Si이 아닌 와이드 밴드-캡 반도체 시뮬레이션 [5] 진행 시 종종 발생하는 수렴이 안 되는 문제에 대해서 연구하였다.

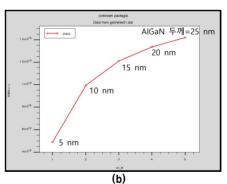
2. 본 론

2.1 AIGaN/GaN 채널 구조

GaN 증폭소자의 시뮬레이션에 앞서 AlGaN/GaN 채널인 2DEG을 검증하기 위하여 시뮬레이션을 진행하였다. 와이드 밴드-갭 반도체인

AlGaN과 GaN의 에너지 밴드 갭 차이와 극성 (polarization) 및 압전 (piezoelectric) 효과로 인하여 AlGaN과 GaN 경계에서 고전도성 채널인 2DEG이 형성된다[6]. 시뮬레이션에서 AlGaN의 Al 몰 비율은 34%이며, 두께는 5, 10, 15, 20, 25 nm로 변화시켰으며, GaN 두께는 2 μm이다. AlGaN과 GaN 모두 도핑을 하지 않았다. AlGaN 두께 증가에 따라 AlGaN 표면 인터페이스 전하량이 증가되고, 결국 2DEG 전자농도를 증가하도록 시뮬레이션 설정하였다. 그림1은 에너지 밴드 다이어그램을 표기한 AlGaN/GaN 시뮬레이션 구조와 AlGaN 장벽층 두께에 따른 2DEG 전자농도를 표기한 것이다. AlGaN 두께가 5, 10, 15, 20, 25 nm 일 때 2DEG의 전자 면 농도는 4.91 × 10¹², 9.96 × 10¹², 1.21 × 10¹³, 1.34 × 10¹³, 1.42 × 10¹³ (/cm²)로 증가하였다. AlGaN를 두껍게 성장할수록 2DEG 전도성은 증가하지만, 현실적으로 AlGaN과 GaN의 격자 불일치가 증대되어 균열 (crack)이나 dislocation과 같은 에피탁시 품질에 문제가 발생할 수 있다.





<그림 1> (a) AIGaN/GaN의 에너지 밴드 다이어그램 및 (b) AIGaN 두께에 따른 2DEG의 시뮬레이션 전자 면 농도 (/cm²)

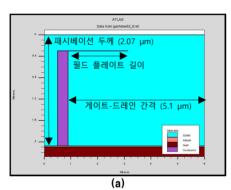
2.2 필드 플레이트 설계

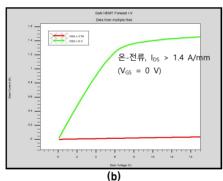
RF 증폭용 AlGaN/GaN HEMT는 일반적으로 드레인 전압, 28 V에서 구동되지만, 최근 출력 전력 밀도를 증가시키기 위하여 (예, 4 MW/mm에서 6 W/mm으로) 드레인 전압, 40 V [7]까지 높이는 추세에 있다. 그래서 소자의 항복전압은 150 V 이상 요구되고 있다. 게이트-드레인 간격이 길어지면, 전계가 걸리는 반도체 영역이 넓어지고 공핍영역이 증가하기 때문에 항복전압이 증가된다. 그러나 게이트-드레인 간격이 증가되면 채널 저항이 증가하므로 출력 전력 밀도가 감소하고, 채널에 열 발생이 증가하여 소자 동작이 제한된다. 따라서 게이트-드레인 간격 증가없이 항복전압을 개선하기 위해서는 필드 플레이트 설계가 필수적이다 [8]. 본 연구에서는 게이트 필드-플레이트 설계를 적용하여 AlGaN/GaN

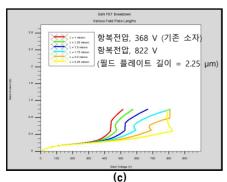
HEMT의 순방향 특성 열화 없이 항복전압을 개선하였으며, 시뮬레이션 으로 검증하였다.

그림 2는 게이트 필드 플레이트가 설계된 $Al_{0.205}$ Ga_{0.705}N/GaN HEMT 구조이다. 게이트-드레인 간격, 게이트 길이 및 게이트-소스 길이는 5.1 μ m, $0.4~\mu$ m 및 $0.5~\mu$ m이다. 게이트 필드 플레이트의 길이는 1, 1.25, 1.5, 1.74, 2, 2.25, 2.5, 3.1, 3.5, 3.9 및 $4.5~\mu$ m으로 다양하게 설계하였다. AlGaN 장벽층 두께, 전체 Si_3N_4 패시베이션 두께 및 필드 플레이트가설계된 높이는 20~nm, $2.07~\mu$ m 및 $1.77~\mu$ m이다. 오믹 컨택의 동작을 위해서 오믹 컨택 영역에 도핑농도는 $10^{18}~(/cm^3)$ 으로 설정하였다. 소자의순방향 전류-전압 $(V_{DS}-I_{DS})$ 특성을 시뮬레이션한 결과 최대 드레인 전류 $(max~I_{DS})$ 는 1.4~A/mm이상 높은 값을 가짐을 확인하였다. 선형 영역의 기울기를 이용하여 구한 소자의 문턱전압은 -3.22~V이었다. 게이트에 문턱전압이 걸린 상태에서 드레인 전압을 증가시켜서 3단자 항복전압은 확당하였다. 필드 플레이트가 설계되지 않는 기존 소자의 항복전압은 368~V이었다. 역방향 전계를 효과적으로 분포시켜 필드 플레이트 길이가 $2.25~\mu$ m일 때 최적 항복전압, 822~V를 얻을 수 있었다. 필드 플레이트 길이가 $4.5~\mu$ m까지 증가되면 항복전압은 505~V로 오히려 감소된다.

와이드 밴드-갭 반도체인 AlGaN/GaN HEMT는 항복전압의 수치해석 방법에 따라 수렴이 되거나 되지 않는 어려운 점을 가지고 있다. 항복전압을 풀기 위하여 전압, 전류, 전압-전류 스위프 방법을 선택할 수 있으며, 이 중에 전압 스위프를 먼저 푼 다음에 전류 스위프 방법이 효과적임을 알 수 있었다. 또한 그리드 (grid) 혹은 메시 (mesh) 구조와 시뮬레이션 정확도 비트수가 시뮬레이션 수렴에 영향을 미쳤었다. 필드 플레이트 길이가 $4.0~\mu$ m에서 시뮬레이션 수렴이 안 된다면, 예를 들어 $3.9~\mu$ m로 미세하게 값을 바꾸면 해결할 수 있다. 이 문제는 그리드 혹은 메시 구조에 근원한 것임을 알 수가 있다.







<그림 2> (a) 게이트 필드 플레이트가 설계된 AlGaN/GaN HEMT의 구조, (b) 순방향 시뮬레이션 전류-전압 특성 (Vos-Ios), (c) 게이트 필드 플레이트 길이에 따른 시뮬레이션 항복전압 특성

3. 결 론

고주파수 증폭기용 AlGaN/GaN HEMT의 수치해석 설계를 위하여 AlGaN/GaN 채널 시뮬레이션과 소자의 항복전압 시뮬레이션을 진행하였다. AlGaN 장벽층의 전하량에 따라서 AlGaN과 GaN 인터페이스에서 형성되는 2DEG의 전자 면 농도가 증가하였다. 게이트 길이와 게이트–드레인 간격이 $0.4~\mu m$ 및 $5.1~\mu m$ 인 소자의 게이트 플레이트 설계에 따라서 항복전압이 368~V에서 822~V까지 개선되었다. 또한 수치해석 시뮬레이션을 푸는 방법, 그리드 구조 및 정확도 비트수의 최적화에 따라서 시뮬레이션 수렴 문제를 해결할 수 있었다.

[참 고 문 헌]

- [1] U. K. Mishra, L. Shen, T. E. Kazior, and Y.-F. Wu, "GaN-based RF power devices and amplifiers", vol. 96, p. 287–305, 2008
- [2] O. Seok, W. Ahn, M.-K. Han, and M.-W. Ha, "Effect of Ga2O3 sputtering power on breakdown voltage of AlGaN/GaN high-electron-mobility transistors", Journal of Vacuum Science and Technology B, vol. 31, p. 011203, 2013
- [3] O. Seok and M.-W. Ha, "AlGaN/GaN MOS-HEMTs-on-Si employing TaN-based electrodes and HfO₂ gate insulator", Solid-State Electronics, vol. 105, p. 1-5, 2015
- [4] D. A. Gajewski, S. Sheppard, T. McNulty, J. B. Barner, J. Milligan, and J. Palmour, "Reliability of GaN/AlGaN HEMT MMIC technology on 100-mm 4H-SiC", 26th Annual JEDEC ROCS workshop proceedings, p. 141-145, 2011
- [5] Atlas, vol. 5.20.2.R, 2015
- [6] J. P. Ibbetson, P. T. Fini, K. D. Ness, S. P. DenBaars, J. S. Speck, and U. K. Mishra, "Polarization effects, surface states, and the source of electronics in AlGaN/GaN heterostructure field effect transistors", Applied Physics Letters, vol. 77, p. 250-252, 2000
- [7] D. A. Gajewski, R. D. Lewis, and B. M. Decker, "Analysis and resolution of a thermally accelerated early life failure mechanism in a 40 V GaN FET", Microelectronics Reliability, vol. 54, p. 2675–2681, 2014
- [8] S. Karmalkar and U. K. Mishra, "Enhancement of breakdown voltage in AlGaN/GaN high electron mobility transistors using a field plate", IEEE Transactions on Electron Devices, vol. 48, p. 1515–1521, 2001