

전자식 전원장치의 안정도 개선

박기현*, 정성훈*, 최원식**, 김민재**, 정일우**
 포항가속기연구소*, 풍력특성화대학원**

Stability Improvement of Magnet Power Supply for Accelerator

Ki-Hyeon Park*, Seong-Hun Jeong*, Won-Shik Choi**, Min-Jae Kim**, Il-Woo Jeong**
 Pohang Accelerator Laboratory*, Graduate School of Wind Energy**

Abstract - 이 논문은 전자식용 전원장치의 안정도 개선에 대하여 기술하였다. 이 전원장치는 4세대 가속기에 설치될 예정이며, 디지털 신호처리 기술을 적용하여 ~10ppm-rms 이하의 출력 전류 안정도를 가진다. 여기서는 전원장치에서 입력 정류기의 리플 성분이 출력 전류 안정도에 미치는 영향을 보였다. 또한 출력 안정도를 향상시키기 위한 전원장치 전체의 접지 설계에 대해서 기술하였다.

1. 서 론

4세대 가속장치에는 많은 전자석과 함께 600개 정도의 고정밀도의 전원장치가 설치된다. 이 전원장치는 높은 출력 전류 안정도와 가속장치가 필요로 하는 여러 기능을 가진다.

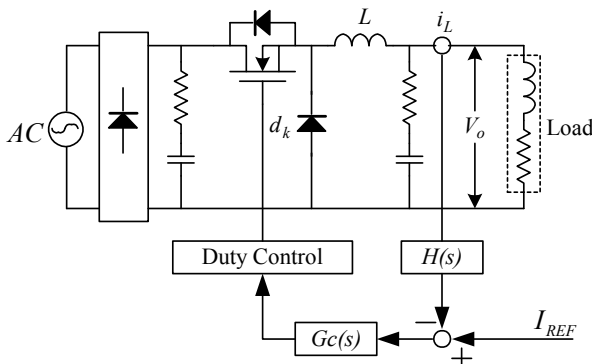
설치될 전원장치는 디지털 제어를 가지는 스위칭모드 type으로 개발하였다. 이 전원장치는 고 효율, 단위 체적 당 높은 전력 밀도, 비교적 높은 스위칭 주파수를 사용함으로써 빠른 제어 응답 특성을 가진다. 그러나 스위칭모드 전원장치는 전력변환 시 높은 dv/dt 와 di/dt 특성으로 인하여 잡음이 발생하게 된다. 전원장치의 안정도에 영향을 미치는 잡음은 AC 정류기로부터 오는 리플전압 성분과 전력 변환 시 발생하는 스위칭 잡음으로 나눌 수 있다. 가속장치에 사용되는 전원장치는 ~10ppm-rms 정도의 출력 안정도를 요구함에 따라 이 잡음 성분을 최소화 줄여야 한다. 스위칭 잡음은 주파수 성분이 수 10KHz 이상으로 출력 필터에서 어느 정도 감쇄된다. 그러나 리플 성분은 정류기 형태에 따라 주파수가 60Hz에서 720Hz를 가지게 되며 주파수가 낮아 출력 특성에 바로 영향을 미치게 된다. 여기서는 이 리플성분이 출력에 미치는 영향을 PSPICE 모의실험을 통하여 보여주고 있다.

고 안정도 전원장치는 DSP와 주변회로, 저전압 입력 신호를 처리하는 ADC 및 아날로그 회로, 잡음 성분이 큰 전압을 처리하는 회로 모듈 등으로 구성된다. 따라서 각 모듈의 VCC와 접지를 어떻게 설계하는가가 전원장치 전체의 출력 안정도에 영향을 주게 된다. 여기서는 안정도 향상을 위한 VCC 및 접지 설계에 대해서도 설명하였다.

2. 본 론

2.1 전원장치 설명

단방향 전자식 전원장치는 아래의 그림 1과 같이 buck type으로 제작된다[1]. 링크 전압은 Y 결선을 이용한 3상 입력을 전파 정류하여 만든다. 보다 고 안정도 전원장치는 2차 측에 Δ-Y 전파정류를 하여 720Hz 리플을 가지도록 한다. 이 경우 Δ 결선과 Y 결선의 출력전압이 평형상태를 가져야 한다.

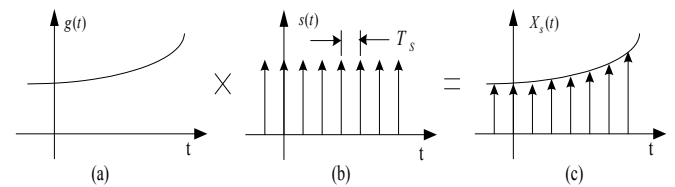


<그림 1> 단방향 전자식 전원장치의 구성

전파 정류된 링크 전압은 IGBT의 드레인에 연결된다. 전원장치의 설정 전류는 IGBT의 PWM 듀티로 제어한다. 스위칭 주파수는 전원장치의 전류 용량에 따라 10KHz-100KHz 정도 까지 적용된다. 출력 단은 수 KHz의 차단주파수를 가지는 저역 필터이며, 1단 또는 2단으로 구성된다. 이 필터의 차단주파수는 출력전압의 파형에도 바로 영향을 준다. 제어기는 TI사의 DSP TMS320F28335를 사용하며, 보상기는 비례적분제어를 사용한다. 출력전류 안정도를 높이기 위하여 전압과 전류 부 캐환이 적용되며, 때에 따라 링크전압 피드포워드 보상을 적용할 때도 있다.

2.2 Ripple 성분 영향

아날로그 신호 g(t), 임펄스 열 s(t) 가 아래 그림 2의 (a)와 (b) 같이 주어지면 표본화된 신호 X_s(t)는 (c)와 같다.



<그림 2> 신호를 Sampling 하는 과정

여기서 임펄스 열 s(t) 는 delta function 합으로 아래와 같이 주어진다.

$$s(t) = \sum_{k=-\infty}^{\infty} \delta(t - kT_s)$$

아날로그 신호 g(t) 가 s(t) 로 sampled 된 신호 X_s(t)는 아래 수식과 같다.

$$X_s(t) = g(t)s(t) = \sum_{k=-\infty}^{\infty} g(kT_s)\delta(t - kT_s)$$

이식을 Fourier 변환하면 X_s(ω)는 아래와 같이 주어진다.

$$X_s(\omega) = \frac{1}{T_s} \sum_{k=-\infty}^{\infty} g(\omega) * \delta(\omega - k\omega_s)$$

여기서 s(t)의 Fourier 변환은

$$s(\omega) = \frac{2\pi}{T_s} \sum_{k=-\infty}^{\infty} \delta(\omega - k\omega_s) \text{ 이고, } \omega_s = \frac{2\pi}{T_s} \text{ 이다.}$$

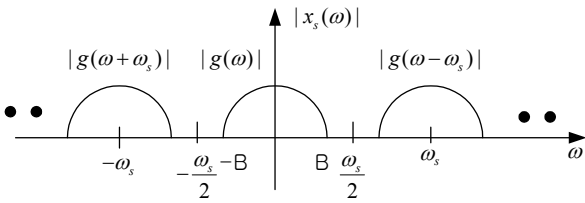
주파수 영역에서의 두 함수의 convolution 은 시간영역에서는 곱의 형태로 아래와 같이 표현할 수 있다.

$$g(\omega) * \delta(\omega_s - k\omega_s) = g(\omega - k\omega_s)$$

따라서 주파수영역에서의 sampling된 신호는 아래의 수식과 같이 sampling 주파수 ω_s가 반복적으로 나타나는 것을 알 수 있다.

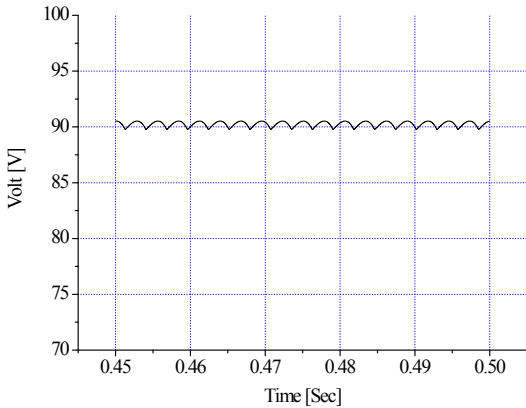
$$X_s(\omega) = \frac{1}{T_s} \sum_{k=-\infty}^{\infty} g(\omega - k\omega_s)$$

아래의 그림 3은 신호의 주파수대역이 B로 제한되고 ω_s > 2B 일 때, 주파수 ω_s 로 sampling 된 경우 입력 신호 g(t)의 모든 성분이 sampling 된 신호에 포함되는 것을 보여준다.



<그림 3> Sampled 신호의 주파수 스펙트럼

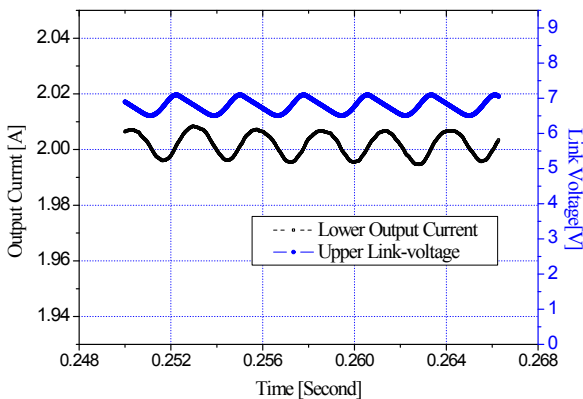
대용량 전원장치는 3상 AC 입력을 받아 이를 전파 정류하여 링크전압을 만든다. 이때 3상 Y 또는 Δ 결선만 사용할 경우 360Hz의 리플 전압이 아래 그림 4와 같이 발생하게 되고, 이 리플 성분은 PWM시 sampling 된 형태로 출력에 영향을 준다.



<그림 4> 3상 전파 정류기의 출력파형으로 360Hz의 리플 전압이 보인다.

2.3 전원장치 모의실험

전원장치의 스위칭 주파수가 25KHz 이고 리플성분이 360Hz 이면 이 스위칭 주파수는 sampling 주파수에 대응하고, 리플성분을 포함한 링크전압을 입력 신호라고 하면 이는 sampling 이론의 Nyquist rate를 만족시킨다[2]. 또한 전원장치의 출력 필터의 차단주파수는 수 KHz 정도로 설계되기 때문에 입력단의 리플전압 성분은 출력단 필터에서 감쇄되지 않고 바로 출력단에 나타난다. 아래의 그림 5는 PSPICE 모의실험 결과이다. Buck mode 전원장치에서 25KHz로 스위칭 했을 때 360Hz의 리플 성분이 출력 전류에 바로 나타나는 것을 보여 주고 있다. 따라서 고정밀도 전원장치 제작 시 링크전압 리플은 어느 정도 이하로 감쇄되어야 한다.



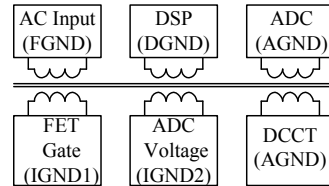
<그림 5> 출력전류에서 보이는 입력 링크전압

2.4 전원장치의 접지 구성

전자식 전원장치는 디지털과 아날로그, 고전압 스위칭 및 외부 기기 인터페이스 회로 등이 복합적으로 구성된다. 따라서 각 회로에서 필요로 하는 전원과 접지를 잘 분리하여 서로간의 영향을 줄이는 것이

요구된다. 배선이나 PCB내에서의 접지는 아주 작은 값이지만 저항 성분과 인덕턴스 성분을 가진다. 따라서 각 회로소자들은 접지에 대하여 각각 다른 임피던스를 가지게 되고 이에 따라 회로 동작 시 원하지 않는 전압이 발생한다. 이 전압은 아주 신호 차이를 처리하는 전원장치의 아날로그 회로에 영향을 주어서 성능을 떨어뜨리는 결과를 가져온다.

전자식 전원장치는 3개의 분리된 접지 구성을 가진다. (1) DSP와 통신을 포함하는 주변회로는 DGND를 가지고, (2) DCCT와 출력 전류 검출을 위한 ADC와 주변회로는 AGND를 (3) 링크 전압과 출력전압을 검출하는 ADC 회로는 IGND를 사용하도록 설계하였다. 각 모듈 간 신호 인터페이스는 절연 디지털 커플러 ISO150를 사용하였다. 전원장치에서의 접지 및 VCC는 구성은 그림 6과 같다.

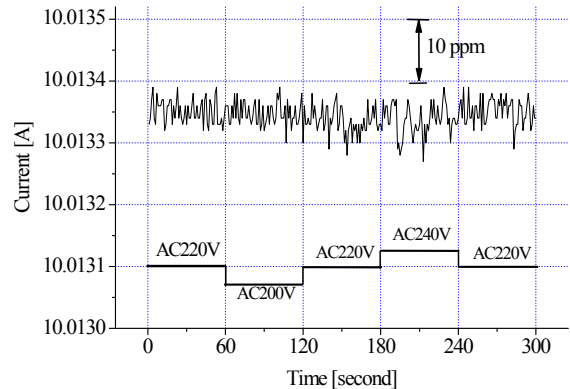


<그림 6> 전원장치의 VCC 및 접지 구성.

각 모듈별 PCB에서 사용하는 VCC는 입력 변압기부터 분리하여 간섭을 줄였다. 각 변압기에서 절연된 AC 전압은 리니어 레귤레이터를 사용하여 매우 안정된 VCC를 만들었다.

2.5 전원장치의 출력 안정도 측정

전원장치의 입력전압 변화에 대한 출력전류의 변화를 그림7에서 보여주고 있다. 입력 전압이 10%씩 변동을 해도 10A 출력에서 10ppm 정도의 매우 안정된 출력특성을 보여주고 있다.



<그림 7> 전원장치의 출력 안정도 특성

3. 결 론

포항 4세대 가속기에는 600여개의 전자식 전원장치가 설치된다. 이 전원장치는 ~10ppm-rms 정도의 출력 전류안정도를 요구한다. 이에 전원장치 설계 시 잡음을 최소로 줄이도록 하여야 한다, 여기서는 링크 리플 성분이 출력안정도에 미치는 영향을 PSPICE를 이용하여 모의실험 하였으며 그 영향을 보였다. 전원장치 전체의 접지 구성을 설명하였다. 디지털 회로와 전류 검출을 위한 ADC를 포함하는 아날로그 회로, DC 링크 및 출력 전압을 신호처리하는 회로는 접지를 분리하여 서로간의 영향을 줄였다. 개발된 디지털 제어기를 가지는 전원장치의 출력 안정도는 10ppm 이하로 잘 나오는 것을 보였다.

[참 고 문 헌]

- [1] K.H.Park, etc, Implementation of high precision magnet power supply using the DSP", Asia Particle Accelerator Conference APAC 2007, p666-668, 2007
- [2] ABGUL J. JERRI,"The Shannon Sampling Theorem-Its Various Extensions and Applications :A Tutorial Review", Proceeding of the IEEE, Vol. 65, No.11, November, p1565-1596, 1977