

툽니파를 이용한 플라이백 컨버터의 일차 측 제어

남상국*, 김기현*, 김민성**, 서길수*, 김남균*, 송한정***
 한국전기연구원*, 창원대학교 전자공학과**, 인제대학교 나노융합공학과***

Primary side control of Flyback converter using sawtooth wave

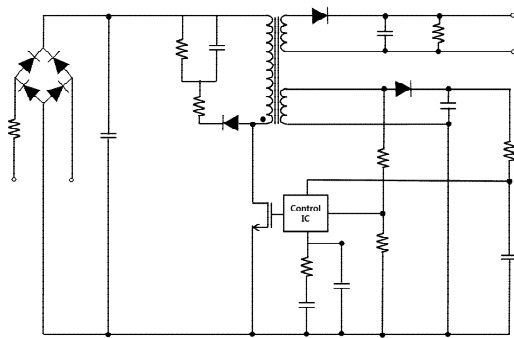
Sang-Guk Nam*, Ki-Hyun Kim*, Min-Sung Kim*, Kil-Soo Seo*, Nam-Kyun Kim*, Han-Jung Song***
 Korea Electrotechnology Research Institute (KERI)*
 Department of Electronic Engineering, Changwon National University**
 Department of Nano Science & Engineering, Inje University***

Abstract - This paper presents methods to achieve and control accurate output voltage. PSR removed secondary output voltage sensing circuit, therefore standby power loss can be decreased. When sensing the auxiliary winding voltage, sensing must be done at accurate branch which has V_o information. For this reason this paper presents the PSR sensing technique using sawtooth wave and peak detector. Circuit verification carried out with Spectre in Cadence corporation and Manga/Hynix 0.35 μ m 700V process.

1. 서 론

최근 스마트폰, 웨어러블 기기, 등 다양한 전자제품 등이 등장함에 따라 전자기기의 대기전력 문제가 대두되고 있으며 이는 우리나라에만 국한 되어 있지 않다. 세계적으로도 대기전력 규제가 강화하고 있다. 이와 같은 대기전력 규제를 만족시키기 위해서 회로 구성이 매우 간단하고 가격이 낮은 플라이백 컨버터를 많이 사용한다. 플라이백 컨버터는 변압기를 사용하여 일차 측과 이차 측이 전기적으로 절연되어 있다. 이차 측 출력전압정보를 가져오기 위해서 옵토커플러(optocoupler)가 사용되는데 옵토커플러는 이차 측 제어회로가 필요하기 때문에 전력손실이 증가하고 그로 인하여 대기전력 또한 증가한다. 이와 같은 문제로 인하여 최근 플라이백 컨버터의 일차 측 제어(Primary Side Regulation)가 널리 연구되고 있다.[1-2]

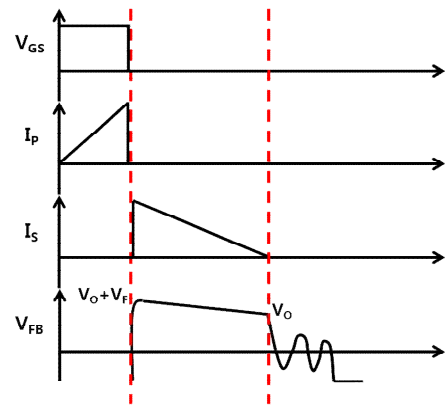
그림 1에 종래의 플라이백 컨버터의 일차 측 제어 회로도를 나타내었다.



〈그림 1〉 플라이백 컨버터 일차 측 제어의 기본 회로도

플라이백 컨버터의 일차 측 제어는 기존의 옵토커플러로 출력전압정보를 감지하는 대신 보조권선(auxiliary winding)을 사용하여 출력전압정보를 간접적으로 감지한다. 이러한 방식은 이차 측에 보조적인 피드백 회로를 필요로 하지 않기 때문에 전력손실이 줄어들고 대기전력 역시 효과적으로 감소시킬 수 있다. 그러나 플라이백 컨버터의 일차 측 제어는 그림 2와 같이 보조권선전압 V_{FB} 전압이 정확히 V_o 이 되는 지점에서 감지를 해야만 정확한 전압정보를 얻을 수 있다.[3-5]

그러나 종래의 감지 기법들은 회로의 감지시간이 짧고 컨버터가 동작을 하면서 시간이 뒤로 밀리게 되거나 감지하고자 하는 구간보다 앞 구간을 감지한다면 출력전압을 0에서 감지하거나 실제 출력전압보다 높거나 낮게 감지되어 불안한 컨버터 동작특성을 나타내어 신뢰성이 떨어지고 레귤레이션 특성이 감소되어 전체 회로 동작이 불안정해진다.



〈그림 2〉 플라이백 컨버터 일차 측 제어의 기본 파형

따라서 본 논문에서는 툽니파와 피크 검출기를 이용한 출력전압 감지기법을 제안한다. 제안하는 회로는 피크감지기를 이용하여 출력전압을 항상 유지하고 있으므로 출력전압 감지 시에 감지 시간이 뒤로 밀리더라도 정확한 출력전압정보를 얻을 수 있다.

본회로는 Magna/Hynix사의 0.35 μ m 700V CMOS 공정을 이용하여 검증하였다.

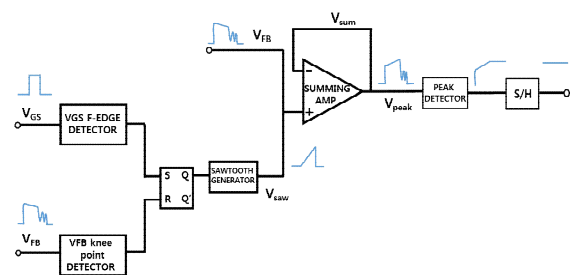
2. 본 론

2.1 제안하는 회로

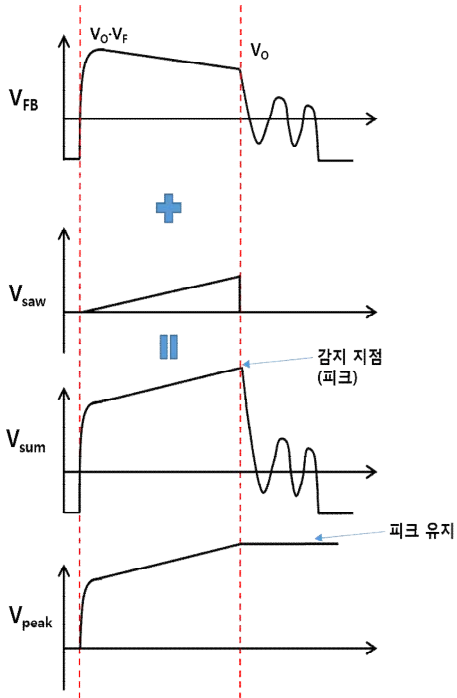
그림 3과 4에 제안하는 회로의 블록다이어그램과 타이밍도를 나타내었다. V_{GS} 신호가 OFF된 후 보조권선의 V_{FB} 가 생성됨과 동시에 일정한 기울기를 가지는 툽니파가 생성된다. 생성된 툽니파와 피드백전압을 가산기 회로를 통하여 합성한다. 합성된 신호는 출력전압 정보를 가지는 구간에서 가장 높은 전압을 가지게 되고 이 전압을 피크 검출기를 거쳐 다음 게이트 신호 전까지 출력 전압 정보를 유지한다.

이 유지된 신호를 샘플 앤 홀드 회로를 거쳐 출력전압 정보를 감지한다. 따라서 샘플 앤 홀드는 항상 DC 전압을 감지하기 때문에 샘플링 시간이 짧거나 길어도 빠르게 출력전압을 샘플링 할 수 있다.

그리고 회로 동작 중 시간이 지연되어 감지구간이 뒤로 밀리더라도 정확한 전압정보를 감지 할 수 있으며 감지하는 신호 자체가 흔들리지 않기 때문에 레귤레이션 특성을 향상 시킬 수 있다.



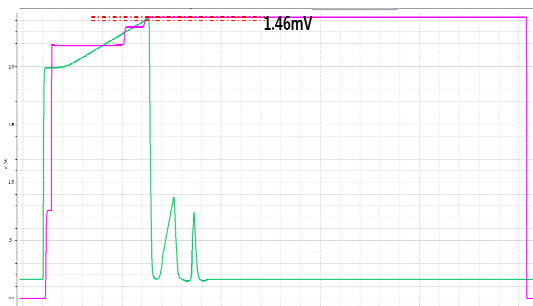
〈그림 3〉 제안하는 회로의 블록다이어그램



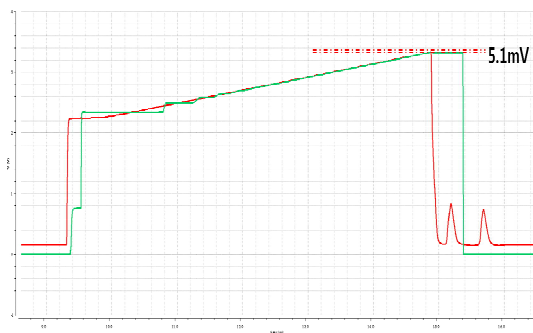
〈그림 4〉 제안하는 회로의 타이밍도

2.2 시뮬레이션 결과

그림 5 (a), (b)에 피크 감지기의 시뮬레이션 파형을 나타내었다. 시뮬레이션 조건은 full load 상태의 V_{FB} 값(온타입:5.60 μ s, 최댓값 2.64V)과 minimum load 상태의 V_{FB} 전압(온타입:2.60 μ s, 최댓값 2.18V)으로 시뮬레이션을 진행하였다.



(a) 온 타임 : 5.60 μ s, 최댓값 : 2.64V

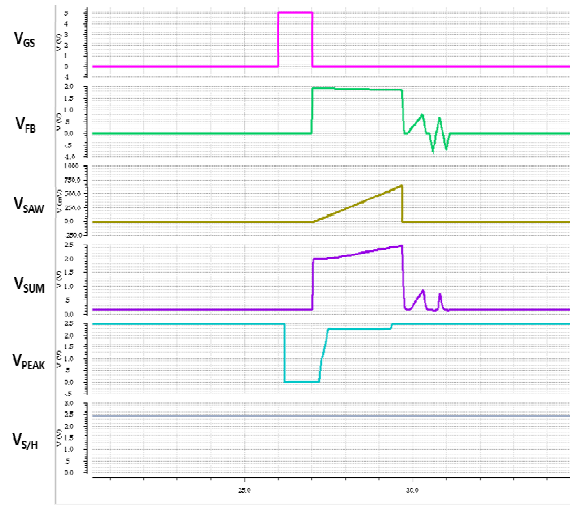


(b) 온 타임 : 2.60 μ s, 최댓값 : 2.18V

〈그림 5〉 피크감지기의 시뮬레이션 결과

실험 결과는 full load 조건일 때 피크 값과 피크감지기의 오차가 약 1.46mV, minimum load 조건일 때 피크 값과 피크감지기의 오차가 약 5.1mV로 오차의 최댓값이 약 5.1mV로 결과가 나타났다.

그림 6에 전체 2차 측 감지회로의 시뮬레이션 결과를 나타내었다. 시뮬레이션 조건은 minimum load 조건으로 시뮬레이션 하였다.



〈그림 6〉 전체 감지회로의 시뮬레이션 결과(온 타임 : 2.60 μ s, 최댓값 : 2.18V)

시뮬레이션 결과에서 알 수 있듯이 V_{GS} 신호가 OFF 된 후 V_{FB} 신호가 생성되고, V_{FB} 신호와 V_{SAW} 신호가 가산기에서 합성되어 약 2.42V의 피크 값을 가지는 V_{SUM} 신호를 생성해낸다. 출력전압정보를 가지는 V_{SUM} 신호의 피크 값을 V_{PEAK} 신호가 약 2.415V의 값으로 유지하고 있는 것을 확인 할 수 있다.

3. 결 론

본 논문에서는 톱니파와 피크 검출기를 이용하여 2차 측 전압을 간접적으로 감지하는 2차 측 출력전압 감지회로를 제안 하였다.

제안하는 감지 회로는 출력전압정보를 가진 구간의 전압을 일정한 기울기를 가지는 톱니파와 합성하여 출력전압정보를 가지는 구간이 항상 한 주기의 피크 값이 되도록 만들고 만들어진 전압을 피크검출기로 1차 감지를 하여 항상 출력전압정보를 유지하고 있도록 동작시켰다. 이렇게 유지된 값을 Sample & Hold 회로를 통하여 한 번 더 감지되도록 하였다. 이와 같은 이유로 회로 동작에 있어서 정확한 출력전압정보를 컨트롤러로 피드백 받음으로써 출력전압정보 값의 신뢰성을 높일 수가 있고 이로 인하여 레귤레이션 특성이 향상되어 전체 회로에 있어서 안정적인 동작을 할 수 있다.

시뮬레이션 결과는 load 조건에 따라서 최소오차 1.46mV, 최대오차 약 5.1mV를 가지는 시뮬레이션 결과 값을 나타내었다.

제안하는 회로를 응용하여 20W 이하 소형 전자 제품이나, LED 구동용 회로 등 다양한 응용분야에 적용 할 수 있을 것으로 사료된다.

본 연구는 2014년도 산업통상자원부의 지원으로 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구과제입니다.
(No. 20132010101950)

[참 고 문 헌]

- [1] Y.Ting Lin, T.Juu Liang, K.Hui Chen, "IC design of primary-side control for flyback converter", Future Energy Electronics Conference (IFEEC), 449 - 453, 2013
- [2] Keogh, Bernard, L. Billy, L. Joe "Design improvements for Primary-Side-Regulated high-power flyback converters in Continuous-Conduction-Mode ", Applied Power Electronics Conference and Exposition (APEC), 492 - 497, 2015
- [3] Z. Wang, X. Lai, H. He "High precision control technique for constant current regulation in primary-side regulation systems", Electronics Letters, 50, 1870 - 1872, 2014
- [4] 김우섭, 전준혁, 김희준 "1차측 제어 Flyback 컨버터에 관한 연구", 대한전기학회 전기기기 및 에너지변환시스템부문회 추계술대회 논문집, 209 - 210, 2014
- [5] 한경석, 이이, 김희준, "1차측 제어에 의한 단일단 LED 구동회로", 대한전기학회 전기기기 및 에너지변환시스템부문회 추계술대회 논문집, 253 - 254, 2013