

3-레벨 NPC 인버터의 전압 불균형 시 출력 상전류 보상기법

이춘복*, 현승욱*, 홍석진*, 김영렬**, 원충연*
 성균관대학교*, 안양대학교**

Compensation method of output phase current when the voltage unbalance for 3-level NPC Inverter

Chun Bok Lee*, Seung Wook Hyun*, Seok Jin Hong*, Young Real Kim**, Chung Yuen Won*
 Sungkyunkwan University*, Anyang University**

ABSTRACT

본 논문에서는 3 레벨 NPC(Neutral Point Clamped) 인버터에서 상단 커패시터 전압과 하단 커패시터의 전압의 불균형 시 나타나는 출력 상전류 왜곡에 대한 보상기법에 대하여 제안한다. 스위칭 기법은 SVPWM(Space Vector Pulse Width Modulation)을 사용하였고 상단 커패시터 전압과 하단 커패시터 전압의 불균형이 DC Link 전압의 0% 15% 35%일 때의 보상 전과 보상 후를 비교 분석 하여 시뮬레이션으로 출력 상전류 보상기법을 검증하였다.

1. 서 론

해상풍력발전, MVDC(Medium voltage DC), LVDC(Low Voltage DC)등 대용량 전력변환장치가 확대되면서 멀티레벨 전력변환장치의 연구가 활발히 진행되고 있다. 멀티레벨 인버터 중 3 레벨 NPC 인버터는 그림 1과 같이 구조적으로 중성점 n이 존재 한다. 하지만 상단 하단 커패시터의 오차와 부하의 불균형으로 인하여 중성점 전류가 흐르게 되고 이로 인하여 커패시터간의 전압 불균형 문제가 발생한다.[1] 이 이유로 3 레벨 NPC 인버터에서는 추가적으로 전압 밸런싱 제어가 필수적이다. 하지만 밸런싱 제어 시 전압 불균형의 문제로 출력 상전류의 왜곡이 발생한다.

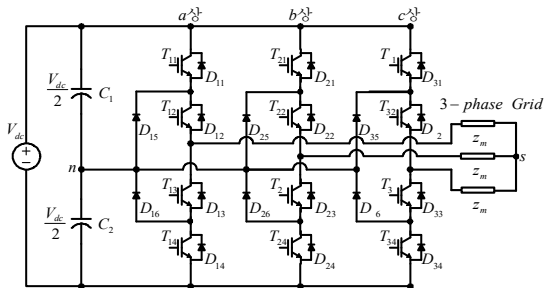


그림 1 3-레벨 NPC 인버터의 구조
 Fig. 1 The structure of 3-Level NPC Inverter

2. 본 론

2.1 전압 불균형 시 나타나는 전압 벡터도의 변화 전압 불균형 시 상단 커패시터 전압 V_{C1} 과 하단 커패시터 전

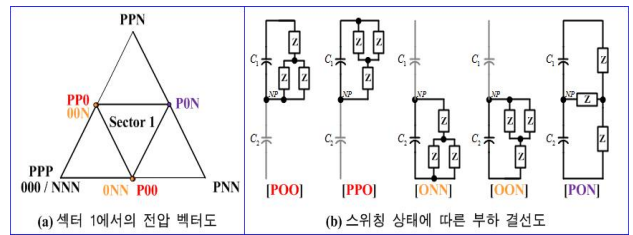


그림 2 (a)보상 전 섹터 1에서의 전압 벡터도와 (b)스위칭 상태에 따른 부하 결선도

Fig 2. (a)Before compensating, voltage vector diagram of Sector1 and (b)load-line diagram according to switching state

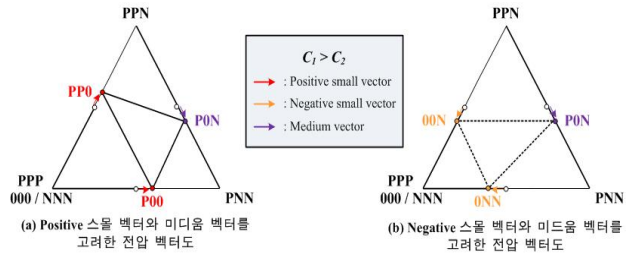


그림 3 커패시터 전압 불균형에 의한 Positive 스몰벡터의 이동(a)와 Negative 스몰벡터의 이동(b)

Fig. 3 Movement of Positive small vector(a) and Negative small vector(b) by unbalance capacitors voltage between C_1 and C_2

압 V_{C2} 가 서로 다른 크기를 가지고 있다.

하지만 다음 그림2에 나타나듯이 밸런싱 스위칭 제어 시 상단 커패시터의 전압과 하단 커패시터의 전압의 차이를 고려하지 않는다면 전압 벡터도와 실제 부하에 걸리는 전압은 스몰 벡터(POO, PPO, OON, ONN)와 미디움 벡터(PON)에서 오차가 발생한다. 이러한 전압의 오차는 밸런싱 스위칭 제어 시 출력 상전류에 대한 왜곡을 발생시키며 시스템의 안정성을 저하시킨다.

본 논문에서는 이러한 양단의 커패시터의 전압의 차이에 의한 벡터도의 변화를 검출한다. 그림 3은 상단 커패시터 전압 V_{C1} 의 크기가 하단 커패시터 전압 V_{C2} 의 크기보다 클 때의 섹터1에서의 스몰 벡터와 미디움 벡터의 이동을 나타낸다. 이러한 변화는 실제 커패시터의 전압을 고려한 상태이므로 밸런싱 스위칭 제어 시 출력 상전류에 대한 왜곡이 발생하지 않는다.

2.2 전압 불균형 시 출력 상전류 보상기법의 구현

3 레벨 NPC 인버터는 Positive 삼각파와 캐리어 파형과 Negative 삼각파와 캐리어 파형 2개를 지령전압과 비교하여 각 래그의 스위치 1번과 3번 그리고 2번과 4번을 상보적으로 턴 온/오프 시킨다. 이 때 Positive carrier파형의 Peak to Peak 값은 제어하고자 하는 V_{C1} 전압의 크기가 되고, Negative carrier파형의 크기 또한 V_{C2} 전압의 크기가 된다. 이러한 관점에서 그림 4와 같이 전압의 불균형의 크기를 캐리어 파형의 크기에 대입시키면 그림 3과 같이 벡터의 이동을 쉽게 구현할 수 있다.

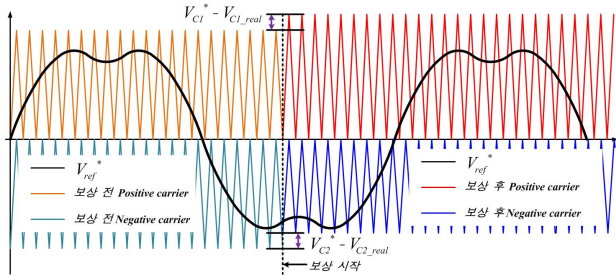


그림 4 전압 불균형 시 캐리어파를 이용한 출력 상전류 보상기법의 구현

Fig. 4 Implementation of Output phase current compensation method using a carrier waveform when the voltage unbalance

2.2 시뮬레이션

표 1과같이 상단 커패시터의 전압과 하단 커패시터의 전압이 DC Link전압의 35% 불균형 이고 변조지수는 0.5로 PSIM 프로그램으로 시뮬레이션 하였다.

표 1 시뮬레이션 파라미터 크기

Table 1 Parameter value of Simulation

DC Link	700[V _{dc}]	3 Phase Resistance	12[Ω]
V_{C1}	475[V _{dc}]	3 Phase Inductance	3[mH]
V_{C2}	225[V _{dc}]		

그림 5는 제안한 출력 상전류 보상기법을 보상 전과 보상 후의 출력 상전류 파형이다. 상단 커패시터의 전압과 하단 커패시터의 전압이 250[V_{dc}] 만큼 불균형을 이루고 제안된 보상기법을 적용 전의 출력 상전류는 약 THD가 11.92%이며 보상기법을 적용한 후 THD는 약 2.8%로 9% 저감된 것을 확인 하였다.

그림 6은 정지좌표계에서 출력 상전류의 q축 전류를 x축으로 d축 전류 y축으로 시뮬레이션 한 결과이다. 보상 전의 정지좌표계에서의 d축과 q축 전류는 상단 커패시터와 하단 커패시터의 불균형이 0%에서 35%로 더 클수록 왜곡이 발생하는 것을 확인 할 수 있다. 하지만 보상 후의 전류의 파형에서는 정지좌표계에서의 d축과 q축의 왜곡이 상단 커패시터의 전압과 하단 커패시터의 전압의 차이의 크기가 더 커지더라도 거의 발생하지 않는다는 것을 확인 할 수 있다.

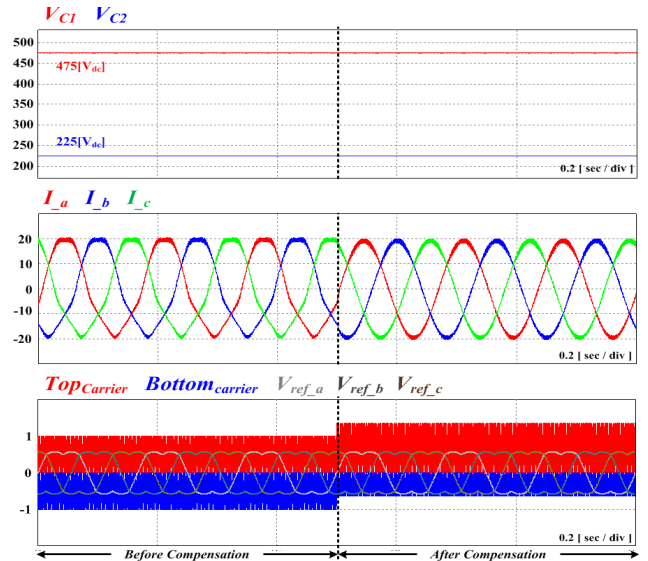


그림 5 제안한 출력 상전류 보상기법을 적용한 시뮬레이션 결과
Fig. 5 Simulation result of proposed compensation method of output phase current

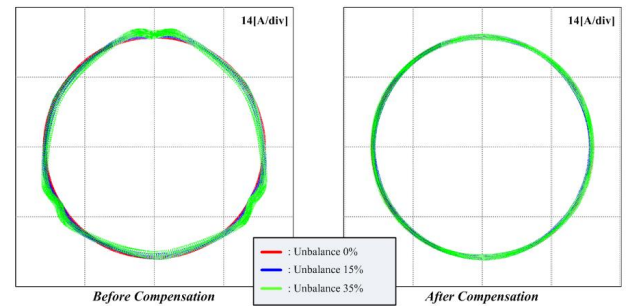


그림 6 정지좌표계에서 출력 상전류의 q축과 d축
Fig. 6 D-axis and q-axis of the output phase current in a stationary coordinate

3. 결론

본 논문에서는 3 레벨 NPC 인버터에서 상단 커패시터와 하단 커패시터의 전압 불균형으로 인한 출력 상전류의 보상 기법을 제안하였다. 전압의 불균형은 DC Link의 전압의 0%, 15%, 35%로 시뮬레이션을 진행하였고 불균형이 35%일 때 THD는 약 9% 감소 한 것을 확인하였다. 또한 출력 상전류의 왜곡이 사라진 것을 시뮬레이션 결과로 확인하였다.

이 논문은 2012년도 정부(지식경제부)의 재원으로 삼성중공업의 지원을 받아 수행된 연구임 (No. 2012T100100064).

참고 문헌

[1] K. Yan, W.Wang, Z.Zhu, Q.Lu, "Study On Neutral point Balancing For Three level Spave Voltage Vector Pulse Width modulation Inverter," in proc. of the 11th international Conf. on Electrical Machines and System, ICEMS 2008. pp. 1571 1576, 17 20 October 2008.