

HVDC 보호 알고리즘을 위한 전력신호의 전처리 과정

손상욱, 유창성
LS산전

Pre-Processing of Power Signals for HVDC Protection Algorithm

Sang Wook Sohn, Chang Sung You
LSIS

ABSTRACT

HVDC 시스템의 안정적인 동작을 위해 보호 알고리즘이 요구된다. 보호 알고리즘에 사용되는 전력신호는 적용 알고리즘에 따라 필터링, RMS, RSS등의 전처리 과정이 필요하다.

1. 서론

HVDC 시스템의 안정적인 동작을 위해 효과적인 보호 알고리즘이 요구된다. 보호 알고리즘에 사용되는 전력신호는 사용 목적에 의해 전처리 과정이 필요하며 많은 계산량이 요구되기 때문에 적절한 신호처리 알고리즘의 선택이 필요하다. 필터링, RMS(Root Mean Square), RSS(Root Sum of Square)와 THD (Total Harmonic Distortion)같은 전력신호의 전처리 과정이 필요하다. [1]

2. 전처리 알고리즘

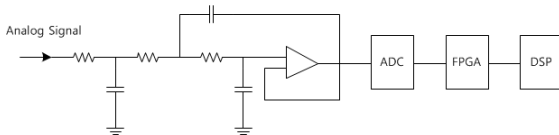


그림 1 전력신호 전처리 과정 블록도
Fig. 1 Block Diagram of Pre-Processing

신호처리 기반의 전처리 알고리즘 연산을 위한 블록도를 그림 1에 나타내었다. ADC 샘플링 과정에서 발생하는 Aliasing 방지를 위하여 RC 수동필터와 2차 능동필터를 다단으로 사용한다. ADC의 샘플링 율은 250kHz를 사용하고 32us의 동작 주기를 위해 FPGA에서 8샘플의 속음 과정을 거치게 된다. 이 과정에서 8샘플의 평균값을 취하는 이동 평균 알고리즘을 사용하며 그림 2에 주파수 응답을 나타내었다. 이 과정을 통해 획득한 디지털 신호를 DSP에서 필터링, FT RMS와 RSS의 연산을 수행한다.

2.1 대역 제한 필터

Analog to Digital Converter (ADC)를 사용하여 전력신호를 디지털 신호로 변환하는 과정에서 발생하는 Aliasing방지를 위해 대역 제한 필터가 필요하다. 차단주파수($f_c=41\text{kHz}$)를 갖는 RC 수동필터와 차단주파수($f_c=32\text{kHz}$)를 갖는 Bessel 구조의 2

차 능동필터를 사용하였고 그림3에 그 주파수 응답을 나타내었다.

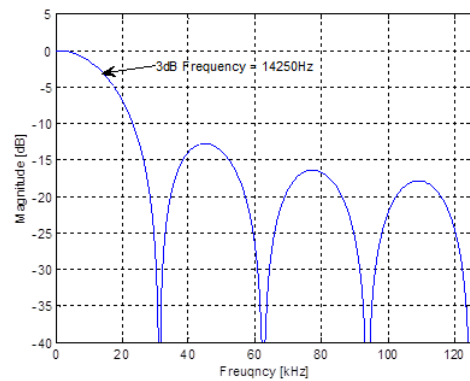


그림 2 8 Sample 이동 평균 필터 주파수 응답
Fig. 2 Frequency response of moving average filter with 8 samples

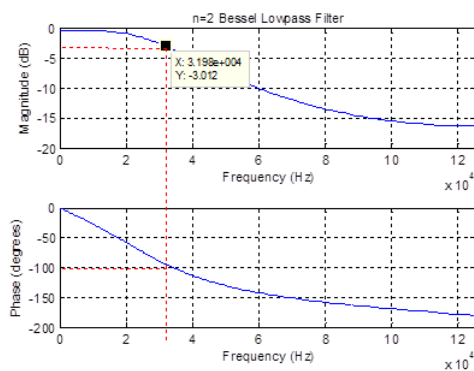


그림 3 2차 능동 LPF 주파수 응답
Fig. 3 Frequency response of 2nd active LPF

2.2 디지털 필터

디지털 필터는 Low Pass Filter(LPF), Band Pass Filter(BPF)와 High Pass Filter(HPF)가 사용된다. 32차 FIR 필터로 동일한 구조이기 때문에 사용 목적에 따라 계수만 달리 하면 LPF, BPF 그리고 HPF의 구현이 가능하다. 각 필터의 사양은 표1과 같다. 이를 바탕으로 구현된 디지털 필터의 결과를 그림 4, 5, 6에 나타내었다. 그림 4는 원신호, 그림 5는 MA의 결과이고 그림 6은 LPF의 결과이다.

표 1 디지털 필터 사양

Table 1 Specification of digital filter

	fc	Order	Pass band ripple	Type
LPF	180Hz	32	0.1	FIR
BPF	180Hz, 2kHz	32	0.1	FIR
HPF	2kHz	32	0.1	FIR

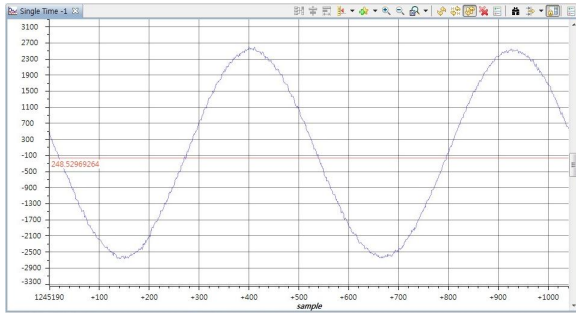


그림 4 ADC에 의해 250kHz로 샘플링된 전력신호
Fig. 4 ADC Sampled power signal with 250kHz

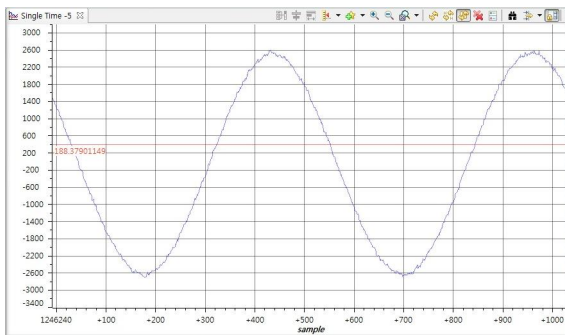


그림 5 Moving Average 필터에 의해 잡음이 제거된 신호
Fig. 5 Noise reduction signal using moving average filter

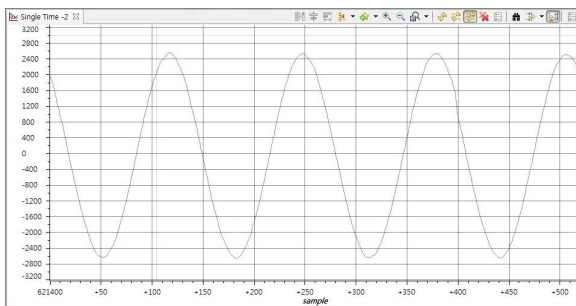


그림 6 저대역 통과 필터에 의해 잡음이 제거된 신호
Fig. 6 Noise reduction signal using low pass filter

2.3 FT-Root Mean Square

기본파인 60Hz의 RMS를 구하는 기법으로 연산량이 많이 요구되는 알고리즘이다. Fourier Transform (FT) 연산으로 높은 해상도를 획득하고 획득된 계수 중 60Hz에 해당하는 계수로부터 RMS값을 연산한다.

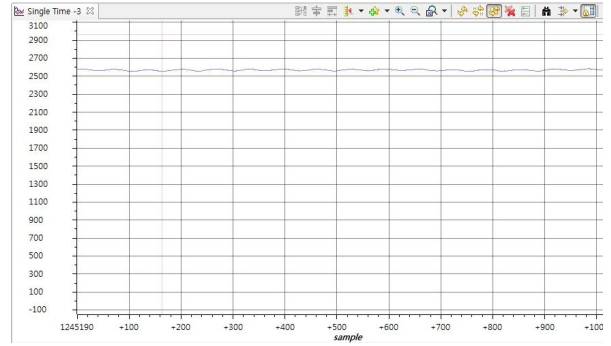


그림 7 FT RMS 실험 결과
Fig. 7 Simulation result of FT RMS

2.4 Root Sum of Square

고조파 분석을 위해 사용되는 고전적인 알고리즘은 THD이다. THD연산을 위해서는 각 주파수 대역을 분해하는 다수의 BPF가 필요하며 분리된 신호의 곱셈과 제곱근 연산이 요구된다. 각 고조파별 성분을 분석하기 위해서는 THD 연산이 필요하지만 고조파 성분의 파워를 분석하기 위해서 RSS가 사용된다. RSS는 HPF를 통과시켜 기본파를 제거하고 남은 고조파 신호의 파워를 구하여 제곱근을 취하는 것이다. THD에 비해 다수의 필터링 과정이 생략된 알고리즘이다.



그림 8 RSS 실험 결과
Fig. 8 Simulation result of RSS

3. 결론

HVDC 보호 알고리즘에 사용되는 전력신호의 신호처리 기반의 전처리 과정에 대하여 기술하였다. 다만 필터와 MA로 잡음에 대한 강인성을 보이며 간략화한 FT RMS와 RSS기법의 사용으로 계산량의 감소와 수행시간의 단축의 효과를 보았다.

참고 문헌

- [1] Alan V. Oppenheim and Ronald W. Schaffer, Discrete Time Signal Processing: Second Edition, Prentice Hall.
- [2] Math H. J. Bollen and Irene Yu Hua Gu, Signal Processing of Power Quality Disturbances, John Wiley & Sons, INC..