

Fig. 3 Control Block Diagram of Proposed Voltage Controller

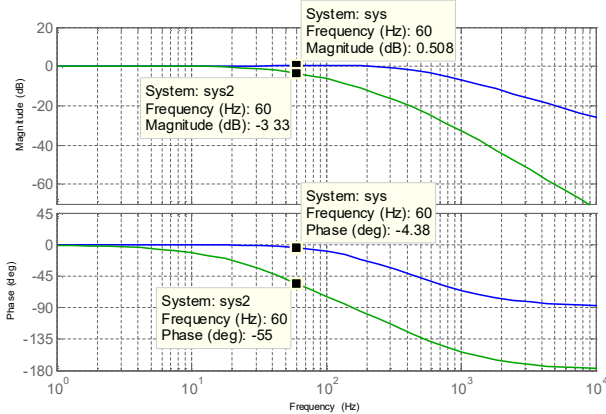


Fig. 4 Bode Plot of the Previous Voltage Controller and the Proposed Voltage Controller

## 2.2 제안하는 전압 제어

그림 3은 제안하는 전압제어기이다. 기존의 PI제어기에 출력 전압이 정상상태일 때 캐패시터에 흐르는 전류를 전항 보상하였다. 수식은 아래와 같다.

$$C_f \frac{dv_{c_f}}{dt} = k_p v_{err} + k_i \int_{ts} v_{err} dt + C_f \frac{dv_{c_f}}{dt} \quad (1)$$

$$C_f \frac{dv_{err}}{dt} = -(k_p v_{err} + k_i \int_{ts} v_{err} dt) \quad (2)$$

수식 (2)를 보면 PI출력은 오차가 발생 시 에러를 0으로 보내게 되고, 정상상태에 도달하게 되면 수식(1)에서 보듯이 전항 보상항만이 전류지령으로 보내어 진다. 그러므로 PI제어기의 적분 항에 의한 위상 지연이 사라지게 된다.

그림 4는 일반 PI제어기와 제안하는 제어기의 지령전압과 출력 전압 간에 주파수 특성 곡선을 나타낸 것이다. 일반 PI제어기의 경우는 60[Hz]대역에서 이득감소와 위상지연이 나타났지만 제안하는 전압제어기를 사용 시에는 PI제어기의 BW의 영향을 받지 않으므로 지령전압과 출력전압 간에 위상과 이득 모두 근사한 것을 확인할 수 있었다. 이를 통하여 제안하는 제어기를 사용 시 위상지연 문제가 해소됨을 확인하였다.

## 2.3 Simulation Result

그림 5는 PI제어기를 사용한 시스템과 제안하는 제어기 파형들이다. PI제어기를 사용하였을 시에는 출력전압의 위상이 지연된 상태에서 모드전환이 이뤄지게 되면 캐패시터에 매우 큰 전류가 유입되는 것을 볼 수가 있다.

Table 1 Conditions used in the Simulated analysis

|                      |                     | Value                          |
|----------------------|---------------------|--------------------------------|
| 입력전압                 |                     | 330[V]                         |
| 출력 rms전압, 주파수        |                     | 220[V <sub>rms</sub> ], 60[Hz] |
| 전력                   |                     | 5[kW]                          |
| Switching Frequency  |                     | 5[kHz]                         |
| Filter Inductor, ESR |                     | 504[uH], 0.01[Ω]               |
| Filter Capacitor     |                     | 470[uF]                        |
| Band Width           | Voltage controller. | 50[Hz]                         |
|                      | Current controller  | 500[Hz]                        |

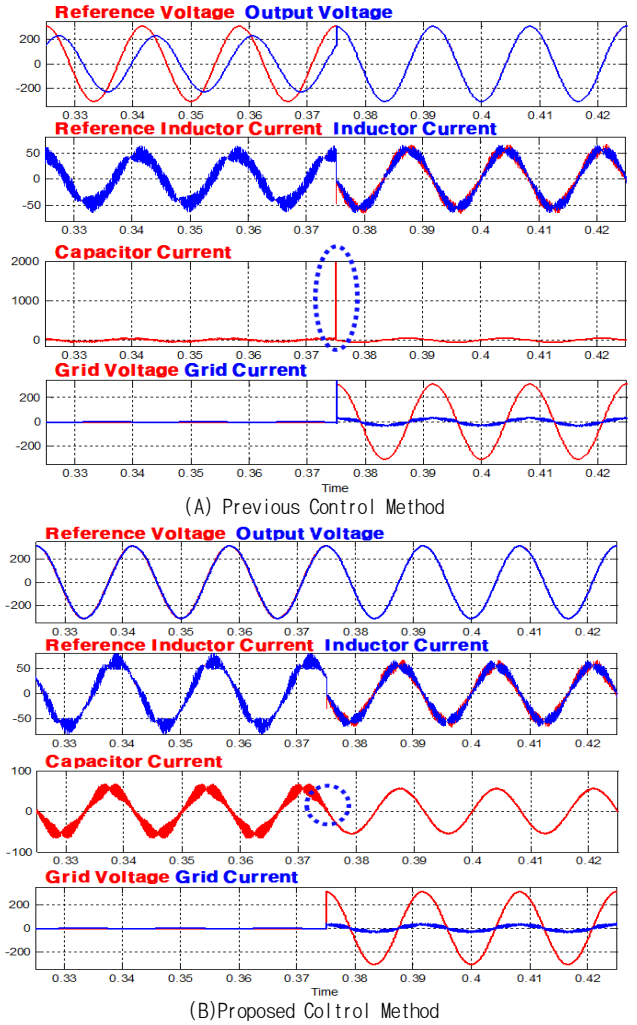


Fig. 5 Waveform Comparison of Single Phase Inverter

그러나 제안하는 제어기로 동작할 시에 같은 위상인 상태에서 모드전환이 이뤄지기 때문에 매끄러운 전환이 이뤄지는 것을 확인하였다.

## 3. 결 론

본 논문에서는 계통연계형 인버터의 모드 전환 시 발생하는 제어기에 의한 위상지연 문제를 해결하고자 전항 보상 항이 추가된 전압제어기를 제안하였다. 이를 지령전압과 출력전압 간 주파수 특성 곡선을 통하여 위상지연이 사라지는 것을 확인하였고, 모의 해석을 통하여 파형을 비교하여 그 효과를 입증하였다.

본 논문은 교육부의 재원으로 한국연구재단의 지원을 받아 연구한 논문입니다. (No. 2013011487)

## 참 고 문 헌

- [1] J.S.Gho, "Optimal Design of Controller for PWM Converter and Inverter System" Ph D. Dissertation, Konkuk University, 2001.
- [2] Z .Yao, L. Xiao : "Seamless Transfer of Single Phase Grid Interactive Inverters Between Grid Connected and Stand Alone Modes", IEEE Transactions on Power Electronics, Vol.25, NO.6, June 2010.
- [3] B.J.Byen, H.U.Seo, Y.H.Cho, G.H.Cho : "A Seamless Mode Transfer Scheme for Single Phase Inverter with ESSs" KIPE, TKPE inc pp. 579 586