

# Asymmetric 암 구조를 가지는 단상 멀티레벨 인버터

최우석\*, 박진욱\*, 레동부\*, 양지훈\*, 손석용\*, 박성준\*, 임영철\*  
전남대학교\*

## A Single Multilevel Inverter With The Structure of The Asymmetric Arm

Woo Seok Choi\*, Jin Wook Park\*, LE. Tuan Vu\*, Jee Hun Yang\*, Seok Yong Son\*,  
Sung Jun Park\*, Young Cheol Lim\*  
Chonnam National University\*

### ABSTRACT

본 논문에서 제안하는 Asymmetric 암 구조를 가지는 단상 멀티레벨 인버터는 양방향 스위치를 사용하여  $(4m - 2)$ 개의 스위치로  $n$  레벨의 출력 전압을 생성한다.  $m$ 은 A 암의 전압원 수이다. 본 토폴로지는 A 암과 B 암을 형성하는 각각의 커패시터 전압원의 수가 동일하지 않는 것이 특징이다. 이러한 비대칭 전압원 구조의 조합으로 출력 전압 레벨 수를 최대화한다. 제안된 Asymmetric 암 구조를 가지는 단상 멀티레벨 토폴로지는 PSIM 시뮬레이터를 통해 11 레벨로 구현하여 타당성을 검증하였다.

### 1. 서 론

중전압 그리드 및 대전력 응용에서 멀티레벨 인버터의 사용은 대중화되고 있다<sup>[1]</sup>. 대표적인 토폴로지로는 다이오드 클램프 멀티레벨 인버터, 플라잉 커패시터 멀티레벨 인버터, 그리고 Cascaded Multi Cell H Bridge 멀티레벨 인버터가 있고, 다른 DC 링크 전압 크기를 가지는 H Bridge 셀이 조합된 Hybrid Cascaded 멀티레벨 인버터등이 있다<sup>[2]</sup>. 이러한 구조의 멀티레벨 인버터 토폴로지는 높은 DC 링크전압에 대해서 각 스위치의 내압을 최소화하는 특징을 가지고 있다.

위의 토폴로지를  $n$  레벨 인버터에 적용할 경우, 각 상당  $(n - 1) \times 2$ 의 스위치가 필요로 하여 단상 그리드 인버터에 적용할 경우, 많은 스위치 소자가 필요로 하는 단점이 있다. 하지만, 단상 그리드의 응용에 멀티레벨 인버터를 적용할 경우, 기존의 3 레벨 인버터에 대해서 동일한 내압을 가진 스위치 소자를 사용할 수 있다는 장점이 있다. 그러므로 구조에 제한 없이 소자수를 줄이는 방향으로 많은 연구가 수행되고 있다.<sup>[3]</sup>

본 논문에서는  $(4m - 2)$ 개의 스위치로  $n$  레벨 출력전압 구현이 가능한 Asymmetric 암 구조를 가지는 단상 멀티레벨 인버터 토폴로지를 제안한다. 이때  $m$ 은 A 암 전압원의 수이다. 제안된 Asymmetric 암 구조를 가지는 멀티레벨 토폴로지의 타당성을 검증하기 위해서 PSIM 시뮬레이터를 이용하였다. 각 스위치의 PWM 신호생성하기 위해, LS PWM 변조전략 가운데, PD 변조전략을 적용하여 시뮬레이션 하였고, 11 레벨 인버터를 구현하여 제안된 토폴로지의 타당성을 검증하였다.

### 2. 제안하는 Asymmetric 암 구조를 가지는

### 멀티레벨 인버터

#### 2.1 토폴로지 구조

그림 1은 본 논문에서 제안된 Asymmetric 암 구조를 가지는 11 레벨 인버터의 회로 다이어그램을 나타낸 것이다. 제안된 인버터는 A 암과 B 암의 DC 링크단 커패시터 전압원의 수가 동일하지 않는 특징을 가진다. 이 때 A 암과 B 암의 커패시터 전압원의 수는 각각  $m$ ,  $m - 1$ 이 되고,  $m \times m - 1$  멀티레벨 인버터라고도 할 수 있다. 11 레벨 인버터에서 A 암은 DC 링크 전압을 세 개의 동일한 커패시터를 가지는 커패시터들에 의해 분할되고, B 암은 두 개의 동일한 커패시터를 가지는 커패시터들에 의해 DC 링크가 분할된다. A 암의 출력 포트와 DC 링크단을 분할하는 커패시터 사이는 양방향 스위치( $Q_1$ ,  $Q_2$ ,  $Q_3$ )가 연결되고, 이 스위치의 On, Off에 의해 A 암 출력 전압의 크기가 결정된다.

제안된 토폴로지가 가지는 스위치 수는 다음과 같다.

$$k = (4m - 2) \quad (1)$$

$k$ 는 스위치 수를 나타내고,  $m$ 은 A 암 커패시터 전압원의 수이다. 식 (1)에 의해서 레벨 수  $n$ 은 식 (2)와 같이 나타낼 수 있다.

$$n = m^2 + m - 1 \quad (2)$$

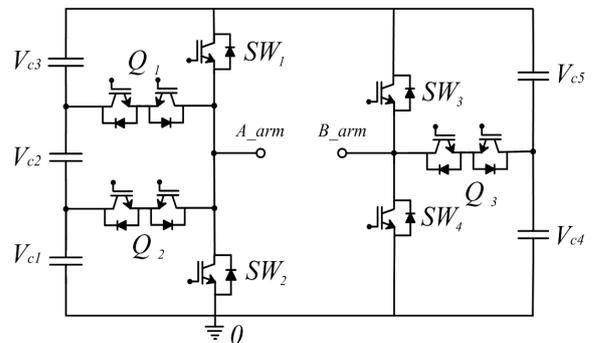


그림 1 Asymmetric 암 구조를 가지는 단상 11-레벨 인버터 회로 다이어그램

Fig. 1 A Single-Phase 11-level Inverter with Asymmetric Arm Structure Circuit Diagram

## 2.2 제안된 토폴로지의 동작 특성

A 암의 출력 전압은 전체 DC 링크 크기를 1로 두었을 때, 0, 1/3, 2/3, 그리고 3/3의 크기를 가지고, B 암의 출력은 0, 1/2, 2/2의 크기를 가진다. 이때, 각 암 양단 출력전압은 12가지의 결합을 갖지만, A 암과 B 암이 동일한 크기를 가지는 두 가지 경우에 대해서는 출력 양단이 동일한 크기를 가진다. 예를 들어, A암과 B암이 모두 0을 가질 때와 각각 3/3, 2/2를 가질 때의 출력 전압  $v_{ab}$ 는 동일하게 0이다. 따라서, 전체 출력 레벨은 11 레벨을 형성한다.

표 1은 제안된 11 레벨 인버터의 스위칭 함수를 나타내었다.

표 1 제안된 11-레벨 인버터의 스위칭 함수  
Table 1 Proposed 11-level Single Phase Inverter Switching Function

$v_{ab}$	$v_{a0}$	$v_{b0}$	Arm_A	Arm_B
6/6	3/3	0	SW1	SW4
4/6	2/3	0	Q1	SW4
3/6	3/3	1/2	SW1	Q3
2/6	1/3	0	Q2	SW4
1/6	2/3	1/2	Q1	Q3
0	0; 3/3	0; 2/2	SW2; SW1	SW4; SW3
1/6	1/3	1/2	Q2	Q3
2/6	2/3	2/2	Q1	SW3
3/6	0	1/2	SW2	Q3
4/6	1/3	2/2	Q2	SW3
6/6	0	2/2	SW2	SW3

## 3. 시뮬레이션 결과

본 논문에서 제안하는 Asymmetric 암 구조를 가지는 단상 멀티레벨 인버터의 타당성을 검증하기 위해서 PSIM 시뮬레이션을 실시하였다. PSIM 시뮬레이션을 위한 회로 구성은 그림 2와 같다. 멀티레벨 스위칭을 구현하기 위해서 비주얼 C++을 이용하여 프로그램하였으며, 컴파일된 DLL파일을 이용하여 PSIM과 연계 동작시켰다.

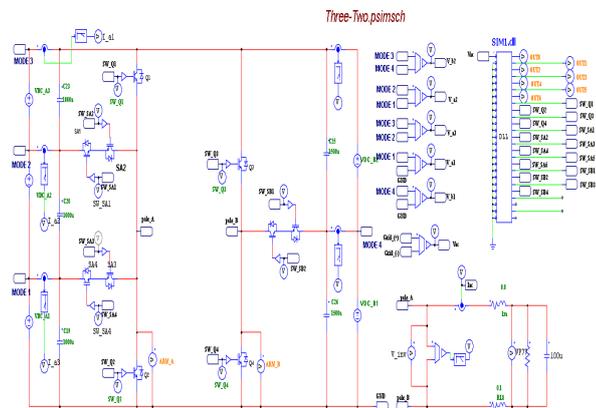


그림 2 Asymmetric 단상 11-레벨 인버터 다이어그램  
Fig. 2 An Asymmetric Single-Phase 11-level Inverter Diagram

그림 3은 제안된 단상 11 레벨 인버터의 각 암의 출력전압 및 선간 출력 전압 파형을 나타내었다. 그림 3 (c)에서 전체 11 레벨의 출력 전압파형을 형성하는 것을 확인 할 수 있다.

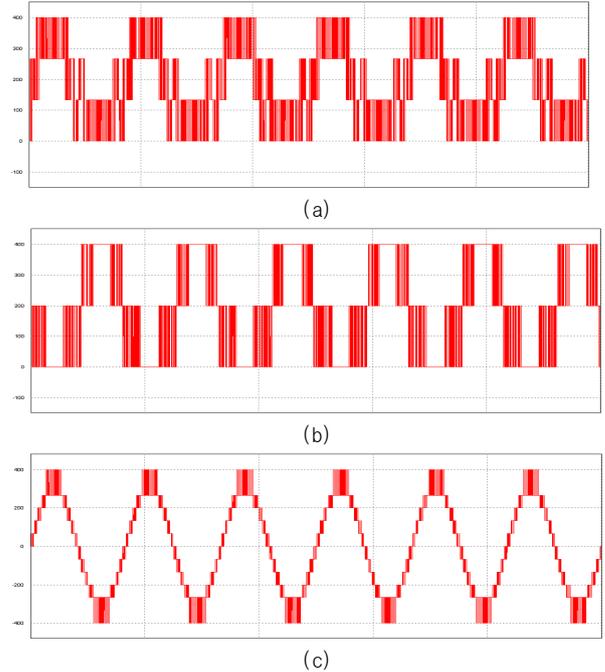


그림 3 Asymmetric 단상 11-레벨 인버터 주요 파형: (a) A 암 PWM 파형, (b) B 암 PWM 파형, (c) 인버터 출력 파형

Fig. 3 The waveform of An Asymmetric Single-Phase 11-level Inverter: (a) Arm\_A PWM waveform, (b) Arm\_B PWM waveform, (c) The output waveform

## 3. 결 론

본 논문은 새로운 단상 멀티레벨 인버터 토폴로지를 제안한다. 제안된 Asymmetric 암 구조를 가지는 멀티레벨 인버터는  $(4m - 2)$ 개의 스위치로  $n$  레벨 출력 전압 파형을 만든다. (본문에서 레벨 수  $n$ 과 A상 커패시터 전압원의 수  $m$ 과의 관계를 나타내었다.) 또한, 11 레벨 인버터의 PSIM 시뮬레이션을 통해 제안하는 멀티레벨 인버터 토폴로지의 타당성을 검증하였다.

이 논문은 LG 이노텍 핵심소재기술 개발 사업의 연구비 지원에 의하여 연구되었음

## 참 고 문 헌

[1] J. Rodriguez, J. S. Lai, and F. Z. Peng, "Multilevel inverter: A survey of topologies, controls, and applications", IEEE Trans. Ind. Electron., Vol. 49, No. 4, pp. 724 738, Aug. 2002.

[2] J. Rodriguez, G. Franquelo, S. Kouro, J. I. Leon, R. C. Portillo, M. A. M. Prats, M. A. Perez, "Multilevel Converters: An Enabling Technology for High Power Applications", in Proc. IEEE, Vol. 97, No. 11, Nov. 2009, pp. 1786 1817.

[3] Z. Li, P. Wang, Y. Li, F. Gao, "A Novel Single Phase Five Level Inverter with Coupled Inductors", IEEE Trans. Power Electronics, Vol. 27, pp. 2716 2725, Jun. 2012.