

자기스위치를 이용한 펄스압축용 시뮬레이터 개발

김승모, 김준구, 박기원, 권병기, *유지윤
포스코아이씨티, *고려대학교

Development of Simulator for Pulse Compressor using Saturable Inductor

Seung-Mo Kim, Jun-Gu Kim, Ki-Won Park, Byung-Ki Kwon, *Ji-Yoon Yoo
POSCO ICT, *Korea University

ABSTRACT

본 논문은 자기스위치를 이용한 펄스압축용 시뮬레이터의 개발과 결과에 대해 기술하였다. 이를 위해 펄스압축기술을 소개하고 자기스위치가 적용된 펄스압축 시뮬레이터의 전체구성과 각 구성품의 역할을 설명하였다. 또한 제품제작을 통한 구현과 부하시험을 통해 시험결과를 비교하고 설계의 타당성을 검증하였다.

1. 서론

펄스파워는 일정시간 동안 전기에너지를 저장한 후, 저장 에너지의 순간 방전 또는 펄스압축, 성형을 이용하여 단시간에 고에너지를 특정부하에 출력하는 전원장치이다. 이러한 펄스파워는 빠른 상승시간, 짧은 펄스폭, 코로나발생 특성으로 인하여 고전압 및 대전류의 발생이 용이하고 일반 자연에서는 존재하지 않는 과도상태를 형성 함으로서 전자력 에너지의 응용분야에 활용되고 있다. 펄스파워의 응용은 환경분야, 의료분야, 군사분야, 반도체가공분야, 물리분야에서 고티저 레이저, X선 발생, 전자력 가속, 고에너지 마이크로파 발생, 플라즈마 발생 등에 적용되고 있다.^[1]

본 논문에서는 펄스압축 시스템의 회로구성 및 제어알고리즘 설계와 자기스위치 설계 및 검증을 위한 개발환경 구축을 위해 마이크로 초의 짧은 펄스폭을 갖는 자기스위치를 이용한 펄스압축시뮬레이터를 구현하였다. 또한, 일반적인 펄스파워의 출력특성인 고전압에 따른 절연 및 안전을 위해 저전압 출력이 발생하도록 하였다.

2. 펄스압축용 시뮬레이터 개발

2.1 전체구성

펄스압축용 시뮬레이터는 펄스에너지를 충전하기 위한 CCPS(Capacitor Charging Power Supply), 자기스위치를 이용한 펄스압축회로인 MPC(Magnetic Pulse Compressor), 자기스위치를 초기화하는 회로인 MRPS(Magnetic Reset Power Supply), 펄스파워의 출력단 부하를 저항과 커패시터로 등가화한 Load, 제어장치, 계측기 및 측정단자로 구성되어 있으며, 모든 장치는 하나의 외함에 내장되어 있다. 그림 1은 펄스압축용 시뮬레이터의 전체구성을 나타내었다.

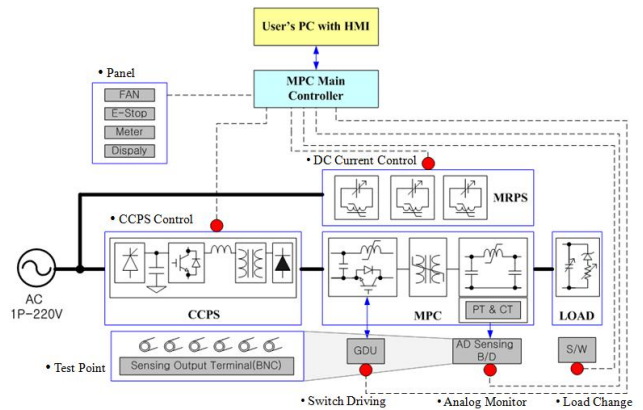


Fig 1. 펄스압축용 시뮬레이터 전체구성

Item	Description
Input	1 Phase, AC 220V
CCPS	DCmax: 50V
MPC	Pulse Output: 400Vmax
	Pulse Current: 150Amax
	Pulse Width min: 1usec
MRPS	Pulse Period max: 100Hz
	Output Volt: DC 10Vmax
Load	Output Current: 5Amax
	Resistor, Capacitor
Panel	600(W)*750(D)*1800(H)mm

Table 1. 펄스압축용 시뮬레이터 구성품 사양

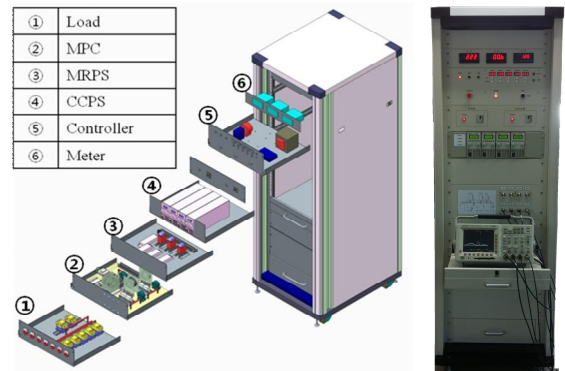


Fig 2. 펄스압축용 시뮬레이터 외함

2.2 회로설계

본 논문에서 펄스압축용 시뮬레이터는 자기스위치가 적용된 직렬형 2단 펄스압축방식의 회로를 선정하였으며, 각 단의 펄스 압축비는 4:1로 설계되었다. 따라서 전류펄스를 기준으로 펄스폭의 압축은 초기 펄스발생시 8 [usec], 1단 펄스압축시 2 [usec], 2단 펄스압축시 1[usec]으로 맞추어 설정하였다. 펄스압축은 인덕터와 커패시터와의 공진 시정수에 의해 결정되며, 여기에서 인덕터는 자기스위치(MS1, MS2)를 적용하였다. 자기스위치는 가포화 인덕터로서 FINEMET 재질로 선정하였다. 따라서, 높은 각형비의 B-H 특성곡선을 취하므로 비포화시 투자율이 높고, 포화시 거의 1에 가깝기 때문에 비포화시에는 높은 인덕턴스를, 포화시에는 낮은 인덕턴스를 갖는다. 그림 3은 펄스압축용 시뮬레이터에 적용된 회로구성과 적용소자를 나타내었고 표 2에서는 각 소자의 파라미터값을 정리하였다.

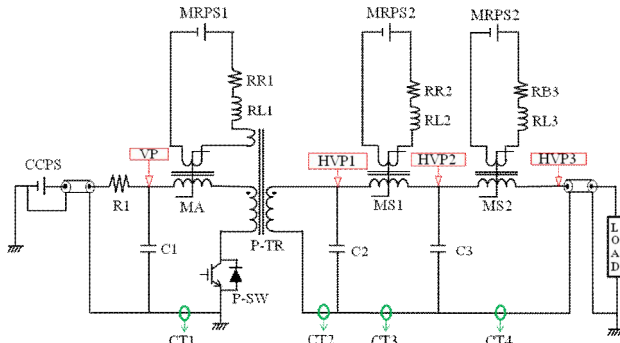


Fig 3. 자기스위치 적용 2단 직렬형 펄스압축회로

기호	정의	값
R1	충전용 저항	20[ohm]
C1	에너지 저장용 커패시터	14.7 [uF]
MA	자기어시스트용 인덕턴스	1.7 [uH]
P-TR	펄스 트랜스포머	1 : 8
P-SW	펄스 스위치	IGBT
C2	1 단 펄스압축용 커패시터	0.23[uF]
MS1	1 단 포화인덕턴스	3.52 [uH]
C3	2 단 펄스압축용 커패시터	0.23[uF]
MS2	2 단 포화인덕턴스	0.86 [uH]
Load	부하 저항, 커패시터	0.2 [uF], 1.5 [ohm]

Table 2. 펄스압축용 시뮬레이터의 펄스압축회로 파라미터

2.3 시험결과

펄스압축용 시뮬레이터의 설계검증을 위한 출력부하는 저항과 커패시터와의 병렬회로로 구성하였다. 이때 저항값은 출력단의 LC 특성임피던스를 고려하여 1.8[ohm], 커패시터는 최대 에너지 전달효율을 기준으로 MPC에 적용된 펄스에너지 저장용 커패시터의 값과 동일한 0.23[uF]을 선정하였다. 그러나 실제시험에서는 소자값 선정의 제한으로 각각 부하 저항 1.5[ohm]과 부하 커패시터 0.2[uF]의 병렬회로 구성으로 적용하였다. 그림 4에서는 MPC회로의 펄스압축단에서 펄스전압 크기와 펄스폭을 나타내고 있다.

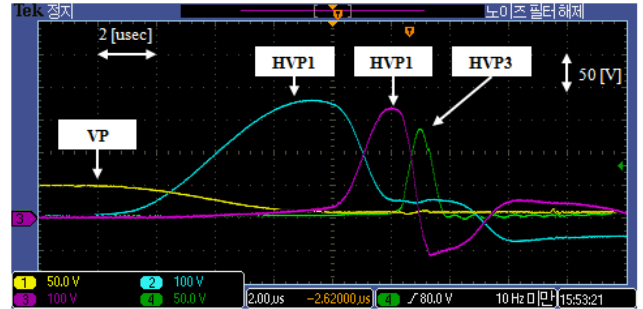


Fig 4. 펄스압축회로의 각부 전압파형

그림 5에서는 MPC회로의 각각의 펄스발생 및 펄스압축단에서의 펄스전류 크기와 펄스폭 측정을 통해 펄스압축용 시뮬레이터의 출력 파형(CT4)을 통해 140[A], 1[usec]의 펄스압축 성능을 나타내고 있음을 알 수 있다.

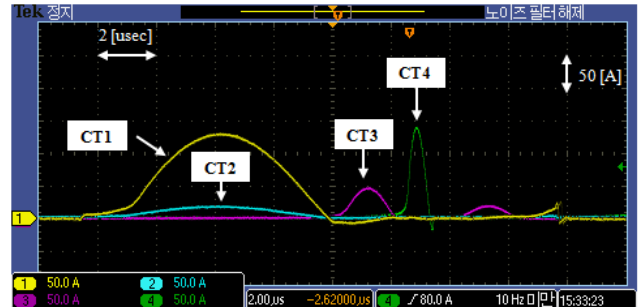


Fig 5. 펄스압축회로의 각부 전류파형

MPC회로에서 반도체소자로 구성된 펄스스위치(P-SW)의 동작에 따라 펄스에너지 저장용 커패시(C1)에 충전된 전압(VP)방전을 통해 전류 펄스(CT1)가 발생하고, 이때 스위치 양단간의 전압은 영전압으로써 스위치 손실이 거의 발생하지 않는 것을 그림 6에서 보여주고 있다.

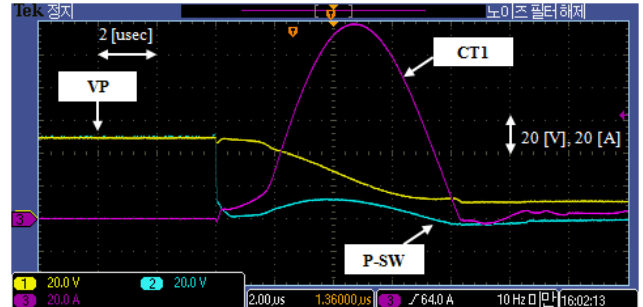


Fig 6. 펄스압축회로의 자기어시스트 파형

3. 결론

본 논문에서는 저압출력 특성을 갖는 펄스압축용 시뮬레이터의 부하시험을 통해, MPC 회로의 설계타당성을 입증하였고, 펄스파워 설계에서의 적용 가능성을 보여주었다.

참고 문헌

- [1] Jaegu Choi, "Introduction of the Magnetic Pulse Compressor (MPC)", Journal of Electrical Engineering & Technology Vol. 5, No. 3, pp. 484~492, 2010.