5-레벨 NPC/H-브릿지 인버터의 예측 제어

조현기, 곽상신
중앙대학교

Predictive Control of 5-level NPC/H-bridge inverter

Hyun ki Cho, Sang shin Kwak
School of Electronics and Electrical Engineering, Chung-ang University

ABSTRACT

본 논문은 5 레벨 NPC/H 브릿지 (Neutral Point Clamped/H bridge) 인버터의 최적 제어 세트 (finite control set) 모델 예측 제어 (MPC: Model Predictive Control) 방법을 제안한다. NPC/H 브릿지 인버터의 출력 전류 제어 및 DC link 커패시터 전압 균형을 유지하기 위해 출력 전류와 DC link 커패시터 전압을 예측하고, 하나의 비용 함수 (cost function)을 통해 최적의 스위칭 상태를 출력한다. PSIM 시뮬레이션을 통해 제안된 제어 알고리즘의 검증하였다.

1. 서 론

5 레벨 NPC/H 브릿지 인버터는 기존 5 레벨 NPC와 비교하여 적은 개수의 클램핑 다이오드 (clamping diode)를 필요로 하고, 스위칭 소자를 직렬로 연결하지 않기 때문에 인버터 레그 (leg)에서 발생할 수 있는 스위칭 소자 간의 전압 분배 불균형 문제를 예방할 수 있다[1 2]. 모델 예측 제어는 개별적인 PWM (Pulse Width Modulation) 블록이 필요하지 않으므로 기존 PWM 제어 방식에 비해 구현이 간단하고, 전압과 전류 제어 뿐만 아니라 추가적인 알고리즘을 포함할 수 있기 때문에 제어 유연성이 높은 장점이 있다 [3].

본 논문에서는 5 레벨 NPC/H 브릿지 인버터를 위한 모델 예측 제어 방법을 제안한다. 인버터 모델을 통해 3상 인버터 출력 전류를 예측하고, 전류의 지령값과 가장 가까운 스위칭 벡터를 찾는다. 이 때, NPC/H 브릿지의 DC link 커패시터 전압 균형을 유지하기 위해, 커패시터 전압도 예측하여 하나의 비용 함수를 통해 최적의 스위칭 상태를 출력한다.

2. 5-레벨 NPC/H-브릿지 인버터의 모델 예측 제어

2.1 5-레벨 NPC/H-브릿지 인버터 동작

그림 1은 5 레벨 NPC/H 브릿지 인버터의 구조이다. NPC/H 브릿지 인버터는 그림 2와 같이 125개의 스위칭 상태를 가지며, 이에 따라 61개의 다른 전압 벡터를 만들 수 있다. 표 1은 5 레벨 NPC/H 브릿지 인버터의 상 별 스위칭 상태를 보인다. A상의 왼쪽 레그를 예로 들어, 레그에 위치한 4개 스위치 중에서 Sa11, Sa12와 같이 상단 스위치만 켜진 상태를 +, Sa12, Sa13과 같이 중단 스위치만 켜진 상태를 0 이라 한다. Sa13, Sa14와 같이 하단 스위치만 켜진 상태는 라 정의한다. 각 레그의 상태를 통해 5레벨의 상 전압을 만들 수 있으며, 상 별 스위칭 상태를 Q, P, O, N, M으로 정의하고, 그림 2와 같이 출력 전압 스위칭 벡터도를 나타낼 수 있다.

NPC/H 브릿지 인버터의 각 상 DC link 전압은 P와 N상태에서만 충전 혹은 방전되며, 부하 전류 방향에 따라 각 상 커패시터 전압의 충방전이 뒤바뀐다.

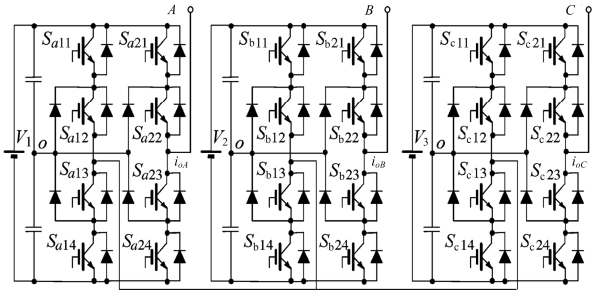

그림 1. 5-레벨 NPC/H-브릿지 인버터 구조
Fig 1. 5-level NPC/H-bridge inverter topology

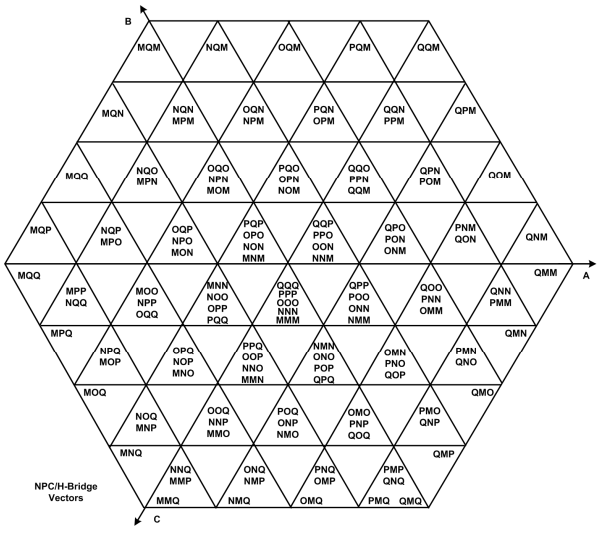

그림 2. 5-레벨 NPC/H-브릿지 인버터의 스위칭 벡터도
Fig 2. Switching vectors of 5-level NPC/H-bridge inverter

표 1. 5-레벨 NPC/H-브릿지 인버터의 상 별 스위칭 상태
Table 1 Per unit values of the system parameters

상별 스위칭	레그 1	레그 2	상 전압
Q	+		Vdc
P	+	0	Vdc/2
	0		
O	+	+	0
	0	0	
N	0	+	Vdc/2
		0	
M		+	Vdc

2.2 5-레벨 NPC/H-브릿지 인버터의 모델 예측 제어

그림 3은 본 논문에서 제안한 모델 예측 제어 알고리즘의 블록다이어그램을 나타낸다. 현재 상태를 k라 하고, 다음 샘플링 상태를 k+1이라 할 때, 그림 3과 같이 현재 상태 전류 $i_o(k)$와 각 상의 상하단 커패시터 전압 $V_c(k)$를 측정하여 그림 3에 나타낸 예측 모델 (predictive model)을 통해 k+1의 출력 전류 $i^{p*}(k+1)$, 그리고 각 상의 상하단 커패시터 전압 $V_c^p(k+1)$를 예측한다. 출력 전류 $i^{p*}(k+1)$를 예측하기 위한 예측 모델은 부하의 저항, 인덕턴스, (k+1) 스위칭 상태, 현재 상태 전류 $i_o(k)$로 구성된다. 또한 각 상의 상하단 커패시터 전압 $V_c^p(k+1)$를 예측하기 위한 모델은 현재 상태 커패시터 전압 $V_c(k)$와 커패시터 전압 변화량의 합으로 구성된다. 이 때, 커패시터 전압 변화량은 (k+1) 스위칭 상태를 통해 알 수 있는 커패시터의 전류 $i_c(k+1)$와 DC link 커패시턴스 값을 통해 예측 할 수 있다.

예측된 3상 출력전류 $i_o(k)$와 커패시터 전압 $V_c(k)$를 출력전류 지령값 $i_o^*(k+1)$과 함께 하나의 비용함수 g에 인가하여 125개의 스위칭 상태 중에서 가장 낮은 비용함수 g값을 갖는 최적의 스위칭 상태를 인버터로 출력한다. 본 논문에서 비용함수 g는 각 상 전류의 지령값과 예측값 사이의 전류 제어 오차와 각 상에 위치한 상하단 커패시터 전압의 차를 가중지수 (weighting factor)가 포함된 형태로 합하여 구현하였다.

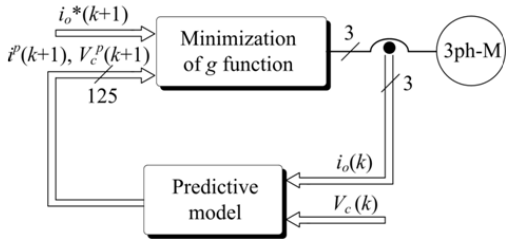

그림 3. 5-레벨 NPC/H-브릿지 인버터 모델 예측 제어 블록 다이어그램
Fig 3. Model Predictive Control for 5-level NPC/H-bridge inverter block diagram.

3. 시뮬레이션 결과

그림 4, 5는 본 논문에서 수행한 PSIM 시뮬레이션 결과를 나타낸다. 그림 4을 통해 5 레벨 NPC/H 브릿지 인버터의 3상 출력 전류가 전류 지령값 변화를 따라 제어되는 것을 확인 할 수 있다. 또한 그림 5에서 제안된 모델 예측 제어 알고리즘을 통해 각 상의 상하단 커패시터 전압이 균형을 유지하는 것을 확인 할 수 있다.

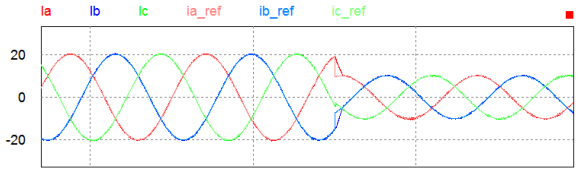

그림 4. 5-레벨 NPC/H-브릿지 인버터의 시뮬레이션 결과: 출력전류
Fig 4. Simulation result of NPC/H-bridge inverter: output currents

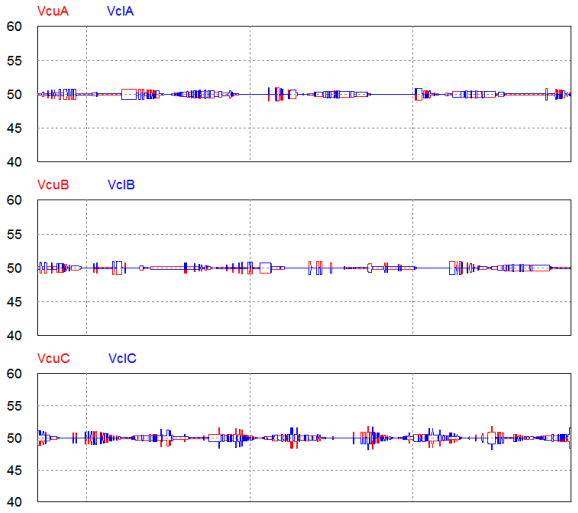

그림 5. 5-레벨 NPC/H-브릿지 인버터의 시뮬레이션 결과: DC-link 전압
Fig 5. Simulation result of NPC/H-bridge inverter: DC-link voltages

4. 결 론

본 논문에서는 3상 5 레벨 NPC/H 브릿지 인버터의 모델 예측 제어를 적용하여 인버터의 출력 전류를 제어하고 각 상의 커패시터 전압 균형을 유지하였다. 시뮬레이션을 통해 제안된 제어 알고리즘의 동작을 검증하였다.

이 논문은 2014년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원 (2014R1A2A2A01006684) 및 2012년도 산업통상자원부의 재원으로 한국에너지기술평가원(KETEP)의 지원(No.20124030200060)을 받아 수행한 연구임.

참 고 문 헌

[1] Z. Cheng and B. Wu "A novel switching sequence design for five-level NPC/H-bridge inverters with improved output voltage spectrum and minimized device switching frequency", *IEEE Trans. Power Electron.*, vol. 22, no. 6, pp. 2138-2145, 2007.

[2] B. Wu "High-Power Converters and AC Drives," 2006 :Wiley-IEEE Press.

[3] S. S. Kwak, and J. C. Park "Predictive control method with future zero sequence voltage to reduce switching losses in three phase voltage source inverters", IEEE Trans. *Power Electron.*, vol. 30, no. 3, pp. 1558-1566, 2015.