EDISON 시뮬레이션을 통한 P-N 접합 공핍 폭 비교 분석

이초희

전남대학교 물리학과, 광주광역시,,대한민국

e-mail: lee334466@naver.com

EDISON 나노물리 사이트에 탑재된 Drift-Diffusion 기반 bulk P/N Junction Diode 특성 해석용 SW를 이용해 P-N접합의 특성을 파악해보았다. n과 p영역에서의 순수 도너와 억셉터 농도를 통해 내부 전위 장벽을 구한다. 구한 내부 전위 장벽을 통해 공핍폭 W를 구할 수 있다. 이 논문에서는 일방접합의 공핍영역폭을 표현하는 식과 시뮬레이션을 통해 얻어진 공핍영역폭을 비교 분석하였다.

INTRODUCTION

대부분의 반도체 소자는 n-형 및 p-형 반도체 영역 사이에 적어도 하나 이상의 접합을 포함하고 있다. 반도체 소자 특성과 동작은 이 pn 접합들과 밀접하게 접속되어 있다. 그렇기 때문에 이 기본 소자의 특성을 이해하는 것이 매우 중요하다[1]. 우리는 공간전하 영역이 금속학적 접합으로부터 p 및 n영역으로 확장되는 거리를 구할 수 있다. 이 거리를 공간전하폭이라고 부른다. 인가전압이 0일 때 n-형 영역으로 확장해 간 공간전하폭과 p-형 영역으로 확장해 간 공핍영역 폭을 합한 것을 총 공핍폭, 공간전하폭 W라고 한다[2].

주어진 불순물 도핑농도에 대해 공핍영역 내에서의 양 및 음의 전하 수효는 공간전하폭 W가 증가할 때에만 늘어난다. 이 논문에서는 일방접합의 경우의 공핍영역폭을 계산하고, 시뮬레이션을 통해 값을 예측하고자 한다.

METHODS

열평형에 있는 p+n접합의 공핍폭을 예측하고 이론과 비교해보고자 한다. EDISON Nano

physics의 Drift-Diffusion 기반 bulk P/N Junction Diode 특성 해석용 SW를 통해 공간전하폭을 예측하고, 공핍폭 W를 구하는 이론과 비교하였다. 먼저 열평형 상태의 p+n접합의 공핍폭을 이론식에 대입하여 계산하고, 시뮬레이션으로부터 얻은 값으로부터 공핍폭을 예측해본다. 이론과 시뮬레이션을 통해서 얻은 값을 서로 비교해본다. 기본 값은 T=300K, N_d=1.96× $10^{15}cm^{-3}$, $N_a = 1.64\times10^{17}cm^{-3}$으로 주어준다.

$$V_{bi} = V_t \ln\left(\frac{N_a N_d}{n_i^2}\right) \quad (1)$$

$$W = \left\{\frac{2\epsilon_s V_{bi}}{e}\left[\frac{N_a + N_d}{N_a N_d}\right]\right\}^{1/2} \quad (2)$$

(1)식을 통해 내부장벽을 구할 수 있으며 (2)는 총 공간전하폭을 구하는 식이다. 시뮬레이션을 통해 이를 구현해보고, 값을 비교해 본다.

RESULTS

(1)에 의해 $V_{bi} = 0.725\,V$값이 나오며 (2)에 의해 공핍폭이 $4.844\times10^{-5}um$으로 결과가 나온다.

시뮬레이션에 의해서는 V=0일 때 conduction band의 energy 값의 차[Fig1.]로 구한 V_{bi}는 0.7595로 이론 값보다 0.0345V 더 컸다. 밀도 기울기가 존재하는 곳이 공간전하 영역의 각 끝이라는 점에서 공핍영역 폭을 예측할 수 있는데, 그 값은 약 $5.047\times10^{-4}um$로 볼 수 있었다.

CONCLUSION & DISCUSSION

공간전하 영역은 유동 전하가 고갈된 곳으로 이 영역을 다른 말로 공핍영역이라고 한다.

공간전하 영영의 각 끝에서는 다수 캐리어 농도가 있으므로 밀도 기울기가 존재하게 된다. 이것은 시뮬레이션으로 공핍영역을 예측할 수 있게 한다. 공핍영역을 식을 통해서 찾는 것이 아닌 밀도의 차이와 그 사이의 관계를 생각하는 것으로도 충분히 공핍영역 폭을 예측할 수 있었다.[Fig3.] 내부 전위 장벽 역시 conduction band의 에너지의 차이를 계산하면 예측할 수 있었다. 비록 이론 식으로 구한 값과는 0.0345V정도 차이가 있었다. N_a의 값이 더 컸던 일방접합의 경우 공핍영역은 N_d의 영향을 받는 것을 확인할 수 있었다.

공핍영역에 대한 값 역시 이론값과 시뮬레이션 예측 값에서는 다소 차이가 있었다. 약 4.5626×10^{-4}um의 오차를 가지고 있다.

ACKNOWLEDGEMENT

이 논문은 2014도 정부(교육과학기술부)의

재원으로 한국연구재단- 첨단 사이언스

교육 허브 개발 사업(EDISON)의 지원을 받아

수행된 연구입니다.

REFERENCES

[1] Donald A. Neamen., Semiconductor

Physics And Devices

[2] Yuan taur Tak H. Ning., Fundamentals of

modern vlsi devices

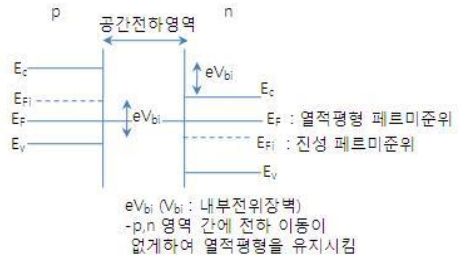

Fig1. pn 접합의 에너지밴드 다이어그램.

Ec의 차이를 계산하여 V_{bi}를 예측할 수 있다.

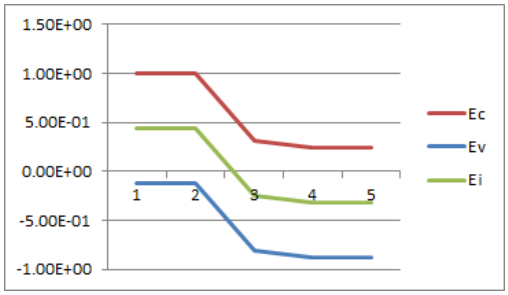

Fig2. (가로축 position(um), 세로축

energy(eV)) 시뮬레이션을 통해 얻은

에너지밴드 다이어그램.

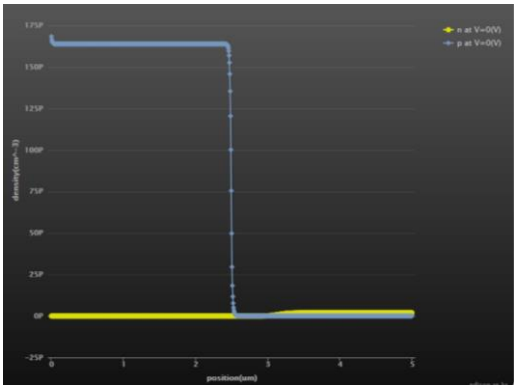

Fig3. 일방접합의 도핑 농도.