

Ultrathin-body MOSFET 의 leakage current 와 관련한 SiGe alloy substrate 의 특성 평가

이동헌, 강영호*

서울대학교 재료공학부, 서울특별시 151-755, 대한민국.

서울대학교 재료공학부, 서울특별시 151-755, 대한민국.

e-mail: kildong.hong@edisonnano.ac.kr

Abstract

나노스케일 MOSFET에서 leakage current는 중요한 이슈로서 $Si_{1-x}Ge_x$ alloy를 substrate로 사용할 경우 leakage current에 어떤 영향을 미칠 것인지 시뮬레이션을 통하여 알아보았다. $Si_{1-x}Ge_x$ alloy에서 Ge의 비율이 증가할수록 유효질량이 작아졌으나 conduction band minimum의 위치는 Si에 비해 상승하였다. 이로 인해 tunneling 확률이 증가하여 $Si_{1-x}Ge_x$ alloy를 substrate로 사용할 경우 leakage current를 더욱 증가시키게 되었다.

Introduction

MOSFET의 gate oxide 두께가 나노스케일로 감소됨에 따라 substrate에서 gate로 흐르는 leakage current가 문제시 되고 있다. Leakage current는 tunneling에 의해 발생하는데, 이 current는 소자의 성능에 악영향을 주고 down-scaling에 제한적인 요소로 작용한다. 즉, 소자의 성능을 향상과 down-scaling을 위해 leakage current를 감소시키는 것은 중요하다.

Leakage current를 감소시키기 위해 high-k oxide에 대한 연구가 많이 진행되고 있는 반면, substrate에 대한 연구가 부족하다. 최근에 MOSFET의 substrate 재료로 Si뿐 아니라 다양한 alloy를 시도하고 있기 때문에 substrate와 leakage current의 관계를 파악하여야 한다. 특히, 이 중에서 $Si_{1-x}Ge_x$ alloy는 채널 또는 버퍼 재료로서 Si에 비해 높은 이동도를 나타내고 strain engineering이나 band-gap engineering이 가능하다 [1, 2]. 밴

드갭 에너지도 더 작기 때문에 SiO_2 의 conduction band와 더 큰 차이를 나타낼 것으로 예상된다. 이런 요소들은 leakage current에 상당한 영향을 미칠 수 있으므로 이번 연구에서는 $Si_{1-x}Ge_x$ alloy를 substrate로 사용했을 때, n-MOSFET에서 leakage current에 어떤 영향을 주는지 알아보려고 한다.

Method

이번 연구에서는 $Si_{1-x}Ge_x$ alloy substrate가 MOSFET의 leakage current에 어떤 영향을 주는지 알아보기 위해 '나노 MOS 소자 특성 해석용 SW'를 이용하였다. 시뮬레이션에 필요한 $Si_{1-x}Ge_x$ alloy의 유효질량과 밴드갭 에너지는 Vienna Ab initio simulation package (VASP) 코드로 계산을 하였다. Conduction band offset은 실험과 계산을 통해 얻어진 valance band offset에 밴드갭 에너지를 더함으로써 계산하였다.

Random alloy로 알려진 $Si_{1-x}Ge_x$ alloy를 실제와 유사하게 모사하기 위해 Alloy Theoretic

Automated Toolkit (ATAT)을 이용하여 special quasirandom structures (SQS)로 만들었다 [3]. SQS 구조는 perfect random alloy의 구조를 작은 수의 원자로 모방하는 구조로, random alloy의 무질서한 원자 배치는 correlation functions로 나타낸다. [4] SQS 구조에서 원자 배치는 k개의 구성원자가 m^{th} - neighbor distance를 유지하는 figure라는 단위체로 구성된다. Correlation functions는 각 figure에 대해 spin variable의 곱을 평균한 것으로 정의한다. 여기서 spin variable은 A 원자가 있는 site에는 +1로, B 원자가 있는 site에는 -1로 지정하는 것이다. 즉, correlation functions의 수식은

$$\bar{\Pi}_f(\sigma) = \frac{1}{ND_f} \sum_l \Pi_f(l, \sigma) \quad (1)$$

으로, N은 cell 내의 원자의 수, D_f 는 site에서 동등한 figure의 수, l 은 원자 배치에서의 위치, $\Pi_f(l, \sigma)$ 는 f 라는 figure에 대한 spin variable의 곱을 의미한다. 통계적으로 perfect random alloy인 $A_{1-x}B_x$ 의 correlation functions은 $(2x - 1)^k$ 으로, correlation functions의 차가 작을수록 perfect random alloy에 가까운 원자 배치인 것으로 볼 수 있다.

64개의 원자로 supercell을 구성하였고, $x=0.25, 0.5, 0.75$ 인 $Si_{1-x}Ge_x$ alloy에 대해 SQS 구조를 만들었다. Local density approximation (LDA) 방법으로 SQS 구조를 안정화시켰고, modified BJ potential을 이용해서 전자구조를 계산하였다 [5]. 전자구조의 계산은 plane wave의 cutoff energy는 400 eV로 하였고 2x2x2 Monkhorst pack k point grid를 사용하였다. 전자의 유효질량은 각 구조의 conduction band minimum 근처의 x, y, z 방향에 대해 각각 2차 함수로 근사하여 다음과 같은 식으로 계산하였다.

$$m_e^* = \hbar^2 \left(\frac{d^2E}{dk^2} \right)^{-1} \quad (2)$$

VASP 코드로 계산된 유효질량과 밴드갭 에너지를 Edison software에 입력하여 시뮬레이션을 하였다.

Discussion

표. 1에서 $Si_{1-x}Ge_x$ alloy의 SQS 구조에 대하여 계산된 correlation functions과 perfect random alloy의 correlation functions을 비교하였다 [6]. 두 구조의 correlation functions은 거의 같은 값을 가지는 것을 확인할 수 있다. 또한, 그림. 1은 SQS 구조와 실제 구조의 lattice constant deviation을 보여준다 [7]. Lattice constant deviation은 식 (3)로부터 계산하였다 [8].

$$\Delta a = (1 - x)a_{Si} - xa_{Ge} - a_{SiGe} \quad (3)$$

$Si_{1-x}Ge_x$ alloy의 SQS 구조와 실험으로 얻은 구조의 결과가 거의 같다. 즉, SQS approach로 얻은 $Si_{1-x}Ge_x$ alloy 구조는 random alloy의 특성을 잘 나타낸다.

$Si_{1-x}Ge_x$ alloy의 전자 구조는 modified Becke-Johnson potential (MBJLDA)을 이용하여 계산하였다. 조성에 따른 밴드갭 에너지는 그림. 2에 나타났다. Si는 1.24 eV, Ge는 0.94 eV로 실험값과 비교했을 때 밴드갭 에너지가 크게 계산되었지만, Si 25, 50, 75 % 부근의 조성에서 밴드갭 에너지의 변화는 실험 결과와 비슷하였다. [9] 밴드갭 에너지가 계산에서 크게 나타나는 것은 LDA의 경우 lattice parameter를 실험 값보다 작게 기술한다는 점에서 기여한다고 볼 수 있다. [10]

표. 2는 $Si_{1-x}Ge_x$ alloy의 conduction band minimum을 기준으로 x, y, z 방향의 유효질량을 각 조성에 대하여 계산한 결과를 보여준다. $Si_{0.25}Ge_{0.75}$ alloy와 Ge의 유효질량은 x, y, z방향에 대해 거의 같은 값을 갖는데, Si과 $Si_{0.75}Ge_{0.25}$,

$Si_{0.5}Ge_{0.5}$ alloy는 y 방향에 대해서는 x, z방향의 유효질량보다 큰 값을 가진다. 조성과 방향에 따라 유효질량이 이처럼 변하는 것은 밴드구조상 Si은 6개의 동등한 valley를 X point 근처에서 형성하고 타원체 형태의 equal energy surface를 형성하는 반면, Ge은 8개의 valley를 L point 근처에서 형성하며 각 x,y,z 방향의 equal energy surface는 같게 나온다는 점과 Ge가 많아 질수록 Ge에 가까운 전자구조가 나온다는 점으로부터 기여했다.

Conduction band offset은 x-ray photoemission spectroscopy (XPS) 실험으로 얻어진 valence band offset의 analytic fitting expression에 밴드갭 에너지를 더함으로써 계산하였다 [12]. Si의 conduction band를 기준으로 $Si_{1-x}Ge_x$ alloy와 Ge의 conduction band offset을 계산한 값은 표. 3에 정리하였다.

앞서 계산한 $Si_{1-x}Ge_x$ alloy의 물성치를 나노 MOS 소자 특성 해석용 SW에 입력하여 얻은 결과는 그림. 3에 나타냈다. 시뮬레이션 결과 Si substrate가 가장 leakage current density가 작았고, 그 외의 $Si_{1-x}Ge_x$ alloy의 경우 leakage current density가 Si에 비하여 큰 것을 확인하였다.

이 SW는 1-D model을 가정하고 있으며, leakage current가 quasi bound states에서 direct tunneling을 통해서 발생하는 상황을 가정하고 있다. 또한 tunneling 중에 scattering의 영향을 전혀 고려하지 않고 있다. 2 nm 정도의 oxide에 대해 위에서 제시한 조건들이 인정되긴 하지만, $Si_{1-x}Ge_x$ alloy에 대해 정확히 기술하기에는 한계가 있다는 점을 염두 할 필요가 있다 [13, 14, 15].

Leakage current에 주요한 영향을 미치는 것은 barrier height로, 이는 conduction band offset과 관련이 있다. 이번 연구에서 Si- SiO_2 의

conduction band offset을 3.21 eV로 설정하였는데, $Si_{1-x}Ge_x$ alloy와 Ge의 conduction band가 밴드갭 자체가 줄어든다는 사실에도 불구하고 Si의 conduction band보다 올라가면서 SiO_2 의 conduction band와 offset은 더 작아졌다. 즉, Si과 Ge의 conduction band offset의 증가는 tunneling barrier height의 감소를 의미한다. Ge의 비율이 커질수록 substrate 내의 유효질량이 작아지는 효과가 있었으나 barrier height이 낮아지면서 gate 방향의 tunneling 확률이 더 증가한 것이 leakage current의 증가시키는 결과를 나타내었다.

CONCLUSION

이번 연구에서는 MOSFET에서 $Si_{1-x}Ge_x$ alloy substrate가 leakage current에 주는 영향에 대해 연구하였다. $Si_{1-x}Ge_x$ alloy substrate의 유효질량과 밴드갭 에너지, conduction band offset 등을 계산하고 leakage current를 시뮬레이션 해 봄으로써 그 관계를 파악해 보았다. $Si_{1-x}Ge_x$ alloy에서 Ge의 비율이 증가할수록 conduction band minimum의 위치가 Si에 비하여 상승하였고, 이것은 substrate와 oxide 사이에 barrier height를 감소시킴으로써 tunneling의 확률을 더욱 증가시켰다. Ge의 비율이 증가할수록 유효질량이 감소하여 전자의 이동도는 높아질 것으로 보이지만, leakage current는 오히려 증가시키는 결과를 나타내었다. 본 연구는 현재 Si에 비해 고 이동도 MOSFET 구현과 관련하여 연구되고 있는 물질인 Ge 사용에 대해 leakage 측면에서 어떠한 영향을 미칠 수 있는지에 대한 중요한 지표가 될 것이다.

REFERENCES

[1] L. Gomez et al., IEEE Trans. Electron Devices **56**, 2644 (2009).
 [2] K. J. Kuhn et al., ECS Trans. **33**(6), 3 (2010).
 [3] A. vandeWalle et al., CALPHD **42**, 13-18 (2013).
 [4] Alex Zunger et al., Phys. Rev. Lett. **65**, 353 (1990).
 [5] Fabien Tran and Peter Blaha, Phys. Rev. Lett. **102**, 225401 (2009).
 [6] S.-H. Wei et al., Phys. Rev. B **42** 9622 (1990).
 [7] J. P. Dismukes et al. J. Phys. Chem. **68**, 3021 (1964).
 [8] A. Chroneos et al., Phys. Rev. B **78**, 195201 (2008).
 [9] R. Braunstein et al., Physiscal Review 109, 695 (1958).
 [10] Juan E. Peralta et al. Phys. Rev. B **74**, 073101 (2006).
 [11] J. L. Alay, M. Hirose, J. Appl. Phys. **81**, 1606 (1997).
 [12] Saurabh Sant et al., Journal of Applied Physics **113**, 033708 (2013).
 [13] A. Ghetti et al., Microelectronic Engineering **48**, 31 (1999).
 [14] K. Alam et al., J. Appl. Phys. **92**, 937 (2002).
 [15] Andreas Gehring and Siegfried Selberherr, J. Comput. Theor. Nanosci. 2, 26 (2005).

표. 1 SQS approach 로 만든 $Si_{1-x}Ge_x$ alloy 와 perfect random alloy 의 correlation functions.

Figure	$Si_{0.5}Ge_{0.5}$		$Si_{0.25}Ge_{0.75}$	
	Random	SQS	Random	SQS
$\bar{\Pi}_{2,1}$	0	0	0.25	0.25
$\bar{\Pi}_{2,2}$	0	0	0.25	0.2396
$\bar{\Pi}_{2,3}$	0	-0.0417	0.25	0.2604
$\bar{\Pi}_{2,4}$	0	0	0.25	0.25
$\bar{\Pi}_{2,5}$	0	0	0.25	0.2292
$\bar{\Pi}_{3,1}$	0	0	0.125	0.125
$\bar{\Pi}_{4,1}$	0	0	0.0625	0.0625

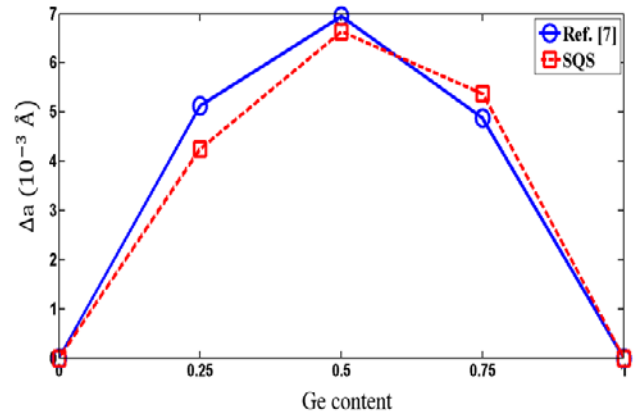


그림. 1 실험값과 SQS approach 로 얻은 구조의 lattice constant deviation 비교.

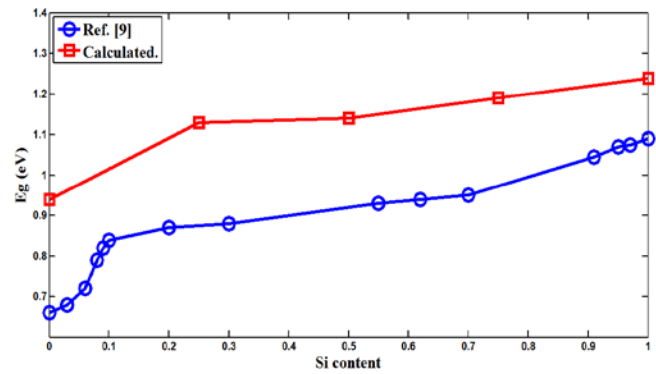


그림. 2 $Si_{1-x}Ge_x$ alloy 의 조성에 따른 밴드갭 에너지.

표. 2 $Si_{1-x}Ge_x$ alloy 의 conduction band minimum 근처에서 x, y, z 방향의 유효질량.

	Si	$Si_{0.75}Ge_{0.25}$	$Si_{0.5}Ge_{0.5}$	$Si_{0.25}Ge_{0.75}$	Ge
m_x^*					
$/m_0$	0.21	0.21	0.20	0.18	0.14
m_y^*					
$/m_0$	0.96	1.43	2.13	0.21	0.14
m_z^*					
$/m_0$	0.21	0.21	0.20	0.18	0.14

표. 3 Si 의 conduction band 에 대한 $Si_{1-x}Ge_x$ alloy 의 conduction offset.

	Si	$Si_{0.75}Ge_{0.25}$	$Si_{0.5}Ge_{0.5}$	$Si_{0.25}Ge_{0.75}$	Ge
CBO	0	0.11	0.20	0.30	0.21

*CBO: Conduction band offset

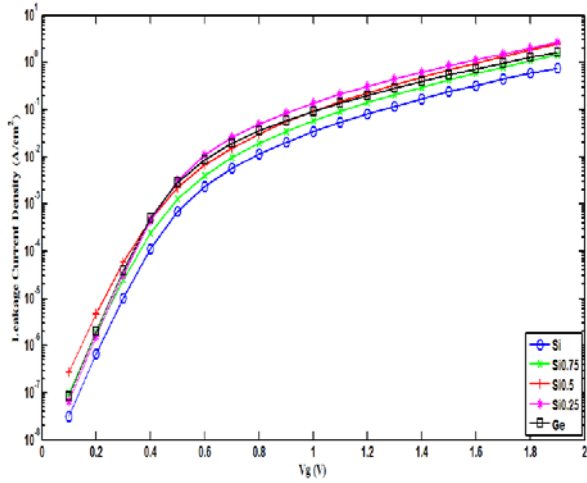


그림. 3 각 $Si_{1-x}Ge_x$ alloy 의 Leakage current 시뮬레이션 결과