

HEVC의 고속 화면내 예측 모드 결정 기법

장용준, 김동현, 김재곤

한국항공대학교

{yjchang, dh.kim, jgkim}@kau.ac.kr

Fast Intra Prediction Mode Decision for HEVC

Yong-Jun Chang, Dong-Hyun Kim and Jae-Gon Kim

Korea Aerospace University

요약

HEVC의 화면내 예측 부호화는 예측 모드를 최대 35개까지 확장함으로써 기존 H.264/AVC에 비해서 향상된 부호화 효율을 갖는다. 반면 화면내 부호화의 복잡도 또한 크게 증가하여 복잡도 감소를 위한 고속 부호화 기법이 요구된다. HEVC의 참조모델인 HM에서는 화면내 부호화 고속화를 위해 RMD(Rough Mode Decision) 과정을 통하여 후보 모드를 결정하고 선택된 후보 모드에서 최종 예측 모드를 결정한다. 본 논문에서는 화면내 부호화의 복잡도 감소를 위하여 고속 화면내 예측 모드 결정 기법을 제시한다. 본 기법은 후보 모드를 결정하기 위한 RMD 과정에서의 탐색 모드 수와 후보 모드로부터 최종 모드를 결정하기 위한 탐색 모드 수를 제한하는 방법을 결합하여 모드 결정을 위한 복잡도를 감소한다. 본 제안 기법은 실험결과 HM 12.0 대비 1.0%의 비트 증가로 13.19%의 복잡도를 감소시킬 수 있었다.

1. 서론

최근 H.264/AVC의 부호화 효율을 2배 정도 향상 시키는 HEVC 표준이 ITU-T와 ISO/IEC의 공동작업으로 완료되었다. HEVC의 향상된 부호화 효율은 다음과 같은 코덱의 각 구성요소의 많은 개선을 통하여 얻어진다. 우선 기존 H.264/AVC에서의 16×16 매크로블록 단위의 부호화와는 달리 HEVC는 8×8 ~ 64×64 크기의 최대 부호화 단위(CTU: Coding Tree Unit)를 설정하고 각각의 CTU들을 쿼드트리 형태로 재귀적 분할하여 다양한 크기의 예측 단위(PU: Prediction Unit)를 얻는다. 또한 H.264/AVC에서는 화면내 예측 부호화를 위하여 9 가지 예측 모드를 사용하는데 비해 HEVC에서는 전체 35가지의 확장된 예측 모드를 사용하고 있다. 이 외에도 Merge, SKIP, AMVP(Advanced Motion Vector Prediction) 등의 화면간 부호화 기법과 SAO(Sample Adaptive Offset) 등의 부호화 틀을 포함하고 있다. 하지만 부호화 효율의 개선과 함께 이러한 부호화에 쓰이는 많은 연산들로 인해 부호화 틀들의 복잡도 또한 많이 증가하게 되었다.

본 논문에서는 화면내 부호화의 복잡도 감소를 위하여 고속 화면내 예측 모드 결정 기법을 제시한다. 본 기법은 후보 모드를 결정하기 위한 RMD 과정에서의 탐색 모드 수와, 후보 모드로부터 최종 모드를 결정하기 위한 탐색 모드 수를 제한하는 방법을 결합하여 모드 결정을 위한 복잡도를 감소한다.

본 논문의 제 2 장에서는 현재 HM에서 사용하고 있는 고속 화면내 예측 모드 결정 기법에 대해서 설명하고, 제 3장에서는 제안한 고속 결정 기법을 기술하고, 제 4 장에서 제안한 고속 알고리즘의 실험결과를 제시한 후 제 5 장에서 결론을 맺는다.

2. HM의 고속 화면내 부호화 기법

그림 1은 HEVC의 참조SW인 HM에 구현된 화면내 부호화 순서이다. 화면내 부호화 고속화를 위하여 우선 RMD(Rough Mode Decision) 과정을 통하여 35가지의 모든 가능한 모드에 대해 대략적인 부호화 윌-왜곡 비용을 계산하여 PU에 따라 미리 결정된 수만큼의 후보 모드들을 선택한 후, 그 선택된 후보에 대해 보다 정확한 윌-왜곡 값을 계산하여 최종 예측 모드를 결정한다. 구체적으로 그림 1과 같이 RMD 과정에서는 PU의 크기에 상관없이 35가지 모든 모드에 대해서 SATD(Sum of Absolute Transformed Difference)를 사용하여 윌-왜곡 비용을 계산한다. SSD(Sum of Squared Difference)에 기반한 보다 정확한 윌-왜곡 값은 PU의 크기에 따라 정해진 수의 모드에 대해서만 수행한다. 즉, 4x4와 8x8은 RMD 결과에서 윌-왜곡 비용이 적은 순으로 8개의 예측 모드와 MPM(Most Probable Mode), 그리고 16x16, 32x32, 64x64에 대해서는 3개의 예측 모드와 MPM에 대해서 정확한 윌-왜곡 비용 계산을 수행하여 최종 화면내 예측 모드를 결정한다.

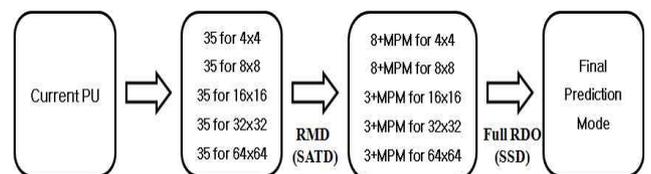


그림 1. HM 12.0의 고속 화면내 부호화

3. 제안한 고속 결정 기법

본 논문에서는 HM에서 수행하는 두 단계의 율-왜곡 비용을 계산하는 모드 탐색의 후보 모드 제한을 통하여 복잡도를 감소시키는 고속 결정 기법을 제시한다. 화면내 부호화의 복잡도를 추가적으로 감소하는 기존의 기법은 PU의 크기에 따라서 RMD를 수행하는 모드 수를 제한하거나[1], RMD 과정 후 SSD 기반의 율-왜곡 비용으로 최적의 모드를 탐색하는 후보 모드의 수를 제한하는 방법[2] 등이 제시되어 있다. 본 논문에서는 기본적으로 이 두 가지 제한 방법을 결합하여 모드 탐색의 후보수를 제한한다.

그림 2는 제안한 고속 모드 결정 기법의 순서도이다. 현재 PU에 대해 그림 2와 같이 19 가지 모드로 RMD를 진행한다. 19 가지 모드는 33 가지의 방향성 예측 모드에서 모드 번호가 짝수인 모드를 포함하고 Planar 모드와 DC 모드를 포함한다.

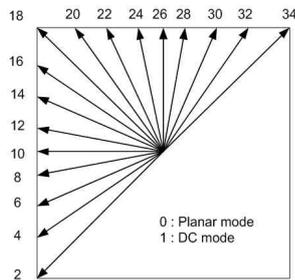


그림 2. 8x8 PU에 대한 19 가지 예측 모드

SSD 기반의 탐색 과정은 다음과 같다. RMD 과정에서 생기는 율-왜곡 비용 중 가장 작은 비용과 그 다음으로 작은 비용을 갖는 값의 차를 이용하여 율-왜곡 비용의 증가율(Cost_increase)을 계산한다. 율-왜곡 비용의 증가율이 45%보다 클 경우 SSD의 후보 모드는 RMD에서 최소 율-왜곡 비용을 갖는 모드와 MPM으로 제한한다. 비용 증가율이 45%보다 작거나 같으면 PU 크기에 따라서 4x4일 경우 기존 HM의 후보군 결정 방법인 8가지 우선 모드와 MPM으로 제한하여 SSD 기반의 탐색을 수행한다.

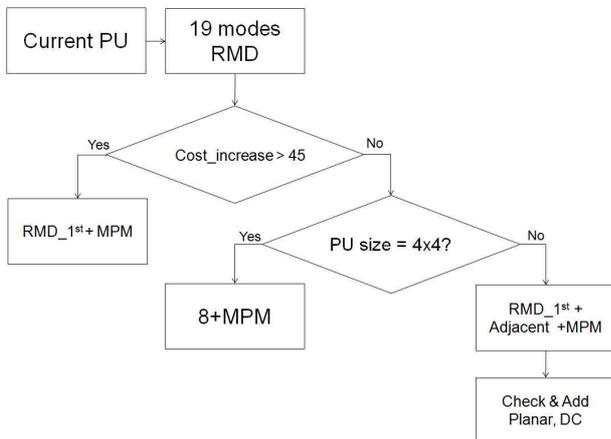


그림 3. 제안한 고속 모드 결정 기법 순서도

4x4가 아닌 경우는 최적 모드와 MPM 그리고 그 최적 모드와 유사한 예측 방향을 가지는 ±1인 모드 번호(Adjacent)를 포함하고, 주변 모드

를 탐색할 때 RMD 과정 후 율-왜곡 비용이 작은 순서대로 3번째 순서 안에 DC 또는 Planar 모드가 포함되어 있을 경우 이들도 후보 모드로 포함시킨다. 율-왜곡 비용의 증가율은 아래 식을 사용하였다.

$$\Delta Cost(\%) = \frac{Cost_1 - Cost_0}{Cost_0} \times 100$$

4. 실험결과

제안하는 복잡도 감소 기법은 HM 12.0[3]에 구현하였다. 테스트 시퀀스는 HEVC 표준 시퀀스를 사용하였으며 Class A, B, C, D, E를 사용하였다. QP(I Slice)는 Class마다 각각 22, 27, 32, 37을 사용하였다. 표 1은 기존 HM 12.0 대비 제안된 기법에 대한 성능을 나타낸 것이다. 실험결과 제안 기법은 All-Intra에서 HM 12.0 대비 1.0%의 BD-rate 증가와 13.19%의 복잡도 감소를 확인 할 수 있었다. 부호화 시간의 변화는 다음 식을 사용하였다.

$$\Delta T(\%) = \frac{T_{proposed} - T_{HM}}{T_{HM}} \times 100$$

표 1. 실험결과(All-Intra, Anchor: HM 12.0)

	BD-rate (%)			Enc. time(s)
	Y	U	V	
Class A	0.9%	0.1%	0.2%	-13.61%
Class B	0.2%	-0.2%	-0.2%	-13.21%
Class C	1.1%	0.2%	0.2%	-11.61%
Class D	1.2%	0.5%	0.3%	-12.69%
Class E	1.3%	0.7%	0.6%	-14.21%
Overall	1.0%	0.3%	0.3%	-13.19%

5. 결론

본 논문은 기존의 HM 12.0의 고속 화면간 부호화에 알고리즘에 추가적으로 RMD 과정과 최종 모드 결정 과정의 탐색 후보 수를 제한하는 고속 화면간 예측 모드 결정 기법을 제안하였다. 실험결과 All-Intra 부호화 모드에서 HM 12.0 대비 1.0%의 비트가 증가하였고 13.19%의 복잡도 감소를 얻을 수 있었다.

ACKNOWLEDGMENT

본 연구는 교육과학기술부의 재원으로 한국연구재단의 기초연구사업(No. 2011-0023182)과 미래창조과학부 및 정보통신산업진흥원의 IT융합 고급인력 과정 지원사업(NIPA-2013-H0301-13-1006)의 지원을 받아 수행된 것임.

참고 문헌

- [1] 권대혁, 이시웅, 최해철, "HEVC 화면내 부호화 성능 분석 및 복잡도 감소 방법," 한국방송공학회 추계학술대회, 2012년 11월.
- [2] S. Yan, L. Hong, W. He and Q. Wang, "Group-Based Fast Mode Decision Algorithm for Intra Prediction in HEVC," in Proc. Int. Conf. Signal Image Technol. Internet Based Syst. (SITIS), Nov. 2012.
- [3] I. Kim, K. McCann, K. Sugimoto, B. Bross, and W. Han, "High Efficiency Video Coding (HEVC) Test Model 12 (HM 12) Encoder Description," JCTVC-M1002, 13th JCT-VC Meeting, April 2013.