

GaN FET의 과도특성 파라미터 추출 및 평가

안정훈¹, 이병국¹, 김남준², 김종수^{2*}

¹성균관대학교 정보통신대학, ²대진대학교 전기공학과

Transient-State Parameter Extraction and Evaluation of GaN FET

Jung Hoon Ahn¹, Byoung Kuk Lee¹, Nam Jun Kim², and Jong Soo Kim^{2*}

¹College of Information & Communication Engineering, Sungkyunkwan University

²Department of Electrical Engineering, Daejin University

ABSTRACT

본 논문에서는 WBG(Wide Band Gap)특성을 갖는 GaN FET의 과도특성을 분석한다. 먼저, GaN(Gallium Nitride) FET의 공개된 정보를 바탕으로 스위칭 과도 특성과 관련된 파라미터들을 정량적으로 추출하고, GaN FET의 동특성을 반영하는 시뮬레이션 모델을 구성한다. 이 모델을 통하여 Si MOSFET과 비교하여 GaN FET의 성능을 예측한다.

1. 서론

최근 선진국들로부터 주목 받고 있는 GaN 반도체는 넓은 밴드갭과 우수한 고온특성 등의 장점을 가지며 차세대 반도체 소자로 급부상하고 있다. 특히 미국과 유럽의 경우 WBGRF, NEXT, KORRIGAN, MANGA 그리고 MORGAN 등의 프로젝트를 통하여 GaN 반도체 자체의 연구 및 GaN 반도체를 활용한 고효율 고전력밀도 전원장치를 중장기 계획을 갖고 집중적으로 연구하고 있으며, Yole Development사의 시장분석 자료에 따르면 GaN반도체 소자의 시장은 2016년에는 5억 달러에 이를 것으로 예측하고 있다^[1].

그러나 GaN 반도체에 대한 국제적인 관심과는 달리 국내의 GaN 반도체의 관심과 연구의 정도는 매우 미비한 수준이며, 주요 GaN 반도체 공급업체에서도 구체적인 제품의 과도특성을 정량적으로 명시하고 있지 않아 연구에 어려움이 있다. 따라서, 본 논문은 GaN 전력소자의 공개된 정보를 바탕으로 스위칭 과도 특성과 관련된 파라미터들을 정량적으로 추출하고, 시뮬레이션 모델과 수학적 분석을 바탕으로 그 성능을 평가함으로써 GaN 반도체의 특성을 분석한다.

2. GaN FET

2.1 GaN FET의 물성적 특성

표 1은 기존의 Si나 SiC 소자와 비교하여 GaN 소자의 물성적 특성을 나타낸다. Heterojunction 구조인 GaN FET의 밴드갭 에너지(E_g)는 3.4eV로 Si소자의 세배이며, 기존의 와이드 밴드갭 특성을 갖는 SiC 소자보다도 높은 에너지 준위를 갖는다. 임계 항복전압은 Si소자의 11배로 SiC 소자보다도 더 높으며, 드리프트 속도는 다른 어떤 재료의 특성보다 높다. 이러한 고유 성질 때문에 GaN 소자는 동일한 임계 항복전압을 갖는

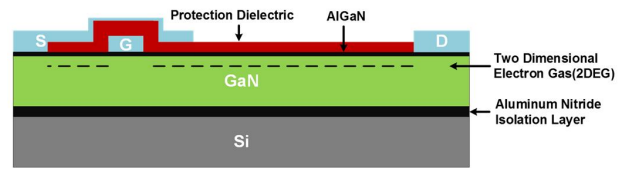


그림 1. eGaN FET의 물성적 구조.

Fig. 1. Physical structure of eGaN FET.

표 1 반도체 소자의 재질별 물성적 특징

Table 1 Material properties of GaN, SiC, and Si

Parameter	GaN	Si	SiC
E_g (eV)	3.4	1.12	3.2
E_{BR} (MV/cm)	3.3	0.3	3.5
V_S (x 10^7 cm/s)	2.5	1.0	2.0
μ (cm ² /Vs)	990 2000	1500	650

는 경쟁소자들 가운데 가장 낮은 도통저항($R_{DS(ON)}$)을 갖는다. 뿐만 아니라, 2층 구조의 전자가스(2DEG)를 포함하는 GaN 소자는 SiC 소자와 비교하여 월등하게 높은 전자의 이동을 가지는 소자이며 (HEMT, High Electron Mobility Transistor), 이는 매우 작은 사이즈의 소자 구현이 가능함을 의미한다.

GaN 활용한 FET은 Normally ON인 공핍 모드와 Normally Off인 강화 모드로 나뉜다. 현재 연구되고 있는 eGaN FET은 그림 1과 같이 Si 웨이퍼위에 얇은 AlN(Aluminum Nitride)층과 AlGaIn(Aluminum Gallium Nitride)층 사이에 GaN층을 성장시켜 얻어지며, N channel MOSFET과 동작이 유사하다.

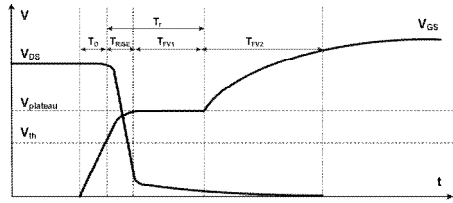
2.2 eGaN FET vs. Si MOSFET

eGaN FET과 Si MOSFET의 성능 비교를 위하여 비슷한 정격의 두 소자[EPC2001(100V, 25A), IPA180N10N3 G(100V, 28A)]를 선정하였다. eGaN FET의 공개된 기생 커패시턴스 정보는 표 2와 같고, Datasheet의 V_{gs} 대 I_d 그래프로부터 I_d 가 20A일 때의 Transconductance를 22.68로 추론할 수 있다. eGaN구동을 위한 게이트 전압(V_g)과 게이트 저항(R_g)을 각각 5V, 2.5Ω로 정하면, 그림 2의 과도상태 곡선과 식(1) (7)의 과정을 통하여 과도상태의 지속시간(T_r , T_f)를 계산할 수 있다. 이렇게 얻어진 두 반도체 소자의 핵심 파라미터들을 표 3으로 정리하였으며, 해당 파라미터를 반영하여 eGaN FET의 시뮬레이션 모델을 그림 3과 같이 구현하고, 기존의 Si MOSFET과 비교하였다.

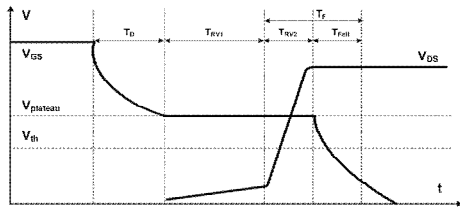
표 2 스위치의 기생커패시턴스 정보

Table 2 Parasitic capacitances of switch

Parameter	eGaN FET	Si MOSFET
C_{iss}	850 pF	1339 pF
C_{oss}	450 pF	226 pF
C_{rss}	20 pF	11 pF



(a) Turn-On Transient Curve



(b) Turn-Off Transient Curve

그림 2. 과도상태 특성 곡선.

Fig. 2. Transient Curve.

$$V_{plateau} = V_{gs(th)} + \frac{I_D}{G_{fs}} = 1.4 + \frac{20}{22.68} = 2.382[V] \quad (1)$$

$$V_{plateau} = V_g \times \left\{ 1 - e^{-\frac{T_P}{R_G C_{iss}}} \right\} = V_g \times \left\{ 1 - e^{-\frac{T_P}{R_G (C_{gs} + C_{gd})}} \right\} \quad (2)$$

$$V_{gs(th)} = V_g \times \left\{ 1 - e^{-\frac{T_D}{R_G C_{iss}}} \right\} = V_g \times \left\{ 1 - e^{-\frac{T_D}{R_G (C_{gs} + C_{gd})}} \right\} \quad (3)$$

$$T_{rise} = T_P - T_D = 0.728 - 0.401 = 0.327[ns] \quad (4)$$

$$i_{G,plateau} = \frac{V_G}{R_G} \times \left\{ e^{-\frac{T_P}{R_G C_{iss}}} \right\} = \frac{5}{2.5} \times \left\{ e^{-\frac{0.728}{2.5 \times 0.45}} \right\} = 1.047[A] \quad (5)$$

$$T_{fv1} = \frac{V_D C_{gd1}}{I_{G,plateau}} = \frac{50 \times 0.025}{1.047} = 1.182[ns] \quad (6)$$

$$T_r = T_{rise} + T_{fv1} = 0.327 + 1.182 = 1.509[ns] \quad (7)$$

$$T_f = T_{fall} + T_{fv2} = 0.520 + 1.182 = 1.702[ns] \quad (7)$$

그림 4의 그래프는 Si MOSFET의 성능을 기준으로 정규화하여 eGaN FET의 성능을 비교한 결과이다. 도통손실은 72%, 턴 온/오프 스위칭 손실은 각각 55%, 75% 감소하였음을 확인할 수 있다. 특히, ZVS 턴 온 하는 공진형 컨버터의 경우 턴 온 손실이 무시되기 때문에 GaN FET을 사용할 때 기존의 25% 수준의 손실만이 예상된다. 역병렬 다이오드의 경우 GaN FET의 온 드랍 전압이 오히려 높아 도통손실이 증가하지만,

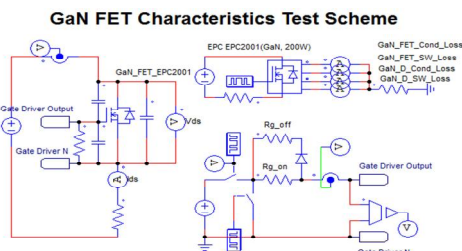


그림 3. GaN FET의 시뮬레이션 평가 모델.

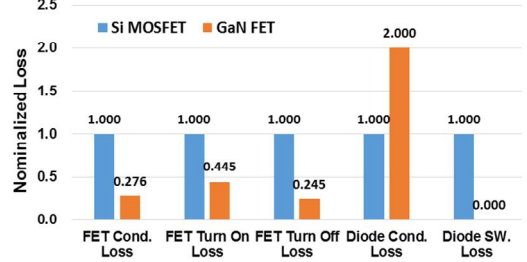
Fig. 3. Evaluative simulation model of GaN FET.

표 3 GaN FET과 Si MOSFET의 주요 파라미터

Table 3 Major parameter of GaN FET and Si MOSFET

Parameter	eGaN FET	Si MOSFET
$R_{DS(on)}$	0.008 Ω	0.029 Ω
T_r [ns]	1.509	3.388
T_f [ns]	1.702	6.958
Q_{RR} [nC]	0	94
V_{SD}	1.8	0.9

Si MOSFET vs. GaN FET : Loss Comparison



(a) Loss Comparison.

Si MOSFET vs. GaN FET : Temp. Rise



(b) Thermal Properties Comparison ($R_{th,etc} = 1.21^\circ C/W$)

그림 4. Si MOSFET과 eGaN FET의 성능 비교.

Fig. 4. Comparison of Si MOSFET and eGaN FET.

Q_{rr} 이 거의 없기 때문에 역회복 손실이 발생하지 않는다. 따라서, 동기정류를 할 경우 낮은 $R_{ds(on)}$ 과 역회복 손실이 없는 이점을 동시에 가져갈 수 있다. 그림 4(b)는 두 소자의 발열특성을 비교한 것으로 동일한 방열 및 손실 조건에서 GaN FET은 Si MOSFET의 절반에 해당하는 발열이 예상되며, 동일 조건에서 발생하는 두 소자의 손실이 차이까지 반영하면 GaN FET은 Si MOSFET의 1/7배 이하의 낮은 발열이 기대된다.

3. 결론

본 논문에서는 GaN FET 데이터 시트에 제공된 제한적 정보로부터 스위칭 손실 및 발열량 계산이 가능하도록 과도상태 파라미터를 추출하는 방법을 이론적으로 제시하고 시뮬레이션 모델을 제시하였다. 제시된 모델은 GaN FET의 과도상태 손실을 계산하는데 유용하게 활용될 것으로 기대된다.

Acknowledgment

이 논문은 2013년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임 (No.NRF 2013R1A1A1060620)

참고 문헌

[1] Kaminski, N, "State of the Art and Future of Wide Band Gap Devices", in Proc, EPE '09 13th European Conference on, Barcelona, 2009