

VLCS(VoidLess Collet Shaft)방법을 이용한 MCP Package 조립시의 Adhesive Void 감소에 대한 연구 A Study on Reduction of Adhesive Void from Packaging MCP by VLCS(VoidLess Collet Shaft) Method

*#정기성¹, 홍성복², 박수동², 이진표², 곽상근¹, 노경준¹

*#K.S. Jung(kisung.jung@samsung.com)¹, S. B. Hong², S. D. Park², J. P. Lee², S. K. Kwak¹, K. J. Noh¹

¹삼성전자 공과대학교 반도체공학과, ²삼성전자

Key words : MCP(Multi chip package), DAF(Die Adhesive Film), VLCS(VoidLess Collet Shaft)

1. 서론

오늘날 전자기기의 발달과 함께 그 안에 탑재되는 메모리카드는 소형이면서 대용량을 요구하고 있다. 그로 인해 MCP(Multi Chip Package) 기술이 점점 더 중요해 지고 있다. MCP 기술에 있어서 중요한 부분을 차지 하는 부분이 IC chip 과 IC chip 을 서로 접합 하는데 사용되는 DAF(Die Adhesive Film)이다^[1]. DAF 방법이 issue 되는 부분은 접합 과정에서 발생하는 void 문제이다^[2]. 그리고 이렇게 발생한 void 는 swelling 불량을 일으켜 제품 불량률의 큰 원인이 되고 있다^[3]. 이를 해결하기 위해 본 논문에서는 DAF 에서의 void 발생 원인을 분석하고 직접적으로 void 발생을 감소시킬 수 있는 대안을 제시하고 효과를 검증해 보고자 한다.

2. DAF 이용 시 문제점

DAF 이용 bonding 시의 문제로는 void 발생의 issue 가 크다. 그림 1 은 void 발생 시료 사진이다. void 12% 미만까지는 후 공정인

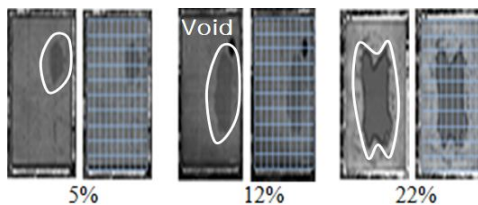


Fig. 1 Sample Percentage of Void From DAF (%)

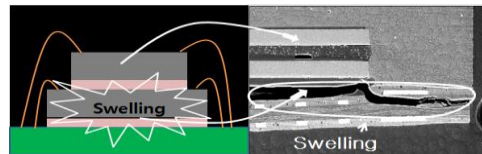


Fig. 2 Swelling By Void

Mold 공정에서 압력과 열에 의해 void 가 자연 소멸 되지만 void 12% 이상이 발생 되면 후 공정에서 swelling 불량률 발생될 확률이 높아진다. 이 단계에서 chip 과 PCB 사이의 void 가 제대로 제거되지 않으면 발생한 기포가 터지면서 그림 2 처럼 swelling 문제가 발생되고 이로 인해 package 불량률 증가 하게 되어 PKG 제품 신뢰성에 영향을 미치게 된다. 이런 void 발생은 여러 가지 원인에 의해 발생 되고 있다. 예를 들면 chip warpage, chip bonding 동작시, collet 교체 및 collet 평탄도 불균형, adhesive film 불량 등의 원인이 있다. 본 논문에서는 그 중에서 그림 3 처럼 chip warpage 에 의한 void 의 발생에 대해서 원인분석 및 개선안을 연구 하고자 한다.

3. 제안 Model 및 결과

본 논문에서는 VLCS(VoidLess Collect Shaft) 모델을 고안 하였다. VLCS 모델이 고안된 계기는 그림 3 처럼 chip warpage 에 의해 발생하는 center void 를 개선하기 위해 고안된 방법이다. 그림 4 는 voidless collet shaft 의

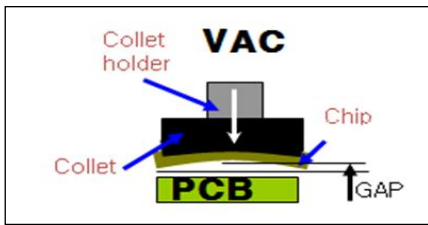


Fig. 3 Chip Warpage

구조도 이다. 원리는 bondhead 가 pick up 동작을 할 때 그림 4 의 ①,② 처럼 collet 의 side 에 별도의 chip pick up 용 vacuum line 에서 vacuum 만 동작 하게 되고 vacuum 동작이 끝난 후 그림 4 의 ③ 과 같이 center 에서 air 를 밀어 내어 bonding 동작을 실시하게 되고 마지막으로 그림 4 의 ④ 처럼 PCB 면에 닿기 500 μ m 전부터 air on 후 bottom 면에 닿은 후 유지하고 bonding 이 끝난 이후 air off 하는 방식을 사용한다. 그림 5 는 void less collet shaft 적용 검토 결과이다. 먼저 glass 를 이용하여 void 확인시 void 가 감소되는 것을 확인 할 수 있었고, 실제 IC chip 으로 bonding 을 실시 했을시 에도 void 가 감소되는 것을 확인 하였다. voidless collet shaft 적용시 그림 5 와 같이 void 가 97% 이상 void 제거 효과가 있다.

4. 결론

본 논문은 DAF(Die Adhesive Film)에서 발생하는 void를 감소시키는 방법에 대한 논문이

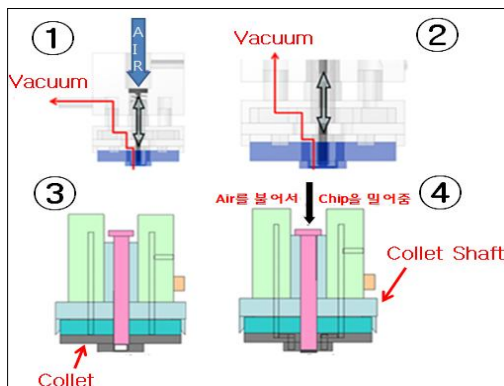


Fig. 4 Structure Of VoidLess Collet Shaft

Chip 두께	Void less 적용전(Force 4N)		Void less 적용후(Force 4N)	
	Glass	2 Chip Stack	Glass	2 Chip Stack
50 μ m	33% Void	Void	3%	
30 μ m	42%		1%	
25 μ m	33%		3%	

Fig. 5 Evaluation Results Of Void Less Collet Shaft

다. 제안된 개선방법인 VLCS(void less collet shaft) 방법을 통해서 97% 이상의 void 제거 효과를 확인 하였다.

후기

본 연구는 삼성전자(TP 센터)생산 라인에서 수행 되었고, 이를 통해 추가적으로 DAF 를 이용하는 다양한 MCP Package 에 대해서도 개선 효과가 기대된다.

참고문헌

1. C. H. Lee, "Bonding & debonding 고분자 접착 소재 및 다이스택용 접착제 특성 평가", 한국화학 연구원 에너지 소재센터, 충남대학교 공업 화학과, 2010.
2. Junfeng Zhao, "Mechanism of Adhesive Film Popcorn in Electronic Packaging", FMG Packaging Technology Development Intel Technology Development (Shanghai) Ltd, 2007.
3. H. J. Kim, "반도체 조립공정 접합 재료인 DAF(Direct Adhesive Film)의 신뢰성 성능평가에 대한고찰", 순천향대학교 대학원 화학 교육 학과, 2008.