

Analyze the channel doping concentration characteristics of junctionless nanowire transistors by using Edison simulation

Jun Hee Choi, Byung Chul Lee, Jung Do Kim*

Korea University, Electrical engineering, Seoul, Korea.

Korea University, Materials science and engineering, Seoul, Korea.

e-mail: cjuny426@korea.ac.kr

ABSTRACT

In this paper, we study the channel doping concentration characteristics of junctionless nanowire transistors (JLT) using Edison nanowire FET device simulation. JLT has no junctions by very simple fabrication process. And this device has less variability and better electrical properties than classical inversion-mode transistors with PN junctions at the source and drain. In this simulation we use tri-gate structure. Source and drain doping concentration is 10^{20} atoms/cm³. The simulation results show that I-V characteristics of JLT change due to the variation of channel doping concentration

INTRODUCTION

오늘날에 이르러 소자의 크기는 지속적으로 작아지고 있다. 이러한 소자의 발전으로 현대의 트랜지스터는 그 크기가 수 나노미터의 크기까지 도달했다. 또 이러한 아주 작은 면적 내에서 아주 높은 도핑 농도의 기울기를 가지는 접촉 구간 가질 필요성이 높아지고 있다. 이런 추세에서 접촉자체가 없다는 것은 수 나노의 구조에서 아주 큰 장점을 가진다. JLT 소자는 그 구조의 단순함 때문에 소자의 크기에 감소에 따른 이동도 감소나 유효 채널 길이와 같은 이슈에 대해서 상대적으로 적게 영향을 받는다.[1] Fig1. 은 Junctionless transistor 의 구조를 보여주고 있다. 우리는 이 JLT 소자의 도핑에 따른 소자 특성에 대한 시뮬레이션 결과를 보여줄 것이다.

METHODS

이 시뮬레이션은 기본적으로 N-type 실리콘으로 도핑된 JLT 소자를 기반으로 수행되었다. 온도는 상온으로 설정했고

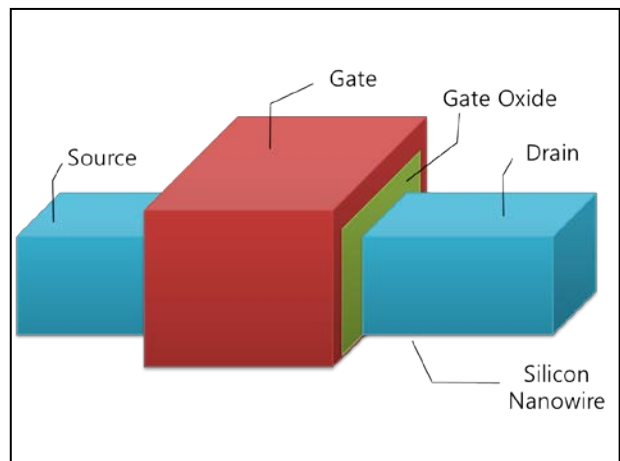


Fig. 1. Schematic of a junctionless transistor

(300K) 채널 물질은 실리콘, 게이트 산화막의 물질은 산화 실리콘이다. 소스와 드레인의 실리콘 도핑 농도는 전극으로 활용할 수 있을 정도의 높은 도핑농도인 10^{20} atoms/cm³으로 설정했다. 도핑농도 차이에 따른 효과를 확연하게 관찰하기 위해서 소자의 구조는 채널과 게이트가 모두 10nm으로, 채널의 폭과 두께는 각각 3nm, 3nm로 정했다. 게이트의 형태는 채널을 감싸는 Tri-게이트 구조로 설정했다. 채널의 도핑농도는 10^{15} 에서 10^{18} atoms/cm³ 으로 1승씩 올리면서 결과를 관찰했다.

MOSFET 소자에 대해서 이미 알려진 방법인 Extrapolation in the linear region method(ELR)을 토대로 문턱 전압 V_{th} 를 찾아내었다.[2]

또한 소자의 특성에 따른 이동도는 다음과 같은 식으로 계산될 수 있다.

$$\mu = g_m \cdot L / C \cdot V_{sd} \quad (1)$$

(1)에서 g_m 은 트랜스 컨덕턴스, L 은 채널 길이, C 는 게이트 캐패시턴스, V_{sd} 는 소스와 드레인에 인가된 전압의 크기이다.

$$C_{g1} = 2\pi \cdot \kappa \cdot \epsilon_0 / \ln(4t/d) \quad (2)$$

κ 는 유전 상수이고, the ϵ_0 is vacuum dielectric constant, t 유전층 두께이고 d 는 나노선의 폭이다.

RESULTS AND DISCUSSION

시뮬레이션 결과, 도핑농도에 따라서 전류-전압 특성은 어느 정도 변화를 보였다. Fig2. 의 그래프에선 도핑농도가 올라갈수록 각 전압에 따른 전류의 양이 조금씩 증가하는 추세를 관찰할 수 있다. 이는 도핑 농도가 올라감에 따라 채널 내부에 전류 전도 물질이 많아지면서 적은 전압에도 많은 전류가 흐를 수 있게 된 것으로 보인다.

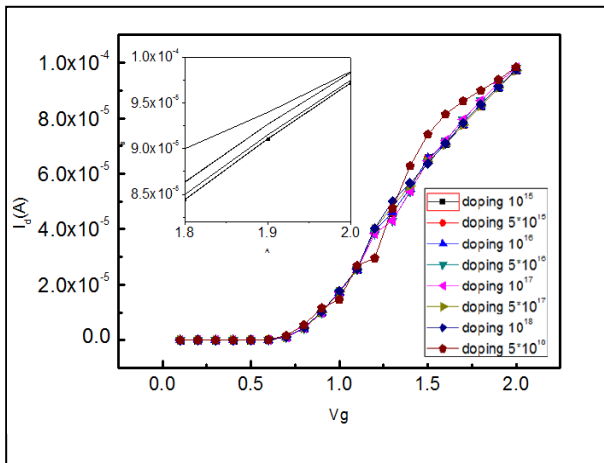


Fig. 2. Current voltage characteristics of n-doped Junctionless Transistor FET with different doping concentrations, the inset shows current vs. 1.8 to 2.0 gate voltage.

또한 문턱 전압 추출 방법을 사용해 각 도핑농도에 따라 문턱 전압을 계산해본 결과는 다음과 같다. 대체적으로 도핑농도가

올라갈수록 그 문턱 전압의 크기는 조금씩 감소하는 경향을 보였다. 이는 트랜지스터의 일반적인 특성과도 관련이 있으며, 도핑 농도가 올라가면서 채널 물질 내부의 전자가 쉽게 게이트 주변에 모이게 되면서 적은 문턱 전압으로도 채널이 형성될 수 있을 만큼의 전자가 모이게 되면서 문턱 전압이 낮아지는 효과를 보게 된다.

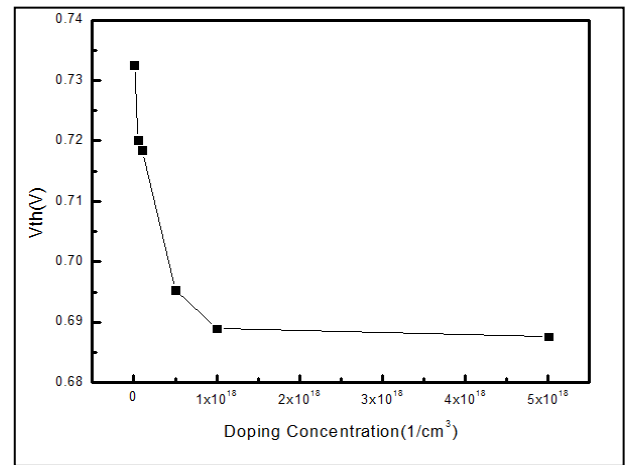


Fig. 3. Different threshold voltage dependent on doping concentration.

이러한 전류-전압 특성을 데이터를 활용해서 전자 이동도를 계산보면 다음과 같은 결과를 얻을 수 있다. 도핑농도가 증가함에 따라 이동도의 값이 조금씩 줄어드는 경향을 볼 수 있다. 이러한 경향은 이미 농도가 오를수록 같은 부피내의 전자의 양이 많이 지면서 전자끼리의 충돌 횟수가 늘어나 이로 인한 산란이 발생하면서 이동도가 감소하는 것으로 보인다.

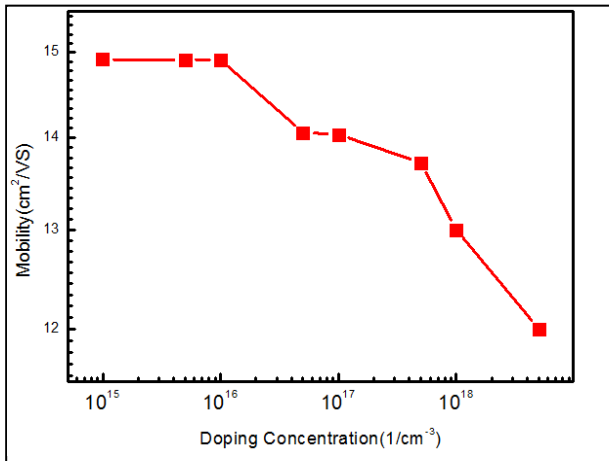


Fig. 4. Different mobility dependent on doping concentration.

CONCLUSION

JLT 소자의 채널의 도핑농도의 차이에 의해 생기는 특성 변화는 일반적으로 전도성이 높은 채널 물질을 사용한 트랜지스터의 특성과 유사한 면이 있다. 농도가 높아질수록 같은 전압일 때 흐르는 전류의 양이 증가하고, 문턱 전압이 낮아지는 경향이 있다. 그리고 채널내의 전자의 이동도는 산란 효과로 인해 도핑 농도가 올라갈수록 감소했다.

ACKNOWLEDGEMENT

이 논문은 2012년도 정부(교육과학기술부)의 재원으로 한국연구재단-첨단 사이언스 교육 허브 개발 사업(EDISON)의 지원을 받아 수행된 연구임(No. 2012049863).

REFERENCES

- [1] J.P. Colinge et al., Nature Nanotechnol. **5**, 225-229 (2010).
- [2] Ortiz-Conde, A., et al. Microelectronics Reliability 42.4 583-596 (2002)
- [3] Goldberger, Josh, et al., The Journal of Physical Chemistry B 109.1 9-14 (2005)