

Carbon Nanotube Gate-Elongated Tunneling Field Transistor(CNT G-E TFET) to Reduce Off-Current

허재, 전승배

Dept. of Electrical Eng., KAIST, Daejeon, South Korea 305-701

e-mail: ysghur@kaist.ac.kr

ABSTRACT

In this paper, novel Carbon Nanotube Gate-Elongated Tunneling Field Transistor(CNT G-E TFET) is proposed. This proposed device is designed to decrease off-current around 2~6 orders of magnitude compared to the gate-channel size matched TFET. Mechanism of CNT G-E TFET creates additional steps in energy band structure so that off-current can be reduced. Since CNT TFETs show a great probability for tunneling processes and they are beneficial for the overall device performance in terms of switching speed and power consumption, CNT G-E TFET looks pretty much promising.

INTRODUCTION

CNT TFET 은 기존의 carbon nanotube field-effect transistor(CNFET)에 비해 스위칭 속도와 전력 손실 면에서 우월한 특성을 보인다[1]. 하지만 CNFET 은 drain 전압이 높아짐에 따라, off-current 가 매우 커지는 현상을 보이게 된다[2].

본 연구에서는 EDISON tool 을 이용하여 비교적 높은 drain 전압(1V)에서 gate 길이를 늘림으로써 source, drain 과 gate 를 overlap 시켜 energy band 의 추가적인 bending 을 이용해 off-current 를 줄이고 결과적으로 on-off ratio 를 증가시킨 CNT-based TFET 을 소개한다.

SIMULATION & DISCUSSION

Edison 에서 제공하는 simulation tool 가운데 CNT_FET(v1.0)으로 CNT G-E TFET 을 구현하였다. Channel 길이는 50 nm, source 와 drain 길이는 30 nm 로 유지한 채 gate 길이를 그림 1 의 (a), (b), (c)와 같이 각각 50nm, 60nm, 70nm 로 두어 설계하였다.

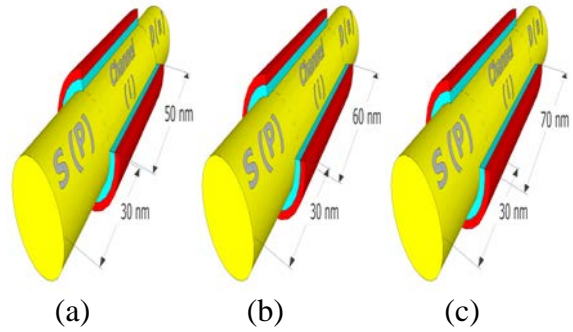


그림 1. CNT G-E TFET 구조

설정된 매개변수는 표 1 과 같다.

표 1. CNT G-E TFET 설정 매개변수

CNT Chirality index m	13
Source conc.(cm ⁻³)	1X10 ²⁰ , p-type
Drain conc.(cm ⁻³)	1X10 ²⁰ , n-type
Channel conc.(cm ⁻³)	0.0, intrinsic
Fixed drain voltage(V)	1
Max. gate voltage(V)	3
Dielectric constant	3.9
Gate workfunction(eV)	0.0

위와 같은 specification을 갖는 소자에 gate 전압을 -3V부터 3V까지 sweep하여 추출한 I_D-V_G 그래프는 그림 2 와 같다.

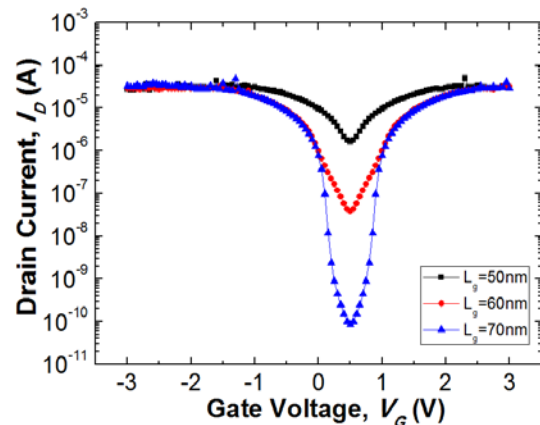


그림 2. I_d-V_g 특성

on-current는 거의 변화가 없으나 off-current($V_G=0.5V$)에서 2~6 order정도가 차이가 나는 것을 확인할 수 있다. 이러한 이유는 그림 3,4 의 off-state Energy Band Structure(EBD)를 비교해보면 쉽게 알 수 있다.

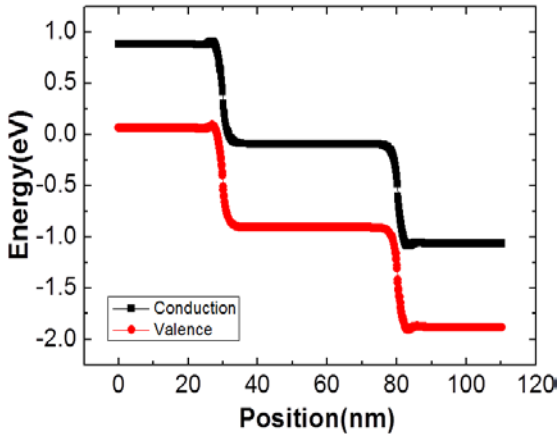


그림 3. off-state EBD, $L_g=50nm$

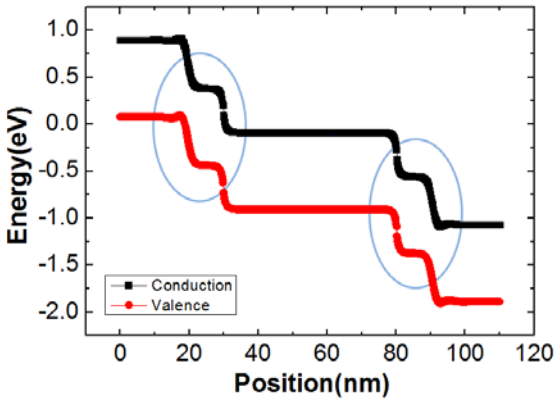


그림 4. off-state EBD, $L_g=70nm$

즉, gate길이(L_g)가 50nm일 때, source 와 drain쪽의 conduction band와 valence band가 가깝게 붙어 band-to-band tunneling(BTBT)에 의한 subthreshold leakage가 지배적인 반면에, L_g 가 70nm인 경우 그림 4에서 원으로 표시한 부분인 source와 drain 쪽이 gate 전압의 영향을 받아 band가 계단 형으로 나타나서 BTBT가 현저하게 줄어들게 되는 것이다. 반면, gate가 늘어난 TFET의 on current가 그렇지 않은 TFET에 비해 감소하지 않는 이유는 그림 5,6의 on-state($V_G=1.5V$) EBD를 비교해보면 알 수 있다.

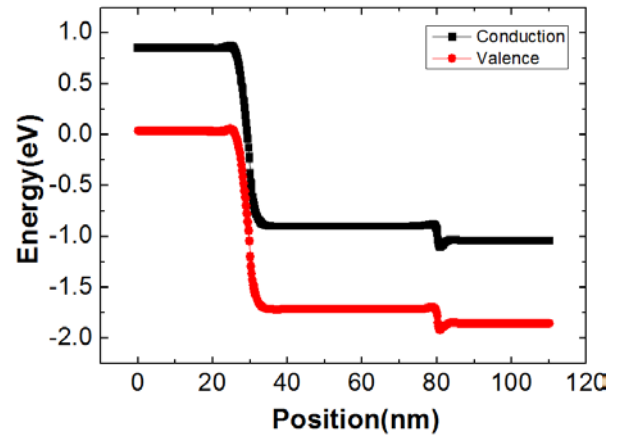


그림 5. on-state EBD, $L_g=50nm$

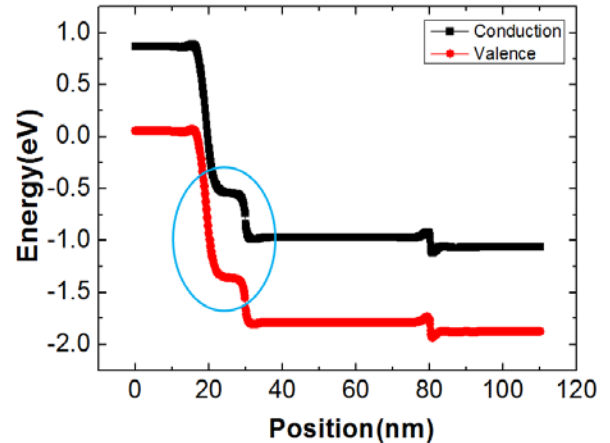


그림 6. on-state EBD, $L_g=70nm$

즉, on-state에서의 tunneling 전류는 gate 와 source 혹은 drain의 경계 면에서 gate에 의한 계단 형의 추가적 energy band bending의 위쪽이 좀 더 dominant하기 때문에 늘어난 gate로 인한 band-bending의 효과가 off-state에 비해서 미미하기 때문이라는 것이다. 이는 소자의 current density로도 확인이 가능한데 그림 7의 전류밀도 그래프를 보면, gate가 늘어났을 때의 off-state에 비해 늘어나지 않았을 때가 2~6 order 정도 큰 것을 확인할 수 있다.

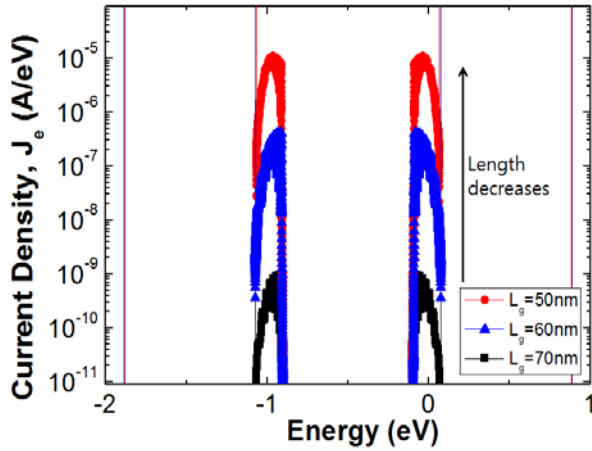


그림 7. Current Density at off-state

반면, 그림 8 의 on-state(2V)에서는 총 전류밀도의 차이가 비교적 크지 않음을 볼 수 있다.

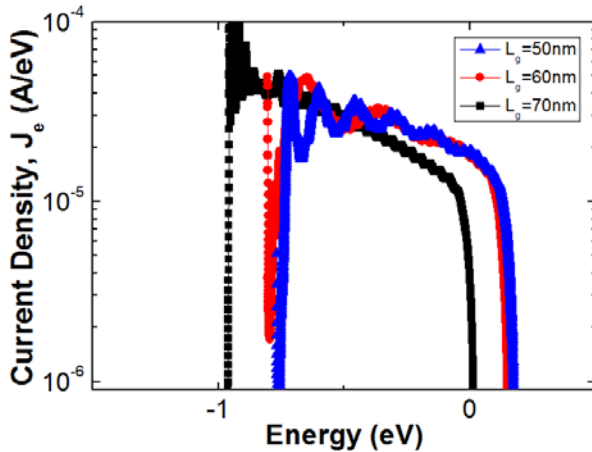


그림 8. Current Density at on-state

CONCLUSION

Gate 를 channel 의 길이보다 더 늘려, 즉, source 와 drain 에 overlap 하여 off-current 를 줄인 CNT G-E TFET 을 시뮬레이션 하였다. 기존의 일반적인 CNT TFET 에 비해서 off-current 가 2~6 order 정도 감소되는 모습을 볼 수 있었고, 이는 기존 2~6 정도의 크기였던 on/off ratio 를 5~6 정도로 증가시키도록 하였다.

나아가 시뮬레이션뿐 아니라 L_g 만 늘린 CNT TFET이기 때문에 공정 상에서도 큰 무리 없이 제작 가능할 것으로 보인다.

ACKNOWLEDGEMENT

We would like to express our sincere thanks to all the contributors to the conference.

REFERENCES

- [1] Joerg Appenzeller et al. Comparing Carbon Nanotube Transistors-The Ideal Choice: A Novel Tunneling Device Design, IEEE Transactions on electron devices, 52, 12(2005)
- [2] M.Radosavljevic et al. Drain voltage scaling in carbon nanotube transistors, Applied Physics Letters, 83, 2435(2007)