표준 Void 결함 샘플 제작을 위한 Void 생성 시뮬레이션

Void formation simulation for manufacturing standard void sample

*#하태호[1], 이재학[1], 이창우[1], 송준엽[1], 이상윤[2]

*#T. H. Ha(taehoha@kimm.re.kr)[1], J. H. Lee[1], C. W. Lee[1], J. Y. Song[1], S.Y. Lee[2]

[1]한국기계연구원 초정밀시스템실, [2]인텍플러스

Key words : void, defect, standard, simulation, X-ray

1. 서론

Ball Grid Array (BGA) 기술은 솔더볼의 그리드를 연결부로 사용하는 표면실장 기술이다. BGA 기술의 도입으로 전기적 성능 및 고밀도 연결이 가능하게 되었다. 그러나, 무연납의 도입으로 제품의 신뢰성에 큰 영향을 미치는 void 의 발생이 급증하여 void 결함의 검출이 중요한 이슈가 되고 있다. 특히 Flip chip 기술을 사용하게 되어 외부에서 BGA 의 관찰이 불가능할 뿐만 아니라 볼 내부에도 void 가 발생하게 되므로 X-ray와 같은 비파괴 검사법이 적용된다. Void 결함은 BGA 솔더 볼 내부, BGA와 솔더 조인트와 BGA 인터페이스, 솔더 조인트와 PCB 인터페이스와 같이 다양한 위치에서 발생한다. 솔더 볼 내부에서도 그 발생위치에 따라서 치명적인 결함 여부가 판단되기도 한다. 신뢰성이 확보된 반도체 칩의 양산을 위해서는 빠르고 정확한 void 검사법의 개발이 필수적이다. 이를 위해서 본 연구에서는 void 의 크기 및 솔더 볼 내부에서의 발생 위치가 서로 다른 표준 void 결함 샘플 제작을 위한 void 생성 시뮬레이션을 행하였다.

2. Void 생성 시뮬레이션

솔더 볼 내부에서 다양한 크기 및 void 의 발생위치를 가진 표준 void 샘플 제작을 위하여 크게 2 가지 시뮬레이션 모델을 선정하여 이에 대한 해석을 행하였다.

먼저 실제 가공의 편의성을 고려하여 2차원 모델로 직경 300 μm 의 솔더 볼 (Sn 96.5- Au 3- Cu 0.5)이 450 μm의 Cu pad 상부에 위치하고, Cu pad 표면에 초기 void 를 형성한 모델에 대한 시뮬레이션을 행하였다. Fig. 1 에 시뮬레이tus 모델을 나타내었다. Cu pad로부터 액상온도를 초과한 503 K 까지 가열한 후 냉각하도록 입력조건을 설정하였으며, 초기 void 의 깊이를 10 μm로 고정하고 폭을 20 μm, 30 μm, 40 μm으로 변화시켰을 때의 경향을 관찰하였다. 폭이 20 μm 일 때의 해석 결과 예를 Fig. 2 에 도시하였다. 시뮬레이션 결과, 최종 생성된 void 는 초기 void 위치의 주변인 솔더 볼과 Cu pad 인터페이스에 발생하며, 계면에서의 발생 위치 제어가 곤란함을 알 수 있었다.

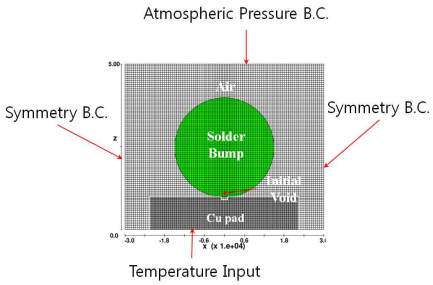

Fig. 1 Simulation model (initial void on Cu pad)

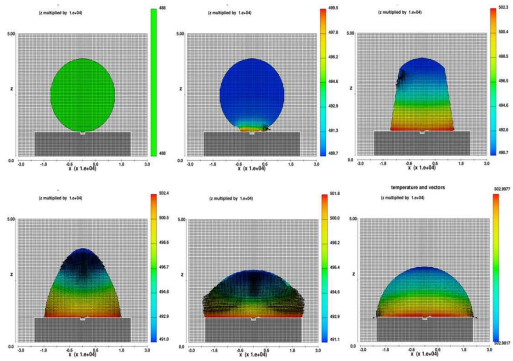

Fig. 2 Simulated void growth and deformation of solder ball (initial void on Cu pad)

두 번째는 2차원 모델로 높이 300 μm, 폭 450 μm의 무연 솔더 범프 (Sn 96.5 - Au 3.5) 내에 가공을 통하여 초기 void를 형성하고 이에 온도를

부가하는 모델을 구성하였다. 이때 솔더 범프는 400 μm의 솔더볼의 체적에 해당하는 크기이다. 사용한 void 생성 시뮬레이션 모델을 Fig. 3 에 나타내었다.

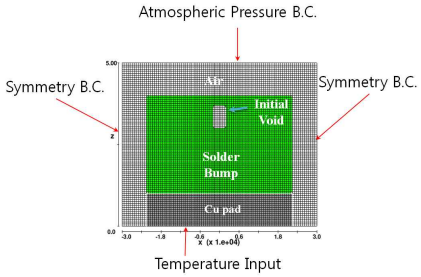

Fig. 3 Simulation model (initial void in solder bump)

동일하게 하부 pad 로부터 액상온도 이상인 503 K 까지 가열한 후 고상 온도 이하인 488 K까지 냉각하도록 하였다. 초기 압력 조건으로 대기 조건인 101,325 Pa을 설정하였다.

먼저 Cu pad 로부터 가열 및 냉각을 했을 때의 시뮬레이션 결과 예를 Fig. 4에 나타내었다. 이 때 초기 void 의 길이는 70 μm, 폭은 40 μm의 경우의 결과를 예시하였다. 그림에서 보는 바와 같이 초기 형성된 void 가 열전달 방향에 따라 위쪽으로 밀려 최종 void 가 형성됨을 알 수 있었다. 초기 void 의 크기 및 위치에 상관없이 유사한 경향을 나타내었다.

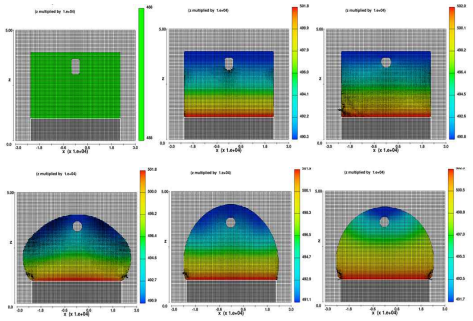

Fig. 4 Simulated void growth and deformation of solder bump (Hear transfer from Cu pad)

이와 같이 열을 부가방법도 void 형성에 영향을 주는 큰 인자로 모든 방향으로부터 열이 단시간에 전도된다는 가정 하에 솔더 범프를 액체 상태로 가정하여 유동해석을 행하였다. 길이 70 μm, 폭 20 μm 의 초기 void 가 중심으로부터 140 μm 오른쪽으로 시프트 된 위치에 존재할 때의 시뮬레이션 결과의 예를 Fig. 5에 나타내었다.

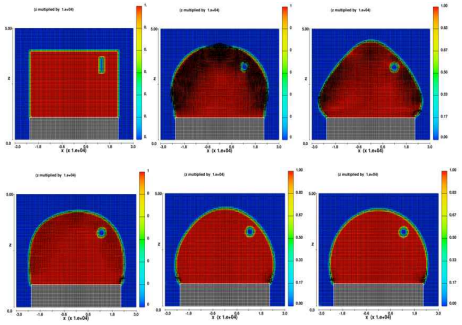

Fig. 5 Simulated void growth and deformation of solder bump (Molten condition)

시뮬레이션 결과에서 보이는 바와 같이 void 자체의 크기에 변화는 크게 나타나지 않으며, 초기 void 형성위치에 대응하는 위치에서의 최종 void가 형성됨을 확인하였다. 초기 void 의 크기 및 위치를 변화시킨 시뮬레이션에서도 유사한 결과를 얻을 수 있었다. 다만 void 의 크기 및 위치에 따라 외부로 void 가 터져나가는 현상도 발견할 수 있었다.

3. 결론

Void는 반도체 칩의 신뢰성에 중요한 영향을 미치는 치명적인 결함 중의 하나이다. 본 연구에서는 이러한 void 결함의 최적 검사를 위하여 다양한 크기와 발생위치를 가지는 표준 void 결함 샘플 제작을 위하여 시뮬레이션을 통한 해석을 행하였다. 솔더 범프에 초기 void 를 형성하고 전 방향에서 가열하는 방법으로 원하는 크기의 void 의 형성이 가능할 것으로 기대된다. 실제 샘플제작을 위하여 기계가공 또는 레이저 가공으로 초기 void를 형성하며, 공기 대류식 리플로우를 이용하여 샘플 전면으로 부터 가열함으로써 시뮬레이션과 유사한 조건을 부가할 수 있을 것으로 예상된다.

참고문헌

1. Prasad, R., “BGA Voids and Their Sources in SMT Assemblies,” Surface mount technology magazine, SMT, 2003
2. Nakamura, M., Azuma, H., Yamada, T., “Non-Destructive inspection method of BGA using X-ray systems for high-density mounting space applications”, 19th Microelectronics Workshop, 2006
4. Ha, T, “Non-destructive Testing Testbed Prototype for BGA Defect”, IWMF, pp.1-6, 2010