P2-P039

다결정 실리콘 비휘발성 메모리를 위한 다층 구조 및 두꺼운 터널링을 이용한 전하지속시간의 향상에 관한 연구

 $\overline{\mathbf{v}}$ $\overline{\mathbf{c}}$ $\overline{\mathbf{c}}$, 백경현 $\overline{\mathbf{c}}$, 최우진 $\overline{\mathbf{c}}$, 안시현 $\overline{\mathbf{c}}$, 박철민 $\overline{\mathbf{c}}$, 이준신 $\overline{\mathbf{c}}$ ¹성균관대학교

전하 저장 층으로 사용된 산화막-실리콘-산화막의 경우 낮은 전압에서 큰 메모리 윈도우를 가짐으로써 비휘발성 메모리에의 가능성을 확인시켜줬다. 하지만, 나쁜 전하지속시간 특성으로 인한 문제점이 있다. 따라서 이를 개선시키기 위하여 터널링 층의 두께를 증가시키고 산화막-실 리콘-산화막-실리콘-산화막의 다층 구조를 이용하여 메모리 윈도우 특성의 향상 뿐만 아니라, 전하지속시간 역시 향상 시켰다. 이를 통해 산화막-실리콘-산화막-실리콘-산화막 구조의 비휘발 성 메모리를 SOP 디스플레이에 적용할 수 있을 것으로 기대한다.

Keywords: 비휘발성 메모리, 산화막-실리콘-산화막-실리콘-산화막