

진동 및 빛 에너지를 이용한 자가발전 시스템용 전력관리 회로

서완석 · 김민규 · 유소현 · 윤은정 · 박준호 · 유종근

인천대학교

Power Management Circuit for Self-Powered Systems

Using Vibration and Solar Energy

Wan-suck Seo · Min-kyu Kim · So-hyeon Yu · Eun-jung Yoon · Jun-ho Park · Chong-gun Yu

University of Incheon

E-mail : sea_44@naver.com

요 약

본 논문에서는 초저전력 어플리케이션을 위한 이중입력 자가 전력관리 시스템을 제안한다. 자가 발전 시스템의 전력 공급원으로는 PZT와 solar cell 소자를 병합하여 사용한다. 제한된 전력관리 회로는 solar cell 출력 전압을 승압하기 위한 charge pump 회로, PZT의 출력을 DC로 변환하기 위한 rectifier, 수확된 에너지를 병합 및 관리하기 위한 전력관리회로로 구성된다. 설계된 회로는 CMOS 0.18um technology를 이용하여 성능을 검증하였다. 설계된 회로의 칩 면적은 295um X 275um 이다.

ABSTRACT

In this paper a dual-input self-powered power management system is proposed for low-power applications. The system is powered by merging the energy from a PZT vibration element and a solar cell. The proposed system consists of a charge pump for increasing the output voltage of a solar cell, a rectifier for DC conversion of the PZT output and a power management circuit for merging and managing the harvested energy. The performance of the design circuit has been verified through extensive simulation using a 0.18um CMOS technology. The chip area is 295um X 275um

키워드

Energy harvesting, Power Management Circuit, Vibration energy, Solar energy

I. 서 론

최근 전 세계적으로 신재생 에너지원과 이들의 응용에 대한 관심이 높아지고 있다. 또한 주변에 버려지고 있는 에너지를 수확해서 저전력 시스템을 구동하기 위한 에너지 harvesting 기술에 대해 전 세계적으로 많은 연구개발이 진행 중에 있다. 지금까지의 기존 연구들은 단일 입력 에너지 harvesting 기술이 주를 이루었다. 하지만 본 논문에서는 두 가지의 에너지원을 이용하여 에너지를

수확하려는 이중 입력 에너지 harvesting 기술을 사용하였으며 입력 에너지원으로써는 solar cell과 PZT를 이용하였다. 그리고 두 개의 에너지원으로부터 수확되는 에너지들을 동시에 병합 및 관리할 수 있는 전력 관리 시스템을 설계하였다. [1]

II. 시스템 개요

본 논문의 연구핵심으로는 두 가지가 있다. 첫째는 두 개의 공급원으로부터 에너지를 수확하고 병합하는 에너지 harvesting 블록이고 두 번째

이 논문은 2011년도 정부(교육과학기술부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행된 것임(2010-0021112). IDEC 지원에 의해서도 일부 수행되었음.

는 에너지 harvesting 블록에서 공급된 전력을 관리하는 전력관리회로(PMU)이다. 이 시스템의 전체 구성도는 위의 그림 1과 같다.

Solar cell과 PZT가 이 시스템의 에너지원이 되며, solar cell부분에서는 solar cell로부터 출력되는 전압의 크기가 작기 때문에 전압을 증압 시켜줄 charge pump가 설계되었고, PZT 부분에서는 PZT는 AC 신호를 출력하기 때문에 DC신호로 변환 시켜줄 rectifier가 설계되었다. 이들 에너지원으로부터 수확된 에너지는 super cap에 병합되어 저장된다[1].

2개의 비교기와 gate 두개로 구성되어 있는 digital logic은 super cap에서의 전압을 sensing하여 2개의 특정전압 값인 V_{max} 와 V_{min} 을 파악하여 PMOS스위치의 ON/OFF를 관리한다. PMOS스위치를 통해 super cap에 저장된 전력이 어플리케이션에 공급된다.

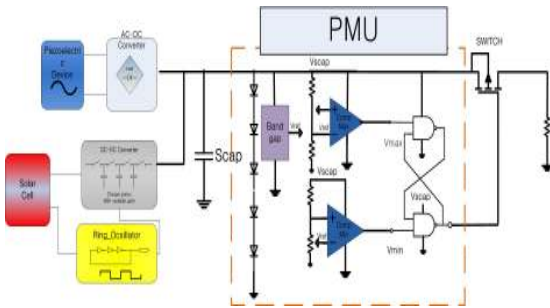


그림 1. 전체 블록 다이어그램

그림 2는 시간에 따른 super cap의 예상된 전압 그래프이다. 그래프는 전압 charge 부분과 discharge 부분으로 구분되며 Cap의 전압이 V_{max} 값에 도달 했을 때 PMOS스위치가 ON이 되어 discharge 구간이 되고 cap이 방전되다가 V_{min} 값에 도달하게 된다면 PMOS스위치가 Off가 되어 다시 charge 구간으로 들어가게 된다. 결론적으로 이 동작을 반복하면서 전력을 어플리케이션에 공급하게 된다.

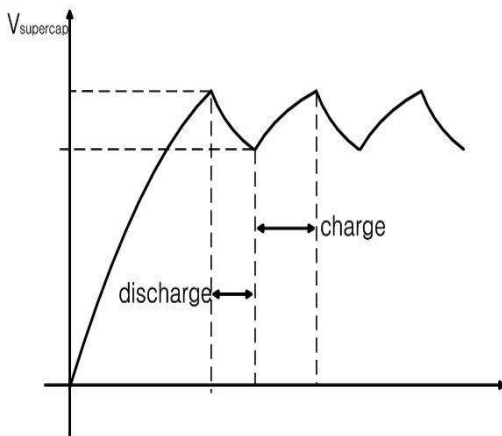


그림 2. Super Cap 전압 파형

III. Energy Harvesting Block

가. 진동에너지 Harvesting 회로

PZT의 등가모델은 간단하게 교류 전류원과 병렬로 연결된 커패시터로 구성된다. 본 논문에서 사용하는 PZT(QP20W)의 경우 CP의 값은 $0.2\mu F$ 이고, 최대 생성 전력은 80Hz의 주파수와 $7m/s^2$ 의 가속도에서 $125\mu W$ 정도이다.

전파 정류회로는 그림 3과 같이 4개의 MOSFET 스위치와 comparator를 이용하여 구현하였다. Active 다이오드를 만들기 위해 사용된 비교기는 2-stage 증폭기와 CMOS inverter로 구성되어 있다. 2-stage 증폭기의 전류원은 다이오드 형태로 연결된 MOSFET을 사용하여 구현하였고, 별도의 주파수 보상은 비교기로 사용하기 때문에 필요하지 않다. CMOS inverter는 2-stage 증폭기의 출력을 확실하게 high/low로 결정하기 위한 회로이다. 설계한 비교기는 1.4~3.3V의 전원 범위에서 동작하고, 비교기의 마지막 단인 CMOS inverter는 전류 소모를 줄이기 위해 PMOS와 NMOS의 length를 $10\mu m$ 로 하였다. 또한, PZT를 통해 변환된 전력이 크지 않으므로 비교기에서 소모하는 전력을 줄여 높은 전력 변환 효율을 갖도록 설계하였으며 진동이 크게 들어올 경우를 고려하여 비교기의 모든 MOSFET은 3V 타입으로 설계하였다. 실험 결과 동작전압이 1.4V에서 63 nA, 3.3V에서 $7.9\mu A$ 의 전류 소모가 일어난다.

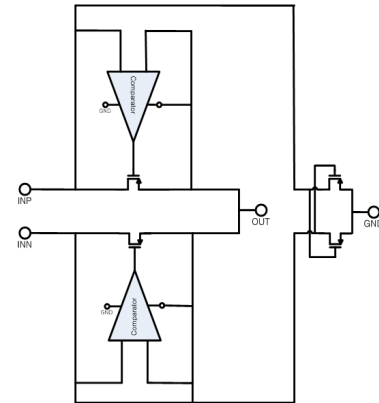


그림 3. 전파 정류 회로(FWR)

그림 4는 $CL=1\mu F$ 일 때 실제 등가회로 입력에 대한 전파정류 출력 파형이다. PMU동작에 필요한 목표치 2V 이상을 출력 하는 것을 알 수 있다.

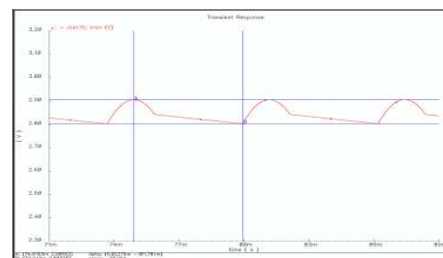


그림 4. FWR 출력 파형

나. 빛 에너지 Harvesting 회로

본 논문에서 사용하는 solar cell(BPW 34)의 경우 short switching time의 특성을 가지고 있는 밝은 빛에서 0.45v의 전압을 생성하는 소자이다. 그래서 목표치 전압 2V까지 전압을 증압시키기 위해서 charge pump를 사용한다. Charge pump 형태의 voltage booster를 구동시키기 위해서는 clock이 필요하므로 ring oscillator를 사용하였다.[2] 그림 5는 12단 charge pump이다. MOS를 diode형태로 연결시켜 회로를 구현했기 때문에 V_t 만큼의 전압강하가 생기게 된다. 사용된 커패시터는 1pF이다.

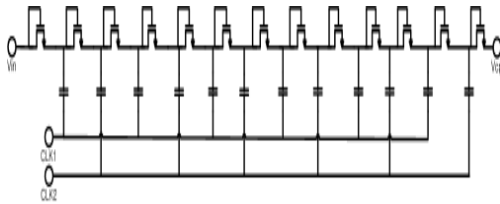


그림 5. Charge Pump 회로

그림 6은 charge pump 모의실험 결과이다. 모의실험 결과 약 2.7V 까지 solar cell의 출력전압이 상승하는 것을 확인하였다.

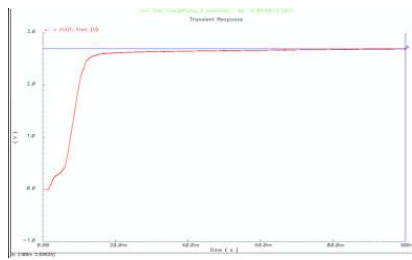


그림 6. Charge Pump 출력과형

그림 7은 두 개의 공급원을 합친 회로에서의 결과를 나타내는 모의실험 결과이다. (1)의 경우는 solar cell에서만 에너지를 수확할 경우의 충전되는 전압이고 (2)는 PZT로부터 수확되는 에너지만을 사용하는 경우, (3)의 경우는 두 공급원 모두 전압 출력 시의 결과이다. (1),(2)의 결과를 보면 역전류가 발생하지 않고 대부분이 storage cap에 충전되는 것을 알 수 있다. (3)의 결과는 두 전압원이 합쳐지면 최종 출력 전압은 같으나 충전되는 속도가 빨라지는 것을 알 수 있다.

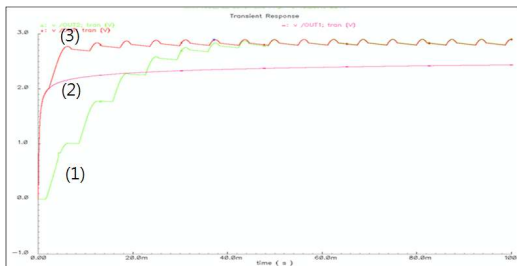


그림 7. 에너지 harvesting 회로 출력과형

IV. 전력 관리 회로

가. Bandgap 회로

본 논문은 저전력 어플리케이션을 위한 것이기 때문에 소비전력이 큰 BJT는 사용하지 않고 MOSFET들만을 이용하여 bandgap을 설계 하였다. 설계된 bandgap의 schematic은 그림 8과 같다.[3] 설계에 사용된 MOS는 모두 subthreshold에서 동작 하여야 된다.

Bandgap의 출력 전압 관계식은 아래와 같다.

$$V_{out} = \frac{R_2}{R_1} NV_T + V_{GS3} \quad (1)$$

위 수식의 조건으로는 아래의 2가지가 있다.

$$\frac{K_4}{K_3} = e \text{ and } K_1 = K_2 \text{ for } I_{D3} = I_{D4} \quad (2)$$

(단, $K_x = \frac{W_x}{L_x}$)

$$I_{D3}R_1 = NV_T \quad (3)$$

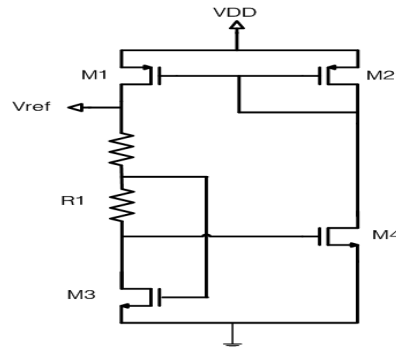


그림 8. Bandgap 회로

그림 9는 bandgap의 온도 변화에 따른 출력전압 그래프이다. 설계된 bandgap의 출력특성은 temperature coefficient는 온도 변화 25~100°C에서 76ppm/°C, -20~25°C에서 59ppm/°C 이고 reference 전압은 1.16V 크기의 값이 출력된다.

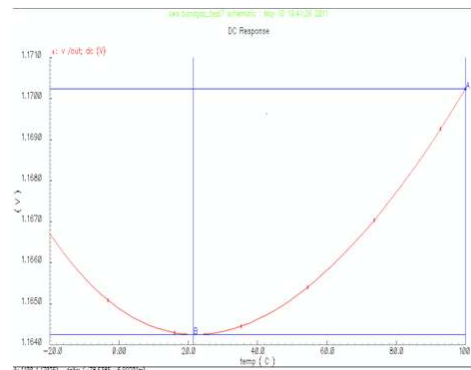


그림 9. Bandgap 회로 온도 특성

나. Control Unit

저항 디바이더는 하나는 comparator (+)입력단에 다른 하나는 comparator (-)입력단에 연결 되어 있으며 PMOS 스위치의 ON/OFF 동작지점 전압(V_{max}, V_{min})을 설정할 수 있다. 이 저항 디바이더를 통한 소모 전류를 줄이기 위해 사용되는 저항의 크기는 mega단위로 사용한다.

Comparator(그림 10)는 정확한 동작을 위해 72mV의 hysteresis(그림 11)를 갖도록 설계하여 잡음 특성을 좋게 함은 물론 전압 감지를 또한 안정적이게 되었다. PMU에 있는 두 개의 comparator 중 하나는 $V_{max}(2V)$ 를, 나머지 하나는 $V_{min}(1.6)$ 을 감지하며 같은 bandgap 전압을 공유한다. 정리하자면 비교기는 저항 디바이더로 들어오는 전압과 bandgap의 전압 값을 비교하여 출력 값을 내보낸다. 그 출력 값이 digital logic의 두 nand gate의 입력으로 각각 하나 씩 들어가게 되고 나머지 하나의 인풋에는 서로의 출력이 케환되어 들어간다. Comparator와 gate의 전력은 super cap 충전된 전력으로 공급 되는 것이다.

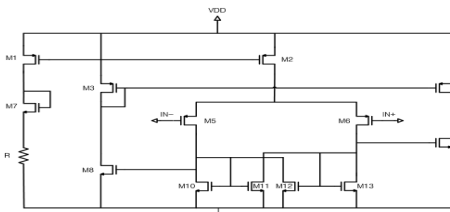


그림 10. Comparator

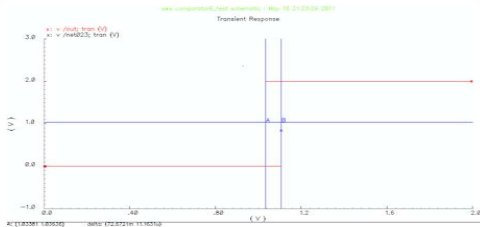


그림 11. 비교기의 Hysteresis 특성(72mV)

V. Total System Simulation Result

본 논문에서 설계된 회로들은 magnachip 0.18um low power logic technology을 사용하여 설계 되었다. 시뮬레이션을 위한 super cap의 size로 45uF과 Load 저항 값으로 10K옴을 사용하였다.[1]

그림 12는 total system 안의 각 마디에서 측정 되는 파형 그래프이다. PMOS스위치가 ON일 경우 load 저항으로 공급되는 평균전류는 200uA가 흘렀다. PMOS스위치의 ON/OFF지점의 각각의 전압 값은 V_{max} 가 2.06V, V_{min} 가 1.54V로 측정 되었다. 이때의 bandgap의 출력전압은 1.07V로 출력 되어 졌다. Power management unit의 소비 전류는 7uA가 측정 되었다. 그림 13은 total system의 layout을 보여주며 전체 사이즈는 295um X 275um이다.

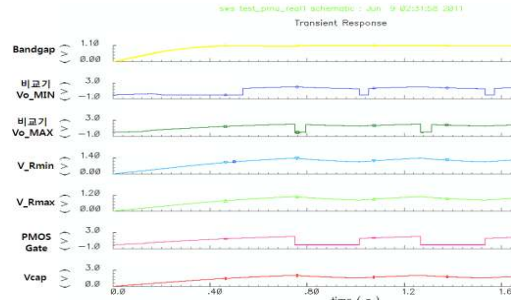


그림 12. 전체회로 모의실험 결과

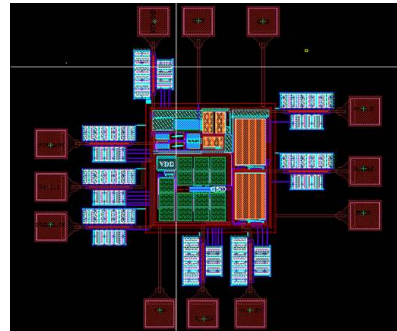


그림 13. Layout

VI. 결 론

본 논문에서는 빛 에너지와 진동 에너지를 수확 하는 이중 입력 에너지 harvesting 기술을 사용하여 두 개의 에너지들을 동시에 병합, 관리 및 저장할 수 있는 시스템을 설계 하고자 하였다. 설계한 회로의 면적은 약 297um X 275um이고 0.18um CMOS 공정을 이용하였다. Solar cell에서 생성된 전압은 약 0.45V이고 이 전압은 voltage booster를 거쳐 약 2.7V까지 승압된다. PZT의 AC 출력에 대한 문제는 full-wave rectifier에 active 다이오드 기법을 적용하여 해결 했으며 bandgap의 reference전압은 1.16V를 출력 하였고 temperature coefficient는 25~100°C에서 76ppm/°C인 특성을 나타냈다.

참고문헌

[1] Jordi Colomer-Farrarons, "Power-Conditioning Circuitry for a Self-Powered System Based on Micro PZT Generators in a 0.13 Low-Voltage Low-Power Technology", *IEEE Trans. Ind. Electron.*, Vol. 55, No. 9, pp. 3249-3254, September 2008
 [2] NaLi, Zhangcai HUANG, "High Efficiency Four-phase All PMOS Charge Pump without Body Effects", *ICCCAS 2008*, pp. 1083-1084, May 2008
 [3] M-H Cheng, "Low-power low-voltage reference using peaking current mirror circuit", *ELECTRONICS LETTERS*, Vol. 41, No. 10, pp. 572-573, May 2005