

SiO₂/Si₃N₄/SiO₂ 터널장벽을 갖는 WSi₂ 나노입자 메모리소자의 전하누설 근원분석

이동욱¹, 이효준¹, 한동석¹, 김은규^{1*}, 유희욱², 조원주²

¹한양대학교 물리학과, ²광운대학교 전자재료 공학과

서로 다른 유전 물질을 이용하여 다층구조의 터널장벽을 이용하여 비휘발성 메모리 소자의 동작 특성 및 전하보존 특성을 향상시킬 수 있음이 보고되었다.[1-3] 본 연구에서는 SiO₂/Si₃N₄/SiO₂구조의 다층 구조의 터널 장벽을 이용하여 WSi₂ 나노 입자 비휘발성 메모리 소자를 제작하였다. P-형 Si 기판에 100 nm 두께의 Poly-Si 박막을 증착시켜 소스, 드레인 및 게이트 영역을 포토 리소그래피를 이용하여 형성하였다. SiO₂/Si₃N₄/SiO₂(ONO) 터널장벽은 CVD (chemical vapor deposition) 장치로 각각 2 nm, 2 nm 와 3 nm 두께로 형성하였으며, 그 위에 WSi₂ 박막을 3~4 nm 마그네트론 스퍼터링 방법으로 증착하였다. ONO 터널 장벽구조 위에 WSi₂나노입자를 형성시키기 위해, N₂분위기에서 급속열처리 방법을 이용하여 900°C에서 1분간 열처리를 하였다. 마지막으로 20 nm 두께의 컨트롤 절연막을 초고진공 스퍼터를 이용하여 증착하고, Al 박막을 200 nm 두께로 증착하였다. 여기서, 제작된 메모리 소자의 게이트 길이와 선포는 모두 10 μm 이다. 비휘발성 메모리 소자의 전기적 특성은 HP 4156A 반도체 파라미터 장비, Agilent 81104 A 80MHz 펄스/패턴 발생기를 이용하였다. 또한 전하 저장 터널링 메커니즘과, 전하누설의 원인을 분석하고 소자의 열적 안정성을 확인하기 위하여 25°C 에서 125°C 로 온도를 변화시켜 외부로 방출되는 전하의 활성화 에너지를 확인하여 누설근원을 확인하였다.

[1] K. K. Likharev, Appl. Phys. Lett. 73, 2137 (1998).

[2] D. U. Lee, T. H. Lee, E. K. Kim, J.-W. Shin, and W.-J. Cho, Appl. Phys. Lett. 95, 063501 (2009).

[3] S. J. Han, D. U. Lee, K. B. Seo, S. P. Kim, E. K. Kim, J.-S. Oh, and W.-J. Cho, Jpn. J. Appl. Phys. 49, 06GG14 (2010).