

# 차세대 UWB 시스템을 위한 LDPC 복호 성능 향상 연구

\*정득영, \*\*김동호, \*\*\*전태현

서울산업대학교

[\\*\\*dongho.kim@snut.ac.kr](mailto:**dongho.kim@snut.ac.kr), [\\*\\*\\*thjeon@snut.ac.kr](mailto:***thjeon@snut.ac.kr)

## Performance improvement of LDPC decoding for a next generation UWB system

\*Jeong, Deuk-Young, Kim, Dong Ho, \*\*\* Jeon, Taehyeon

Seoul National University of Technology

### 요약

최근 기기간의 접속에 적합한 근거리 무선 접속기술의 요구가 증대됨에 따라, 그 요구에 대응하는 무선통신기술의 하나로 UWB(Ultra Wide Band)가 주목을 받고 있다. 특히, TV와 캠코더, 카메라 등의 AV기기 상호 간의 무선접속을 포함하여 PC나 휴대정보단말(PDA) 등이 네트워크에 무선으로 접속하는데 UWB 기술은 주요한 역할을 담당할 것으로 예상된다. 최근 서비스가 진행되고 있는 HDTV를 비롯하여 향후 UHDTV(Ultra-HDTV) 등의 방송시스템이 본격화 되면 HD급 이상의 캠코더는 고해상도에 따른 대용량 데이터를 저장하고 AV기기 간의 데이터 전송을 위해 고속 무선 데이터 전송이 필수적이다. 또한 이와 같은 고속 무선데이터 전송을 위해서는 보다 안정된 송수신 기술이 절대적으로 필요하다. 이를 위하여 본 논문에서는 차세대 UWB의 설계 제약조건 중 하나인 저전력 송신환경에서 수신 신뢰도의 향상을 이루기 위해 LDPC code를 오류정정부호로 고려하고, 제한된 반복복호 횟수를 가지고 개선된 성능을 얻기 위해 새로운 복호 알고리즘을 제안하였다. 또한, 제안한 복호 알고리즘에 대해 모의실험을 통하여 성능을 검증함으로써 차세대 UWB 송수신 기술로서의 유용성과 적용 가능성을 제시하였다.

### 1. 서론

최근 기기간의 접속에 적합한 근거리 무선 접속기술의 요구가 증대됨에 따라, 그 요구에 대응하는 무선통신기술의 하나로 UWB(Ultra Wide Band)가 주목을 받고 있다. 특히, TV와 캠코더, 카메라 등의 AV기기 상호 간의 무선접속을 포함하여 PC나 휴대정보단말(PDA) 등이 네트워크에 무선으로 접속하는데 UWB 기술은 주요한 역할을 담당할 것으로 예상된다.

현재 AV 기기, 홈네트워크 기기 제조업체 및 무선 USB 제조업체 등이 주축이 된 WPAN 포럼그룹 WiMedia Alliance의 표준안인 WiMedia 1.1 규격은 최고 480Mbps의 전송속도를 지원하고 있다 [1]. 그림 1에서 보는 것과 같이 현 UWB 기술 단계는 10 m 이내에서 53~480Mbps 정도의 전송 속도를 제공하고 있으며, 현 시점에서 Bluetooth나 IEEE 802.11x 계열의 WLAN과 소모전력, 커버리지 및 전송속도 측면의 치열한 경쟁을 하고 있는 상황이다. WiMedia 진영에서는 대용량 멀티미디어 콘텐츠의 보편화와 고속 전송을 요구하는 소비자 및 시장의 요구에 발맞추어 960Mbps에서 최대 10Gbps까지 전송속도를 지원하기 위해 WiMedia 2.0 규격을 진행하고 있지만 현행 UWB 시스템이 직면하고

있는 환경과 대용량/고속 전송을 지원하는데 있어 송신전력이 제한된 현 UWB 시스템에서 커버리지 확장과 채널 용량을 증가시키기는 어려운 실정이다. 최근 서비스가 진행되고 있는 HDTV를 비롯하여 향후 UHDTV(Ultra-HDTV) 등의 방송시스템이 본격화되면 HD급 이상의 캠코더는 고해상도에 따른 대용량 데이터를 저장하고 AV기기 간의 데이터 전송을 위해 고속 무선데이터 전송이 필수적이다. 또한 이와 같은 고속 무선데이터 전송을 위해서는 보다 안정된 송수신 기술이 절대적으로 필요하다.

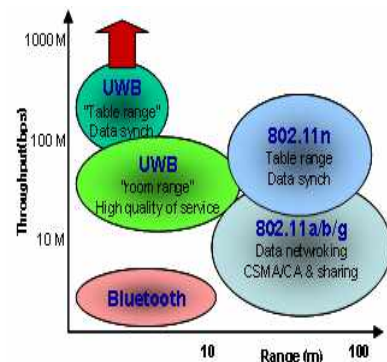


그림 1. UWB 및 무선랜의 서비스 영역

본 논문에서는 차세대 UWB 시스템 개발에 대한 선행 연구로서 수신 신뢰도를 향상하기 위하여 오류정정부호로 기존의 WiMedia 규격에서 고려하는 Convolution 부호 대신에 LDPC 부호를 고려한다. 또한, LDPC 부호의 복호 성능 향상을 위해 개선된 복호기법 알고리즘 연구를 수행하였다. 이를 위해 2장에서는 layered decoding에 대해 설명하고, 3장에서는 layered decoding에서 layer 별 serial schedule 순서를 결정하는 알고리즘에 대해 제안하며 4장에서는 제안한 Layered Decoding Schedule Algorithm방법의 모의실험결과를 도출하고, 5장에서 결론을 맺는다.

## 2. LDPC Decoding 방식

### 2.1 Flooding 방식의 Decoding

LDPC가 Gallager[2]에 의해 발명된 이후 LDPC code의 복호 방식은 2단계 메시지 전달(2-phase message passing)에 기반한 Flooding 방식이 사용되어 왔다. 즉, 한 iteration동안 variable node (VN)의 메시지(v2c message)를 이용하여 check node(CN)의 갱신 과정을 모두 수행하고, 다시 check node 메시지(c2v message)를 이용하여 variable node 갱신을 수행하는 방식을 주로 사용해왔다. 그림 2는 Flooding 방식의 decoding이 수행되는 단계별 과정을 나타낸다. 그림 2의 (a)는 1단계 메시지 갱신과정의 일부를 나타내며, 이 단계에서는 그림과 같이 variable node 값을 이용하여 연결된 check node값을 갱신한다. 예를 들어 그림 2의 (a)에 나타냈듯이 VN1~VN3를 이용하여 CN1의 값을 갱신한다. 이후 VN1, VN4, VN5를 이용하여 CN2를 갱신하며 마찬가지로 CN3, CN4를 갱신한다.

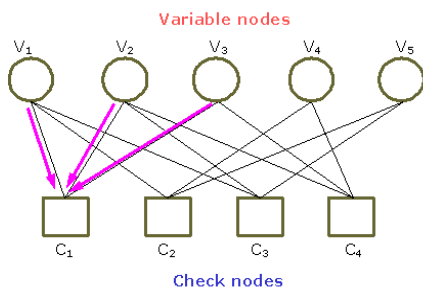


그림 2(a). Flooding decoding의 1단계 메시지갱신과정

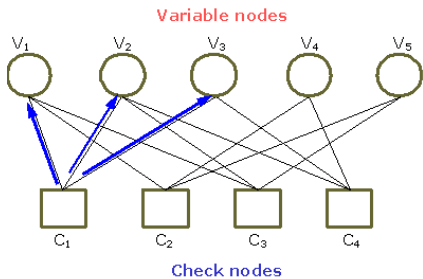


그림 2(b). Flooding decoding의 2단계 메시지갱신과정

그림 2의 (b)는 2단계 메시지 갱신과정의 일부를 나타내며, 이 단계에서는 그림과 같이 1단계에서 갱신된

check node 값을 이용하여 variable node의 값을 갱신한다. 예를 들어 1단계에서 갱신된 CN1~CN3을 이용하여 VN1을 갱신한다. 마찬가지로 CN1, CN3, CN4를 이용하여 VN2를 갱신하며 마찬가지로 방식으로 VN3, VN4를 갱신한다.

Flooding 방식의 LDPC decoding에서 각 노드의 갱신 과정을 수식으로 나타내면 다음과 같다. 예를 들어  $q$ 번째 iteration에서  $n$ 번째 VN가  $m$ 번째 CN로 전송하는 v2c message는 다음과 같이 표현된다.

$$\mu_{mn}^{(q)} = \lambda_n + \sum_{i \in M(n) \setminus m} \varepsilon_{in}^{(q)} \quad (1)$$

여기서,  $\lambda_n$ 은 채널을 통과한  $n$  번째 VN 수신신호의 LLR 값을 의미하며,  $M(n)$ 은  $n$  번째 VN에 연결되어 있는 check node CN set을 가리킨다. VN node에서 생성되는 soft output (SO)는 식(2)로 표시된다.

$$y_n^{(q)} = \lambda_n + \sum_{i \in M(n)} \varepsilon_{in}^{(q)} \quad (2)$$

여기서  $m$ 번째 CN은 v2c message인  $\mu_{mn}^{(q)}$ 을 이용하여 CN update를 수행하며 해당 식은 아래 식 (3)과 같이 표현될 수 있다.

$$\varepsilon_{mn}^{(q+1)} = -2 \tanh^{-1} \left\{ \prod_{j \in N(m) \setminus n} \tanh \left( -\frac{\mu_{mj}^{(q)}}{2} \right) \right\} \quad (3)$$

이를 부호부분과 크기 부분으로 나누어 쓰면 식 (4)와 (5)와 같이 정리된다.

$$-sign(\varepsilon_{mn}^{(q+1)}) = \prod_{j \in N(m) \setminus n} -sign(\mu_{mj}^{(q)}) \quad (4)$$

$$|\varepsilon_{mn}^{(q+1)}| = \Phi^{-1} \left\{ \sum_{j \in N(m) \setminus n} \Phi(|\mu_{mj}^{(q)}|) \right\} \quad (5)$$

where,  $\Phi(x) = \Phi^{-1}(x) = -\log(\tanh(x/2))$

### 2.2 Layered 방식의 Decoding

전통적인 2단계 flooding decoding 방식 대신에 복호 수렴속도를 개선하는 새로운 복호 알고리즘인 “layered decoding”에 대한 연구가 활발히 진행되고 있다 [3-7]. “layered decoding”은 보통 “shuffled schedule” 혹은 “serial schedule” 등의 다양한 용어로도 표현되고 있으며 flooding 방식에 비해 대체로 적은 수의 iteration으로 동일한 오류 성능을 얻을 수 있어 latency 및 throughput 성능을 개선하는 것으로 알려져 있다. 최근에 IEEE 802.11n과 IEEE 802.16e 등의 시스템에 대해 layered decoding 방식을 사용하여 복호기를 구성한 예가 보고되고 있다.

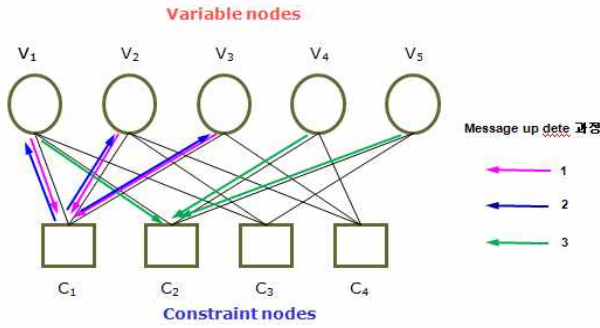


그림 3. Layered decoding의 메시지갱신과정

Layered decoding에서는 Flooding 방식의 decoding 과 달리 한번의 iteration이 진행되는 동안 각 node 별 update된 message를 다음 node update 과정에 사용하는 것이 특징이다. 그림 3은 layered decoding의 message update과정을 나타낸다. 메시지 갱신과정의 1 단계에서는 VN1~VN3를 이용하여 CN1의 값을 갱신한다. 2단계에서는 갱신된 CN1의 값을 이용하여 CN1에 연결된 VN1~VN3의 값을 갱신한다. 1단계와 2단계에 걸쳐 갱신된 VN1은 flooding 방식에 비해 좀더 갱신된 정보를 포함한다. 이와 같은 VN1을 이용하여 3단계에서 CN2를 갱신하게 되면 더 적은 반복횟수를 가지고도 개선된 복호성능을 얻을 수 있게 된다.

Layered decoding에서는 H matrix의 수직축 (vertical) 혹은 수평축(horizontal)을 고려하여 각각 “vertical layer” 혹은 “horizontal layer” 등으로 나누고, 각 layer 별로 복호 순서를 결정하는 순차적 (sequential) schedule을 사용한다. “vertical layer”를 기준으로 layered decoding을 수행하는 경우는 variable node별로 layer를 설정하고 복호 순서(schedule)를 결정하는 방식이고, “horizontal layer”를 기준으로 layered decoding을 수행하는 경우는 check node별로 layer를 설정하고 복호 순서(schedule)을 결정하는 방식이다. Horizontal layer를 기준으로 layered decoding을 수행하는 check node 기반의 layered decoding의 연산 과정을 수식으로 표현하면 다음과 같다.

$$-sign(\varepsilon_{mn}^{(q+1)}) = \prod_{j \in N(m) \setminus n} -sign(y_n^q[k] - \varepsilon_{mj}^{(q)}) \quad (6)$$

$$|\varepsilon_{mn}^{(q+1)}| = \Phi^{-1} \left\{ \sum_{j \in N(m) \setminus n} \Phi(|y_n^q[k] - \varepsilon_{mj}^{(q)}|) \right\} \quad (7)$$

여기서  $k$ 는 iteration 내에 단계별 update 를 나타내는 index 로  $k$  번째 layer 의 decoding 을 나타내며 soft output (SO)는 식(8)과 같이 update 가 수행된다.

$$y_j[k+1] = y_j[k] + \varepsilon_{ij}^{(q)} - \varepsilon_{ij}^{(q-1)} \quad (8)$$

### 2.3 Layered Decoding의 문제점

일반적으로 layered decoding을 수행하는 경우 H

matrix의 column weight가 2 이상인 경우 소위 “wait each other impasse(상호대기 교착상태)”에 따지는 문제가 있다. 이와 같은 문제로 불가피하게 각 layer별로 serial decoding을 수행해야 하는 단점이 존재하며, 이는 LDPC 부호의 장점인 parallel decoding을 수행하여 decoder throughput을 향상시키는 장점을 상쇄하게 된다. 그러나 IEEE 802.11n, IEEE 802.16e 및 WiMedia 등에서 논의되고 있는 LDPC의 H matrix는 vector LDPC 혹은 block LDPC 형태로 구성되어 있으며, base matrix=1인 submatrix는 column weight가 1이므로 위와 같은 교착상태에 빠지지 않는다. 따라서 base matrix에서 1을 갖는 (zxz) submatrix group을 하나의 단위로 layer를 구성하고 각 layer별로 serial schedule을 수행하며, 각 layer내의 variable node는 parallel decoding을 수행하면 parallel factor=z를 유지하면서 serial schedule에 기반한 layered decoding의 장점을 유지할 수 있다. 이와 같은 구조는 LDPC decoder의 설계 시 hardware complexity 문제로 인해 full parallel decoding structure를 구성하기 어려운 한계를 고려하면 타당한 설계방법이라고 볼 수 있다.

### 3. 차세대 UWB 시스템을 위한 LDPC Decoding 방식

본 논문에서는 layered decoding에서 layer 별 serial schedule 순서를 결정하는 알고리즘에 대해 연구를 수행하였다. 일반적으로 layered decoding은 check node 기반으로 decoding을 수행하는 방법과 variable node 기반으로 decoding을 수행하는 방법이 있다. Irregular LDPC의 optimum degree distribution을 분석해보면, check node degree의 개수는 많지 않은 반면에, variable node degree는 다양하게 분포하는 경향을 갖는다. 이와 같은 degree distribution 특성을 고려할 경우, variable node를 기반으로 layered decoding을 수행하면 각 layer별로 VN update를 수행하는데 필요로 하는 clock의 개수가 차이가 남으로 인해 소위 “stall clock”을 사용해야 하는 문제점이 발생할 수 있다. 반면에 check node 기반으로 layered decoding을 수행하는 경우 각 layer 별로 CN degree가 거의 유사하므로 CN update를 수행하는데 필요로 하는 clock의 차이가 별로 없어 stall clock을 사용할 필요가 없는 장점이 있다. 따라서 본 논문에서는 hardware 설계를 고려하여 check node 기반의 layered decoding을 우선적으로 고려하고, 이에 해당하는 serial schedule algorithm을 연구 수행하였다.

#### 3.1 Check Node 기반의 Layered Decoding Schedule Algorithm

Check node 기반의 layered decoding schedule algorithm을 수행하는데 있어, 본 논문에서는 check node degree와 variable node degree, 그리고 각 node 사이의 edge 연결 상태를 고려하였다. Schedule에 대한 기본 원칙은 update된 message의 propagation을 최대한 하는 것을 원칙으로 한다. 이는 layered decoding이

동일한 iteration 내에서도 새롭게 update된 message를 다른 node의 update에 사용하는 장점을 극대화 하기 위한 것으로, 특정 check node update message가 variable node에 연결된 경우 해당 update message가 가능한 빨리 다른 node에 전달될 수 있도록 schedule을 정하는 것이다. Schedule Rule을 구체적으로 나타내면 다음과 같다.

1. C-node degree 가 큰 C-node 선택
2. C-node degree가 동일한 경우, V-node degree ( $d_v$ )가 큰 V-node와 연결된 개수를 각 C-node 별로 count
3. count한 순서를 정렬하여 count 값이 큰 C-node 부터 schedule을 수행한다. 이 경우 동일한 count 가 나온 경우 이전 C-node에서 update된 message가 variable node를 거쳐 바로 다음 C-node로 연결될 수 있도록 H matrix의 column=1 인 다른 row를 선택한다. 즉,  $H_{ij} = H_{i'j} = 1$  인  $i'$  을 C-node schedule에 우선적으로 고려한다.
4. 각 C-node를 선택하는데 있어 short-cycle을 구성하는 C-node의 우선순위는 낮춘다.

#### 4. 모의실험 성능 분석 및 결과

3장에서 설계한 schedule algorithm을 기반으로 모의 실험을 수행하였다. 부호율  $r=1/3$ , (64z x 96z)인 경우의 AWGN 채널에서의 모의실험 결과는 다음과 같다. 결과 그래프의 “serial”은 각 layer 별로 순서를 정하지 않고 check node 순서대로 layered decoding을 진행한 경우의 모의실험 결과이며, “proposed”는 3장에서 제안한 algorithm에 기반하여 layered decoding을 수행한 경우의 모의실험 결과이다. 모의실험 결과 제안한 schedule algorithm을 적용한 경우 iteration 회수가 5회인 경우와 10회인 경우 모두 일반적인 방식의 layered decoding에 비해 0.2dB 가량의 이득이 생김을 알 수 있다. 특히 iteration회수가 적은 경우 특히 SNR 이득이 더 큰데, 이것은 iteration 회수가 적을 때 schedule 순서에 따라 update된 message의 전달 경로에 따라 성능이 차이가 날 수 있다는 것을 의미하며, 높은 decoder throughput과 작은 latency를 요구하는 WiMedia modem 단말을 고려하면 제안한 방식이 의미 있는 성능 개선을 얻을 수 있다는 것을 알 수 있다.

#### 5. 결론

본 논문에서는 HDTV 및 UHDTV 등의 차세대 AV 기기를 비롯하여 PC 및 휴대정보단말 등의 근거리 무선접속을 위해 고려하고 있는 차세대 UWB 시스템의 저전력 송신환경에서 수신 신뢰도의 향상을 이루기 위해 LDPC code를 오류정정부호로 고려하고, 제한된 반복복호 횟수를 가지고 개선된 성능을 얻기 위해 새로운 복호 알고리즘을 제안하였다. 제안한 복호 알고리즘에 대해 모의실험을 통해 성능을 검증한 결과 제안한 schedule algorithm을 적용한 경우 iteration 회수가 5회인 경우와 10회인

경우 모두 일반적인 방식의 layered decoding에 비해 0.2dB 가량의 이득이 생김을 알 수 있었다. 특히 iteration회수가 적은 경우 SNR 이득이 더 큰데, 이것은 iteration 회수가 적을 때 schedule 순서에 따라 update된 message의 전달 경로에 따라 성능이 차이가 날 수 있다는 것을 의미한다.

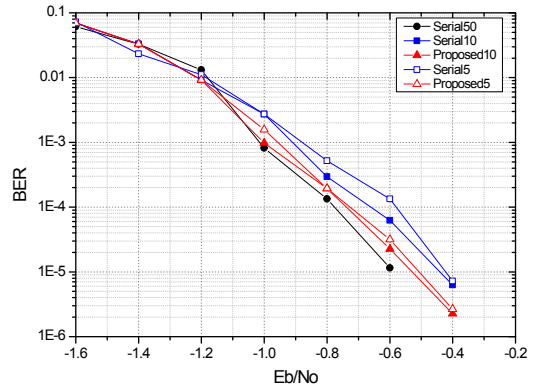


그림 4. Serial schedule 순서에 따른 오류 성능 비교 ( $r=1/3$ )

#### 6. 참고 문헌

- [1] Intel, “Ultra-Wideband(UWB) Technology: Enabling high-speed wireless personal area networks,” Intel White Paper, 2004.
- [2] R. G. Gallager, “Low-density parity-check codes,” IRE Trans. Inf.Theory, vol. IT-8, no. 1, pp. 21- 28, Jan. 1962.
- [3] T. Brack, M. Alles, T.Lehnick-Emden, N.E.L’ Insalata, F.Fossi, M.Rovini, “Low complexity LDPC code decoders for next generation standards,” in Proc. Proceedings of the conference on Design, automation and test in Europe, Nice, France, 2007, pp. 331- 336.
- [4] D. E. Hocevar, “A reduced complexity decoder architecture via layered decoding of LDPC codes,” in Proc. IEEE Workshop Signal Processing and Systems (SIPS.04), Austin, TX, Oct. 2004, pp. 107- 112.
- [5] T. Brack, M. Alles, T. Lehnick-Emden, N.E.L’ Insalata, F.Fossi, M.Rovini, “Low complexity LDPC code decoders for next generation standards,” in Proc. Proceedings of the conference on Design, automation and test in Europe, Nice, France, 2007, pp. 331- 336.
- [6] H. Kfir and I. Kanter, “Parallel versus sequential updating for belief propagation decoding,” Physica A, vol. 330, pp. 259- 270, 2003.
- [7] M. M. Mansour and N. R. Shanbhag, “High throughput LDPC decoders,” IEEE Trans. Very Large Scale Integr. (VLSI) Syst., vol. 11, no. 6, pp. 976- 995, Dec. 2003.