

스테레오 영상의 깊이맵을 추출하기 위한 USB 기반의 실시간 비디오 처리 시스템

*배운진, *서영호, **최현준, *김동욱

*광운대학교, **안양대학교

*zauroum@kw.ac.kr

Real-Time USB-based Video Processing System for Generating Depth Map of Stereoscopic Image

*Yun-Jin Bae, *Young-Ho Seo, **Hyun-Jun Choi, *Dong-Wook Kim

* Kwangwoon University, **Anyang University

요약

본 논문에서는 USB(Universal Serial Bus) 인터페이스를 이용하여 PC와 하드웨어 사이의 영상을 송수신 하는 시스템을 제안한다. 구현된 시스템은 PC에서 스테레오 캠으로부터 획득된 좌안, 우안 영상을 USB 인터페이스를 이용하여 고속으로 하드웨어에 전송해 주고, 하드웨어에서 생성된 깊이 맵을 고속으로 전송받도록 구성되어 있다. Cypress사의 USB2.0 컨트롤러 칩인 CY68013A를 사용하여 구현하였으며, USB칩과 FPGA와의 인터페이스는 GPIF(General Programmable Interface)를 이용하여 병목현상이 없이, 고속의 데이터 전송을 달성하도록 하였다.

1. 서론

PC의 동작 주파수가 증가함에 따라 PC와 주변기기 간의 동작속도 차이에 의해 발생하는 병목현상을 줄이기 위하여 고속으로 데이터를 입출력하는 인터페이스에 대한 요구가 증가하게 되었다. 최근 USB(Universal Serial Bus)를 이용한 신호전송 방법은 2개의 전송선으로 데이터를 전송한다는 장점을 가지고 있으며, USB2.0의 경우 480Mbps의 고속전송을 보장하기 때문에 기존의 타 장치들에 비해 설치와 유지관리가 쉬워 대부분의 컴퓨터와 주변장치를 연결하는 인터페이스로 많이 사용되고 있다.

본 논문에서는 제안하는 시스템은 PC에서 스테레오 캠으로부터 획득한 2장의 영상을 USB 인터페이스를 통해 하드웨어에 전송해 주고, 하드웨어에서 스테레오정합을 수행하여 생성된 변이맵을 전송받도록 구성되어 있다.

USB 제어칩으로 Cypress사의 CY68013A를 사용하였으며, 하드웨어 타겟 보드는 Altera사의 DE2보드를 사용하였으며, PC측 어플리케이션은 MFC를 이용하여 프로그래밍을 하였다. 본 논문에서 제안한 시스템은 하드웨어와 연동을 시켜 동작을 검증하였다.

2. 하드웨어 디자인

그림 1에서는 시스템 전체의 블록도를 나타내고 있다. 그림 1에서 나타내고 있듯이 본 시스템은 영상 획득부와 USB 제어부, 하드웨어부 이렇게 3부분으로 구성되어 있다. 각 부분에 대해서는 2.1, 2.2절에서 자세히 설명한다.

영상획득에 사용된 웹캠은 Minoru사 3D 웹캠으로 2개의 VGA 640x480 CMOS 센서를 내장하고 있다. 최대 초당 30프레임을 캡처하며, 출력 영상 사이즈는 800x600, 640x480, 352x288, 그리고 320x240

을 제공한다. PC와는 USB 2.0 인터페이스로 연결되며, 획득 포맷은 RGB이며, Y 성분만을 분리하여 사용한다.

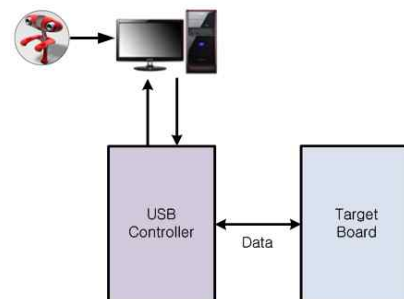


그림 1. 시스템 블록도

Cypress Semiconductor Corporation의 EZ-USB FX2LP (CY68013A)는 EZ-USB FX2의 저전력 버전의 USB 2.0 마이크로 컨트롤러 칩이며, 단일 칩에 USB 2.0 트랜시버, SIE(Serial Interface Engine)과 8051 마이크로 컨트롤러를 포함하고 있기 때문에 비용 효율이 높은 솔루션이라고 할 수 있다.[1]

그림 2에서는 USB 제어부와 하드웨어부에 사용되는 신호에 대해서 나타내고 있다. 본 시스템은 Cypress에서 제공해주는 GPIF 디자인 툴을 사용하였으며[2], 시스템 디자인에 고려되는 신호들은 IFCLK, WEN, REN, OE, EF, FF, 데이터버스 이다. IFCLK는 인터페이스 클럭으로써, 본 시스템에서는 USB 컨트롤러 칩에 공급되는 48MHz의 클럭을 사용한다. WEN(Write Enable), REN(Read Enable), OE(Output Enable), EF(FIFO Empty Flag), FF(FIFO Full Flag)는 USB 컨트롤러와 FPGA가 핸드셰이킹을 하는데 사용하였다. 각 신호들의 설명을 표 1에 나타내었다.

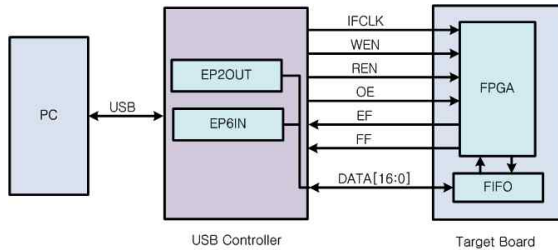


그림 2. USB 제어부와 하드웨어부

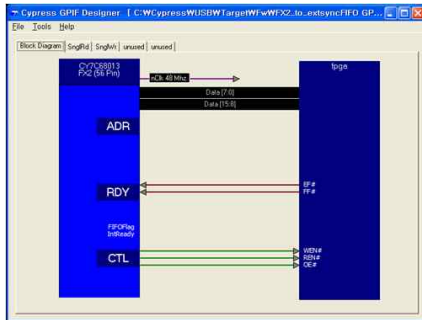


그림 3. GPIF 디자이너

표 1. 시스템에 사용된 신호

Signal	Description
IFCLK	48Mhz로 동작하며, IFCLK의 상승 에지마다 WEN, REN, OE신호가 인가됨.
FD[15:0]	16bit의 양방향 데이터 버스
\overline{WEN}	Active Low이며, FPGA의 FIFO의 write enable line으로 사용됨.
\overline{REN}	Active Low이며, FPGA FIFO의 read enable line으로 사용됨.
\overline{OE}	Active Low이며, output enable line으로 사용됨.
\overline{EF}	Active Low이며, EF가 0일 경우에는 FIFO가 완전히 비워져 있는 것을 의미함.
\overline{FF}	Active Low이며, FF가 0일 경우에는 FIFO가 가득 차 있다는 것을 의미함

본 시스템에서는 엔드포인트 2번을 벌크모드의 OUT 엔드포인트 버퍼(EP2OUT)로 사용하며, 버퍼 사이즈는 512Byte이고, 4x 버퍼링으로 설정하였다. 그리고 엔드포인트 6번을 IN 엔드포인트 버퍼(EP6IN)로 사용하며, 설정값은 OUT 엔드포인트 버퍼의 값과 동일하다. PC에서 획득된 영상은 USB 인터페이스를 이용하여 USB 컨트롤러 칩 내부에 EP2OUT 버퍼에 저장된다. 저장된 데이터는 그림 4에 나타난 다이어그램과 같이 하드웨어의 EF, FF신호를 고려하여, 쓰기와 읽기 동작을 수행한다.

3. 구현 및 실험결과

아래의 그림 5에서 시스템 보드의 전체적인 구성을 나타내었다. 하드웨어와 USB 컨트롤러부를 연결하는 신호들은 노이즈를 줄이기 위해 PCB로 보드를 제작하여 연결하도록 하였다. 그림 6에서는 하드웨어부의 시뮬레이션 결과를 나타내고 있다.

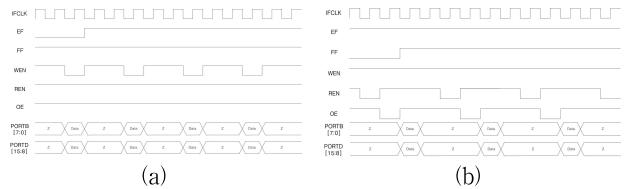


그림4. 타이밍 다이어그램; (a) 쓰기, (b) 읽기

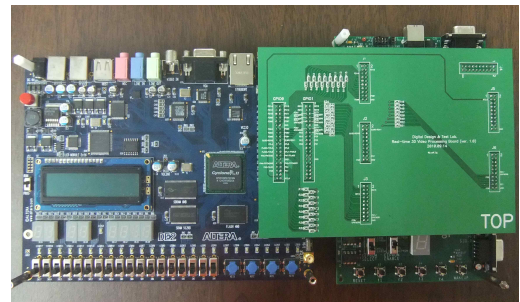


그림 5. 시스템 보드의 구성

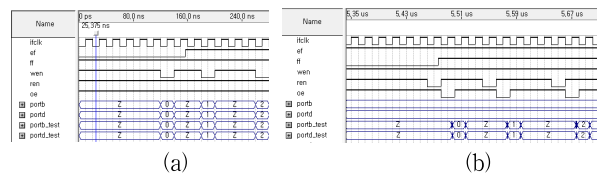


그림6. 시뮬레이션 결과 (a) 쓰기, (b) 읽기

4. 결론

본 논문에서는 PC와 주변기기를 연결하는 인터페이스 사이의 데이터 전송시 병목현상을 줄이기 위하여 고속으로 데이터를 입출력하는 인터페이스를 설계하였으며, 고속 프로세싱이 가능한 하드웨어와 연동을 하여 고속 데이터를 송수신 하는 인터페이스를 구축하였다.

기존의 연구에서는 단방향 USB 2.0 인터페이스를 구축한 것에 비해, 본 연구팀은 양방향 데이터전송이 가능한 USB 2.0 인터페이스를 구축함으로써 실시간으로 많은 데이터를 고속으로 전송하는 인터페이스에 적용이 되면 좋은 성능을 나타낼 것이라 생각한다.

감사의 글

본 연구는 한국산업기술평가관리원(KEIT)의 IT산업원천기술개발사업의 일환으로 수행하였음. [KI002058, 대화형 디지털 홀로그래프 통합서비스 시스템의 구현을 위한 신호처리 요소 기술 및 SoC 개발]

참고 문헌

- [1] Wang Kejun, Zhang Xiaolei, "USB Image Acquisition System Based on CMOS Image Sensor", Electrics, Communication and Autocontrol Technology, 25 July 2007.
- [2] Cypress EZ-USB FX2 GPIF Primer. 2003
- [3] Cypress CyUsb.sys Programmer's Reference.
- [4] Cypress USB Console Users' Guide.
- [5] CyAPI Programmer's Reference.