

LVTTL Logic의 신호전달특성 분석

김석환*, 허창우**

*카이스트 바이오 및 뇌공학과, **목원대학교 전자공학과

Analysis on Signal Transmission Specific Property of LVTTL

Soke-Hwan Kim*, Chang-Wu Hur**

*KAIST, **Mokwon University

요약

데이터 통신에 있어 고속 스위칭 시스템의 발달로 더 많이, 빠르고, 정확하게 상호간의 정보를 교환하게 되었다. 본 논문에서는 여러 시스템에 있어 FPGA의 중요성이 더욱 더 증가되고 있으므로 어느 특성화된 Logic중 가장 기초가 되는 LVTTL Logic의 특성을 분석하여 시스템 설계에 있어 참고가 될 수 있도록 한다.

신호전달 특성 분석을 위해 PCB를 제작하였고 전송선로의 손실을 막기 위해 PCB 상에 각각 30cm, 60cm, 120cm의 패턴을 만들어 데이터 전송속도의 변화와 선로의 길이 변화에 따른 특성을 측정 분석하였다. 시스템 설계에 있어서 전송선로의 길이가 30cm일 경우 데이터 전송속도 100Mbps 까지 안정하게 보냄을 알 수 있었다.

I. 서론

컴퓨터와 통신기술의 발달로 인하여 정보의 양이 증가했을 뿐만 아니라 이를 뒷받침하기 위한 반도체 소자의 고속화 및 대용량을 요구되고 있다. 데이터를 에러없이 빠르고 정확하게 저장하고 전달하기 위해 새로운 통신 방법이 요구되는 시점이다.

이런 특성을 맞추기 위해서는 수백 Mbps에서 수 Gbps에 이르기까지 고속 데이터 전송을 위한 통신 선로 시스템에서의 중요성이 커지지만 본 연구에서는 시스템의 기초 부분에서 기본 로직의 특성을 알아보아 최대 안정하게 전달할 수 있는 데이터의 정도를 알아보고자 한다. 본 논문은 FPGA를 기반으로 한 저전압 TTL로직을 구현 하였으며 데이터의 전달특성과 이를 가지고 시스템에 적용하였을 경우 최적의 조건을 찾는 데 도움을 주고자 한다.

구현된 모델은 PCB기반으로 설계 되었으며, 대부분 유전손실이 주파수에 영향을 받아 발생하는데 고주파에서는 전송특성의 변화가 있었음을 알 수 있다. 시스템 구현에서 가장 적절하게 사용되는 FR-4기반의 Micro Strip 전송선의 특성 해석 및 상용한계 주파수의 범위를 알아보아 통신 시스템 구현에 적합한 모델을 제시 한다.

II. 본론

1. 시스템에 구현된 FPGA의 구조

실험에 사용된 FPGA의 기본 사양은 40,000 ~ 1,000,000 게이트를 구성할 수 있으며 FPGA를 이용하여 각 Bank별로 여러 가지 로직구성이 가능한데 Single-end 로직은 LVTTL, LVCMOS33, HSTL Class I, II, HSTL Class III, IV, SSTL2 Class I, II, SSTL3 Class I, II, GTL, GTL+ 로직구성이 가능하며 Differential 로직으로는 LVDS33, LVDS25, LVDS25 로직을 구성할 수 있다.

2. 저전압 TTL의 개념

보드를 설계하는 디자이너는 최상의 PCB 전송 선로를 구성하기 위해서 출력단자와 입력단자 그리고 전송선로간의 전류의 감소와 노이즈가 발생하는 것을 막아야 한다.

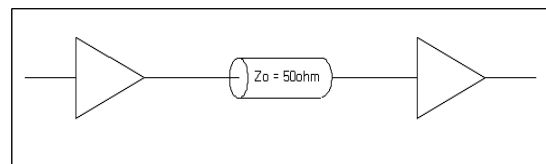


그림 2-1. LVTTL의 입출력단 연결

표 2-1. LVTTL의 전압특성

Parameter	Min	Typ.	Max
VCCO	3.0	3.3	3.6
VIH	2.0	-	3.6
VIL	-	-	0.8
VOH	2.6	-	-
VOL	-	-	0.4

로직을 설계하였을 경우 이것을 구동시키기 위하여 구동력을 높여주는 것은 좋은 것만은 아니다. 필요이상으로 구동력이 큰 것을 사용하면 입력된 신호에 출력의 신호가 반사되는 경우가 발생하여 결국에는 노이즈가 생기거나 신호레벨이 감소시키는 현상을 일으키게 된다.

III. 데이터 전송특성 측정 하드웨어 구현

1. 전체 시스템 블록도

FPGA를 이용하여 데이터 전송특성을 FR-4 재질로 구성된 PCB 패턴 10층 기판을 바탕으로 LVTTL 구성하여 클럭과 데이터를 동기 시켰으며, PCB 패턴의 길이의 변화와 클럭의 변화에 따른 FPGA에서의 출력과 송신사이의 데이터 전달특성을 살펴보았다.

FPGA를 이용하여 LVTTL의 데이터 전달특성을 알아보기 위한 전체적인 시스템의 구성으로 실험에 사용된 장비는 패턴 제너레이터에서 클럭을 받아서 데이터 제너레이터의 외부 클럭으로 입력을 보내고 데이터 제너레이터에서는 두 개의 클럭과 하나의 데이터를 전송한다. 클럭의 하나는 데이터 전송특성을 측정하기 위해 Aglient eye_pattern 장비의 트리거로 연결하고 다른 클럭은 제작된 PCB보드에 연결하였다. 데이터 제너레이터에서 생성한 64비트의 데이터를 PCB 보드의 FPGA 입력포트에 연결하였다.

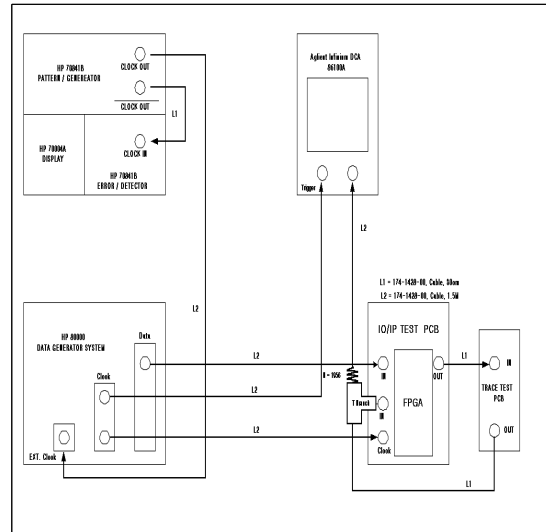


그림 3-1. 전체적인 시스템 블록도

2. FPGA 블록도

그림 3.2는 실험에 사용한 FPGA 내부의 전체적인 회로구성을 나타낸 것으로 LVTTL 및 FPGA에서 지원 가능한 Single_end 로직, Differential 로직 전체에 대해 실험하였기 때문에 그림의 출력과 입력 쪽의 버퍼에 각 저항 R1, R2, R3, R4를 나타내었다. 클럭의 지연을 방지하기 위해 BUFG를 연결하였으며 데이터는 FPGA의 입력 핀으로 받아 클럭과 동기를 시켰으며 내부적으로 Flip Flop 4개를 구성하였다.

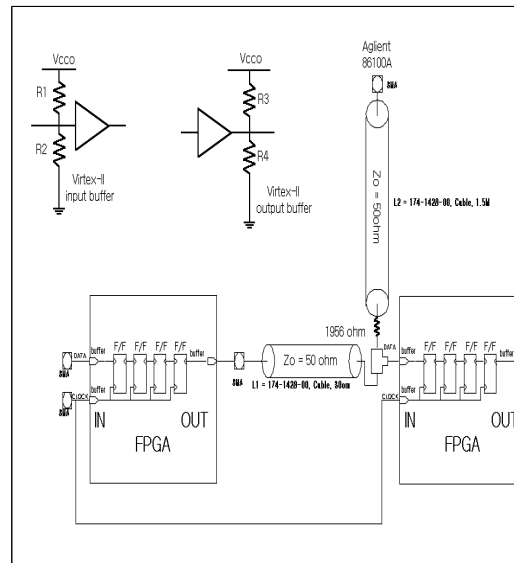


그림 3-2. FPGA 블록 내부도

IV. 데이터 전달특성 결과 및 파형

아래의 파형들은 앞에서 구현된 PCB에서 얻은 데이터 전송특성결과이다. 가장 기초가 되는 데이터 전송속도인 10Mbps에서부터 150Mbps까지 변화와 전송선로의 길이 43cm를 살펴보았다.

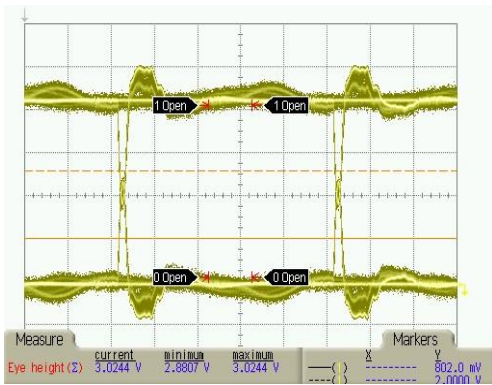


그림 4-1. 데이터 전송속도 10Mbps

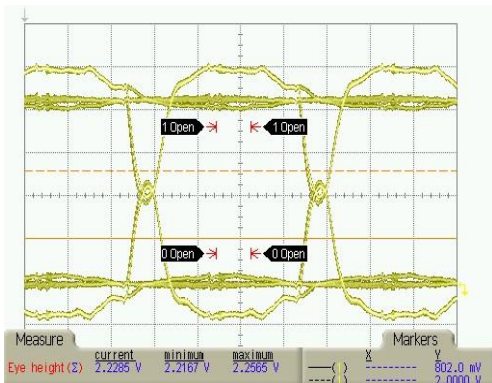


그림 4-2. 데이터 전송속도 50Mbps

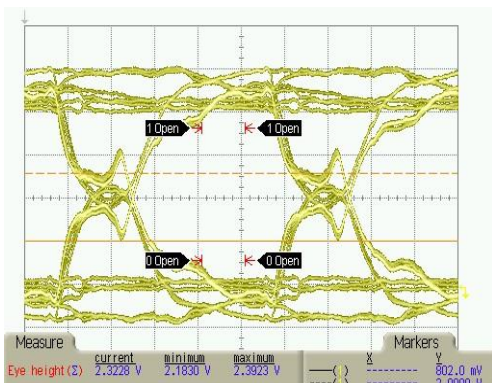


그림 4-3. 데이터 전송속도 100Mbps

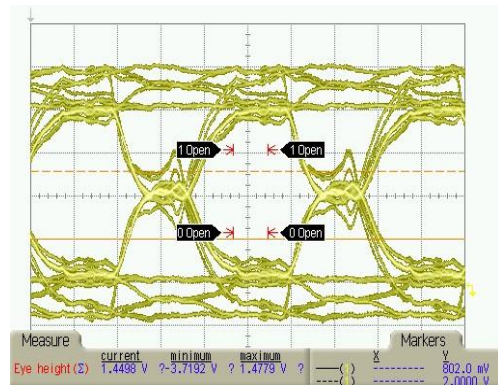


그림 4-4. 데이터 전송속도 125Mbps

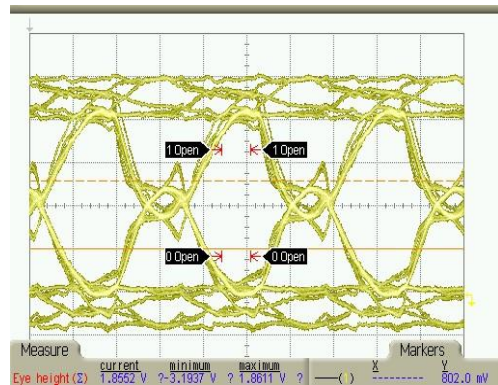


그림 4-5. 데이터 전송속도 150Mbps

전송선로의 길이가 43cm일 경우 데이터 전달특성은 최대 100Mbps까지 데이터의 전송이 가능하며 출력된 데이터의 전압레벨은 2V이며, 시간상의 여유는 4ns이었다. 100Mbps의 데이터의 전달속도이상에서부터 노이즈가 심하게 발생하기 시작하였으며, 125Mbps, 150Mbps에서는 데이터의 진폭레벨이 2V아래로 되었으며, 시간상의 여유도 적어졌다. 125Mbps, 150Mbps의 출력된 진폭레벨은 LVTTTL의 전압특성에서 최소 2V의 범위를 벗어났기 때문에 데이터로서의 의미가 없다

V. 결론

제작된 보드는 FPGA를 이용하여 LVTTTL의 전송선로의 길이 변화와 입력된 클럭의 주파수 변화에 따른 최대 전송 가능한 데이터 전달속도와 안정된 전달속도, 전송선로길이를 알아 보았다. FPGA는 여러 가지 로직을 동시에 측정할

수 있는 장점을 지니고 있는데 하나의 기준 클럭을 가지고 여러 가지 로직을 동시에 구동할 수 있다. 클럭의 라인이 길어지면 지연과 전류가 감소되는 현상을 야기 할 수 있는데 FPGA의 내부의 Global 클럭을 사용하게 되면 아무리 많은 클럭을 사용하더라도 클럭에 의한 데이터의 손실은 일으키지 않는다.

클럭의 주파수 증가에 따른 입력된 일정한 패턴의 데이터를 주었을 경우 입력과 출력에서 발생하는 데이터 전달특성은 현재 시스템에서 요구하는 전송선로길이 30cm일 경우를 기준으로 고려했으며, 클럭 주파수를 10MHz, 50MHz, 100MHz, 125MHz, 150MHz로 변화 시켰을 경우 LVTTL의 데이터 전달특성을 살펴보았다. 데이터 전달특성은 10Mbps일 경우 3V, 50Mbps일 경우 2.2V, 100Mbps일 경우 2V, 125Mbps일 경우 1.5V, 150Mbps일 경우 1.4V의 데이터 진폭레벨이 나타났다. 시스템에서 요구하는 전송선로의 길이를 고려할 때 여기에서 얻어진 결과가 매우 중요하다. 그러나 실제로 요구하는 125Mbps에서 데이터의 진폭레벨이 LVTTL의 기준 전압레벨보다 낮게 측정되었다는 것이다. FPGA를 이용하여 LVTTL을 구성할 경우 최대 데이터 전달 속도는 100Mbps가 가장 안정적일 거라 판단된다.

참고 문헌

- [1] 김석환, 이규정, 허창우 "통신 시스템의 데이터 전송 선로에 대한 연구," 한국 해양 정보통신학회 논문지 제 9권 6호, pp. 1277-1281, 2005년 10월
- [2] Masumi Fukano, Misukuni Yokota, Katsunori Hirano, " Measuring and Evaluation Method for High Speed Transmission In Communication Systems, " 電子情報通信學會, Technical Report of IEICE, SSE. 122, PS. 46, pp. 1-6, 1999.
- [3] J.M. Benedetoo, Oliver Aeroflex UTMC, "High-Speed Data Transmission for Spaceborne Applications, " Proceedings of the 2001 IEEE Radiation Effects Data Workshop, pp. 67-71, 2001.