

온도 가변에 따른 Large-grain-size TFT의 전기적 특성 변화 분석

허남태, 이원백, 조재현, 이준신*
성균관대학교

Abstract : Electrical properties of SGS-TFT with 5/5 μm channel width and length which gate insulator is made of 20nm SiO_2 and 80nm SiN_x was fabricated and measured at various temperatures. The field-effect mobility was decreased from 86.25 to 80.42 cm^2/Vs and threshold voltage also decreased from -1.5792 to -1.0492 V, when temperature is increased from room temperature to 100 $^\circ\text{C}$. Subthreshold swing, also, increased from 0.3212 to 0.4818 V/dec and $I_{\text{on/off}}$ ratio decreased from 5.05×10^7 to 6.93×10^5 .

Key Words : TFT, Grain size, Temperature dependence, Electrical characteristics

1. 서 론

Thin Film Transistors (TFTs)는 LCD, AMOLED 등의 Flat Panel Display에 널리 사용되고 있다. 이 중에서도 Active-Matrix Organic Light Emitting Diode는 Back Light Unit 없이 자체적으로 발광하는 유기물질을 이용하기 때문에 디스플레이를 만들 때 낮은 소비전력, 초박형을 가능하게 하고 넓은 시야각, 빠른 응답속도를 가져 각광받고 있는 기술이다. 하지만 기존의 결정화법인 레이저 스캔 방식은 레이저 빔 길이의 한계로 인해 대형화가 어려운 단점이 있었다. 이를 해결하기 위해 Super Grain Silicon (SGS) 기술이 개발되었는데, SGS 기술은 Amorphous Silicon TFT 기판에 극소량의 금속축매를 중간막 위에 도포한 후 고속열처리를 통해 Poly-Silicon막을 형성하는 기술로서 원가절감 및 화상 줄무늬 불량을 해결하므로 OLED의 대형화에 꼭 필요하다. 본 연구는 이러한 SGS-TFT의 온도에 대한 소자의 안정성에 중점을 두었다.

2. 실험

SGS-TFT의 grain 형성 기법은 Ni를 cap layer/a-Si/glass 위에 증착한 뒤, cap layer를 통하여 확산을 시켰다. 그 후 Si속에서 NiSi_2 가 형성이 되도록 하였다. NiSi_2 가 성장을 하여 grain이 형성되었으며 그 결과 200nm의 large grain size를 가진 SGS-TFT를 얻을 수 있었다. Gate insulator의 두께는 SiO_2 (80nm), SiN_x (20nm)을 가지는 2층 multi-stack 구조로 제작 하였다. 온도 조건을 Room Temperature (RT), 60 $^\circ\text{C}$, 80 $^\circ\text{C}$, 100 $^\circ\text{C}$ 로 하여 소자의 Transfer Characteristic Curve를 측정하였으며 이를 통하여 소자의 성능 변화를 비교하였다.

3. 결과 및 검토

표 1. SGS TFT의 전기적 특성 변화값

온도($^\circ\text{C}$)	이동도 (cm^2/Vs)	문턱전압 (V)	S.S (V/decade)	$I_{\text{on/off}}$ ratio
RT	86.25	-1.5792	0.3212	5.05×10^7
60	84.19	-1.3437	0.4015	5.33×10^6
80	81.72	-1.1991	0.4443	1.75×10^6
100	80.42	-1.0492	0.4818	6.93×10^5

앞의 표에서 보는 바와 같이 문턱전압은 RT에서 -1.5792V, 100 $^\circ\text{C}$ 에서 -1.0492V로 낮아졌고 이동도는 RT에서 86.25 cm^2/Vs , 100 $^\circ\text{C}$ 에서 80.42 cm^2/Vs 로 감소하였다. 또한

Sub-threshold Swing값이 321.2 mV/dec에서 481.8 mV/dec로 증가하였으며, 전류 점별비도 5.05×10^7 에서 6.93×10^5 로 작아지는 것을 확인 할 수 있었다.

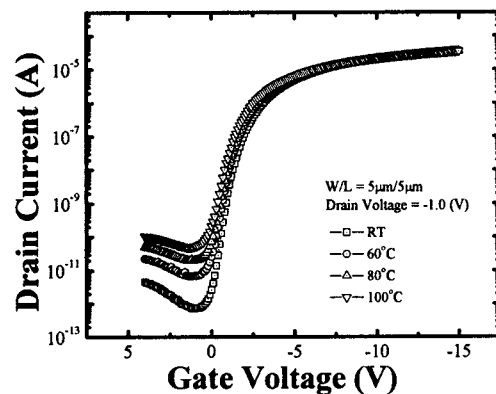


그림 1. 온도에 따른 SGS TFT의 V_G-I_D 특성

4. 결론

주어진 측정 범위 내에서 상온일 때 보다 고온일 때, 소자의 전기적 특성이 나빠지는 것을 확인 할 수 있었다. Threshold Voltage는 낮아지는 경향성이 있었으나, $I_{\text{on/off}}$ ratio, Field-effect mobility, Subthreshold Swing은 나빠지는 경향성을 보였다. 이는 고온 상태에서 carrier농도가 증가하기 때문인데, grain size가 작은 TFT에 비하면 그 변화 폭이 작은 편이었다. 이는 SGS-TFT의 큰 grain size로 인하여 grain boundary에서 캐리어의 scattering이 감소하기 때문임을 알 수 있었다. 또한 Excimer laser annealing (ELA)기판과 비교하여 solid phase crystallization (SPC)에 의한 SGS의 매끄러운 표면도 안정적인 동작을 도와 변화 폭을 줄이는 역할을 하였다.

참고 문헌

- [1] J. H. Choi, D. Y. Kim, S. J. Park, B. K. Choo, Jin Jang. Thin Solid Films 427, p. 289-293, 2003.
- [2] Jin Jang. Solid State Phenomena Vol. 93, p. 199-206, 2003.
- [3] J. Z. Chen, I.-C. Cheng. Journal of Applied Physics 104, 044508, 2008
- [4] A. Ogane, S. Honda, Y. Uraoka, T. Fuyuki, A. Fejfar, J. kocka. Journal of Crystal Growth 311, p. 789-793, 2009.