

Metal-Oxide-Silicon (MOS) 구조에서 중수소 이온 주입된 게이트 산화막의 절연 특성

서영호, 도승우, 이용현, 이재성*
경북대학교, *워릭대학교

Abstract : We present an alternative process whereby deuterium is delivered to the location where the gate oxide reside by an implantation process. Deuterium ions were implanted using different energies to account for the topography of the overlying layers and placing the D peak at the top of gate oxide. A short anneal at forming gas was performed to remove the D-implantation damage. We have observed that deuterium ion implantation into the gate oxide region can successfully remove the interface states and the bulk defects.

Key Words : Deuterium, Gate oxide, Ion implantation, MOS device, Leakage current

1. 서론

Metal-Oxide-Silicon (MOS) 구조의 소자에 대한 신뢰성을 유지하기 위해서 수소 열처리를 통한 passivation 공정이 사용되고 있다. 수소 열처리 공정은 Si/SiO₂에 생기는 dangling bond를 줄이기 위한 방법으로 사용된다. 그러나 소자의 크기가 줄어들면서 산화막내에 존재하는 수소 이온이 게이트 산화막의 열화 원인이 될 수 있다고 알려져 새로운 방법이 제시되고 있다. 중수소는 수소와 동위원소로 Si/SiO₂ 계면에서 Si-D 결합을 이루게 된다. Si-D 결합은 Si-H 결합에 비해 해리 에너지가 높아 게이트 산화막의 열화를 억제할 수 있다. 본 논문에서는 여러 조건에서 중수소를 주입한 게이트 산화막을 제조하여 MOS 구조에서 절연 및 전기적 특성을 각각 조사하였다.

2. 실험

본 연구에 사용된 소자는 게이트 산화막의 두께는 3 ~ 7 nm이었다. MOS 제조 공정은 일반적인 CMOS 공정으로 이루어졌다. MOS 구조 소자에 중수소가 안정된 결합을 위해 질소 분위기로 어닐링을 하였다. 전기적 특성은 HP 4156을 사용하여 측정하였고, 신뢰성 평가는 전기적 스트레스를 인가 후 소자의 성능을 평가하였다.

3. 결과 및 검토

MOS 구조에 중수소를 주입 후 중수소의 분포를 측정하고, C-V 특성으로 게이트 산화막의 특성을 측정하였다. 그림 1은 MOS 소자의 기판에 중수소 (D⁺)를 주입하여 소자 내에 중수소 분포를 나타낸 것이다. 중수소 농도는 알루미늄 내에서는 낮고, 박막 사이의 계면에서는 비교적 높다. 게이트 산화막 영역에도 중수소가 분포하는 것을 알 수 있다. 그림 2는 여러 종류 게이트 산화막의 C-V특성이다. Inversion 영역이 시작되는 전압이 문턱전압 영역이다. 중수소 이온 주입한 소자는 문턱전압이 감소하였다. 최저 정전 용량은 채널 근처에서 불순물 농도와 관련이 있다. 중수소 이온 주입을 함으로 채널 부근의 일부 불순물 농도가 불활성화 되어 불순물 농도를 감소시킬 수 있음을 나타낸다.

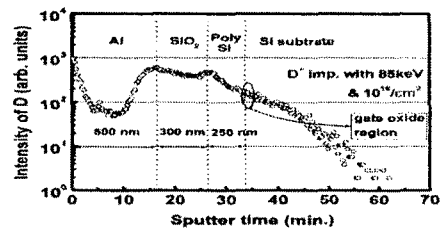


그림 1. Al/SiO₂/Poly-Si/Si 구조에서 중수소 분포 (SIMS)

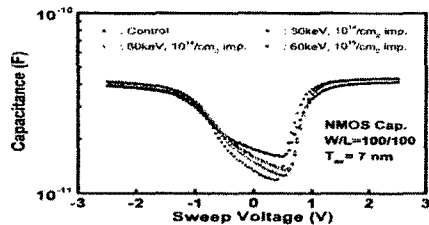


그림 2. 중수소 주입된 게이트 산화막을 갖는 MOS 커패시터의 C-V 특성

4. 결론

MOS 구조 소자에서 중수소를 최적 조건으로 주입하게 되면, 일반적인 소자보다 우수한 신뢰성을 가지게 된다. 이는 게이트 산화막내에 효과적으로 Si-D 결합이 생성되어 결합의 생성이 억제되었기 때문이다.

감사의 글

본 연구는 교육과학기술부의 원자력개발 사업 및 21세기 프론티어연구개발사업으로 시행한 양성자기반공학기술개발사업의 지원을 받았음.

참고 문헌

- [1] T. Kundu and D. Misra, IEEE Trans. Device and Material Reliability, vol. 6, No. 2, p.288, 2006.
- [2] B. Tuttle, Physical Review B, vol. 59, p.12884, 1999
- [3] M. H. Lee, C. H. Lin, and C. W. Liu, IEEE Electron Device Lett, vol. 22, p.519, 2001