차세대 고속철도 통합 차상신호시스템 구조에 대한 고찰

A study on the integrated onboard signaling system for the next-generation high-speed rail

방 융† 김형훈* 윤영환* 조신영** 조용기***
Bang, Yung Kim, Hyung Hoon Yoon, Yeong Hwan Cho, Shin Young Cho, Yong-Gee

ABSTRACT

The railway signaling systems operated in Korea are ATS system, ATP system for the low speed line and ATC system for the high speed line. The integrated onboard signaling system for the next-generation high-speed rail is progressed as the need for reducing a driver's load and controlling a train properly with the automatic translation of the onboard signaling system according to a trackside signaling system.

In this paper the configuration of the integrated onboard signaling system and the interfaces of the subsystems is presented.

1. 서론

현재 국내의 국철에 사용되는 신호시스템에는 기존선에서 사용하고 있는 ATS와 ATP 그리고, 고속선에서 사용하고 있는 ATC 시스템이 있다. 차세대 고속철도기술개발사업의 세부 과제로 개발 중인 통합 차상신호시스템은 이러한 각각의 신호시스템을 하나의 시스템으로 통합하여 지상의 신호시스템에 따라 지능적으로 차상 신호시스템을 자동 전환함으로써 기관사의 부담을 최소화 하고 상황에 맞는 열차 제어가 이루어지도록 해야 한다.

본 논문에서는 이러한 차세대 고속철도용 통합차상신호시스템의 구성과 각 신호 시스템의 통합을 위한 인터페이스에 대한 내용을 설명한다.

2. 통합차상신호시스템 구조

통합차상신호시스템은 MMI, 차상신호장치제어기, 연속 안테나, 불연속 안테나, BTM, 발리스 안테나, ATS 차상자로 구성된 시스템으로 통합된 구조를 가지고 있으며 지상신호장치와의 인터페이스를 통해 ATC, ATP, ATS 각 구간의 경계에서 끊김 없이 자동으로 운전모드를 전환하여 안전하게 차량을 제어하는 기능을 수행한다.

또한 이중계로 구성되어 한 개 채널의 동작에 문제가 발생할 경우 자동으로 다른 채널로 절체 되고 절체 후에도 기능 저하 없이 높은 신뢰성과 안전성을 보장한다. 두 개 채널의 고장 상황에서도 fail-safe 기능을 갖추고 있어 안전측으로 동작하며 필요시에는 수동으로도 절체가 가능하다.

통합차상신호시스템은 속도연산장치, TDCS 등의 차량 설비와 인터페이스 하여 여러 정보를 저장 및 처리하고 가선 변경 구간, 절연구간 처리, 터널 진/출입 처리 등을 지원한다.

통합차상신호시스템은 속도연산장치, TDCS 등의 차량 설비와 인터페이스 하여 여러 정보를 저장 및 처리하고 가선 변경 구간, 절연구간 처리, 터널 진/출입 처리 등을 지원한다.

† LS산전 중앙연구소 철도 IT CFT 주임연구원, 비회원
E-mail : ybang@lsis.biz
TEL : (031)450-7539 FAX : (031)450-7518
* LS산전 중앙연구소 철도 IT CFT 주임연구원, 비회원
** LS산전 중앙연구소 철도 IT CFT 책임연구원, 비회원
*** LS산전 중앙연구소 철도 IT CFT 수석연구원, 정회원

그리고 ERTMS/ETCS SRS 2.3.0 단계 1을 만족하며 추후 단계 2 및 단계 3 노선에서 운행할 수 있도록 업그레이드가 가능하다.

통합차상신호시스템은 고속선 구간에서 연속안테나를 통해 연속 신호를 수신하고 연속수신 보드로 전달한다. 연속수신 보드는 이를 복조하여 CPU 보드로 VME 버스를 통해 송신하고, CPU 보드는 현재 열차의 제한 속도 및 주행할 거리, 구배 등의 데이터를 이용하여 열차의 제어 곡선을 연산하고 MMI에 현시하며 이를 초과할 경우 DOM 보드를 통해 열차에 비상 제동을 인가한다. 또한 고속선 구간에서 불연속안테나를 통해 수신한 불연속 신호를 불연속수신 보드가 복조하여 CPU 보드로 시리얼 통신을 통해 송신한다. CPU 보드는 이 정보를 이용하여 가선 변경 구간, 절연구간 처리, 터널 진/출입 처리 등을 제어하고 MMI에 표시한다.

기존선 구간에서는 ATS 차상자를 통해 ATS 신호를 수신하여 열차의 제한 속도를 계산하고 MMI에 표시하며 열차가 제한 속도를 초과할 경우 DOM 보드를 통해 열차에 비상 제동을 인가한다.

ATP 구간에서는 발리스 안테나를 통해 지상 발리스를 활성화 시키고 활성화 된 발리스에서 송신된 신호를 다시 수신하여 BTM으로 보내면 BTM은 이를 해석하여 차상신호장치제어기로 전송한다. BTM을 통해 받은 MA 정보를 통해 열차의 제어 곡선을 연산하고 관련된 정보를 MMI에 현시하며 열차가 제어 속도를 초과한 경우 상용 또는 비상 제동을 인가한다.

통합차상신호시스템은 MMI, 차상신호장치제어기, 연속 안테나, 불연속 안테나, BTM, 발리스 안테나, ATS 차상자로 구성되어 있으며 각 구성품의 기능은 다음과 같다.

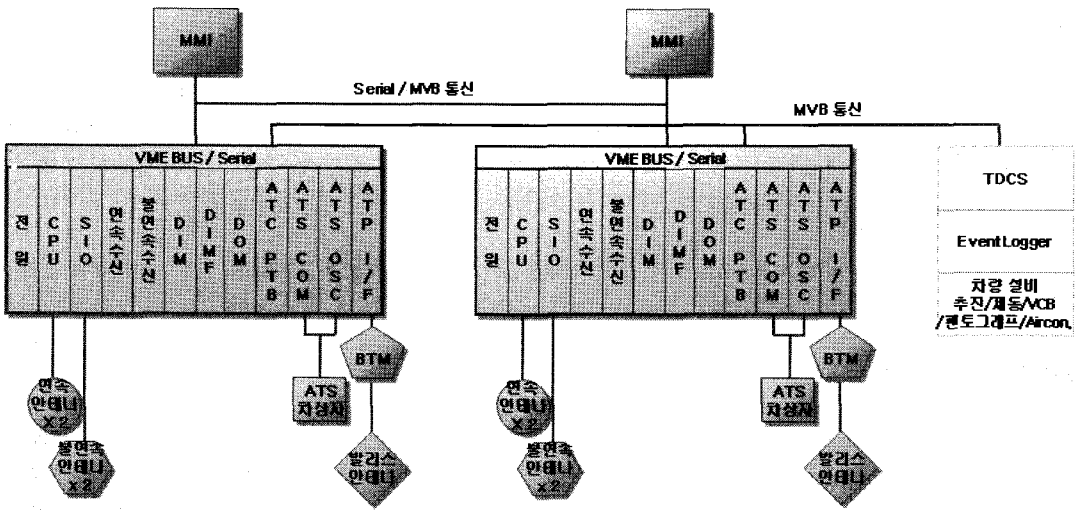

그림1 통합차상신호시스템 구성도

2.1 MMI

MMI는 기관사에게 정보를 표시하고, 기관사로부터 정보를 입력 받는 PC로 이중계로 구성되며 터치스크린으로 기관사 입력을 받고 TFT 컬러 디스플레이를 통해 기관사에게 정보를 표시한다. 또한 MMI는 운전실 제어 데스크에 위치하여 기관사가 속도 및 추가정보를 용이하게 식별할 수 있도록 하며 현재 주행 속도, 지상 장치로부터 수신되는 열차의 제한속도를 그래픽과 문자로 표시된다.

2.2 차상신호장치제어기

차상신호장치제어기는 통합차상신호시스템의 핵심장치로 지상신호시스템으로부터 수신한 정보 및 열차 데이터를 바탕으로 열차 운행을 제어하는 VME 버스 기반의 컴퓨터 시스템이다.

차상신호장치제어기의 특징은 다음과 같다.

1) 외형 size : Euro 19 inch * 6U * 2 Subrack
2) Hot-standby방식의 이중계 구성
3) ATP, ATS, ATC의 통합 제어 알고리즘

4) 자체 시스템 상태 모니터링 및 유지보수가 용이
5) 필요 신호에 따라 제어기 Flexible 구조로 ATC, ATS, ATP 필요에 따라 제어기 내 보드의 선택적 장착 및 구조 변경이 용이

2.3 연속 안테나, 불연속 안테나

연속안테나는 고속선에서 열차의 제한 속도, 구배, 궤도 길이 등의 정보를 포함하는 연속 신호를 수신하여 연속수신보드로 보내주기 위한 장치이며 불연속안테나는 고속선에서 가선 변경 구간, 절연구간 처리, 터널 진/출입 처리 등의 정보를 전달하는 불연속 신호를 수신하여 불연속수신보드로 보내주기 위한 장치이다.

2.4 BTM, 발리스 안테나

BTM은 지상의 발리스로부터 전송된 정보를 수신하여 차상신호장치제어기에서 BTM 메시지를 사용하도록 하기 위하여 각각의 메시지의 내용을 조합하고 변환하는 기능을 수행한다. 이 기능을 수행하기 위하여 BTM은 텔레그램을 수신하여 차상신호장치제어기로 전송하며, 지속적인 통신을 수행한다. 또한 수신된 텔레그램에 오류가 있을 경우에는 이를 보고한다.

발리스안테나는 ATP 구간에서 발리스에 대한 Tele-powering 신호 전송, 발리스로부터 정보 수신, BTM의 전송 능력 감시 연계 및 수신 감시 연계를 위한 신호 발생을 수행한다.

2.5 ATS 차상자

ATS차상자는 ATS 구간에서 ATS지상자로부터 신호를 수신하여 ATS OSC 보드로 전송하며, 상시 발진주파수를 받아 피드백 한다.

2.6 기존 G7 고속철도와의 비교

기존 G7 고속철도의 구조와 비교하여 보았을 때, 통합차상신호시스템과의 차이점은 다음과 같이 정리할 수 있다.

1) ATC, ATP, ATS를 통합하여 한 서브랙에 장착
2) MMI 및 안테나, 센서류를 포함한 이중화
3) 350km/h 상용 운전 속도에 맞도록 고속선 구간 불연속수신 보드 디지털 화
4) PTB 보드를 통한 출발전 시험으로 신뢰성 및 안전성 향상

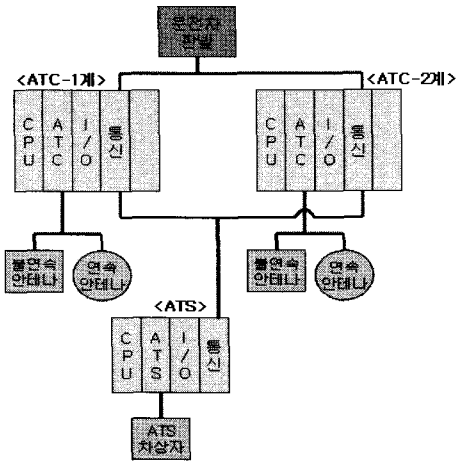

그림 2 G7 고속철도 차상 ATC 구성도

3. 차상신호장치제어기 내의 주요 보드 및 사양

3.1 전원보드

전원 보드는 차상신호장치제어기에 탑재되는 보드로 차상신호장치제어기에 전원을 공급한다.

1) DC 5V, 12V, -12V, 18V, 24V 출력
2) DC 100V 입력
3) PFC 회로
4) 출력 과전압 보호 기능
5) 출력 과전류 보호 기능
6) 출력 처리 기능
7) 5V: 10A (±2%) or higher
8) 12V: 2A (±2%) or higher
9) -12V: 2A (±2%) or higher
10) 18V: TBD
11) 24V: 1A (±2%) or higher

3.2 CPU 보드

CPU 보드는 차상신호장치제어기에 탑재되는 보드로 차상장치 전반에 대한 제어 명령 및 통제 기능을 실행하며, 차상신호 시스템을 위한 데이터 처리 기능을 가지고 있고, 기관사의 백업 기능을 통해 열차의 안전 운행을 수행하는 장치이다.

1) CPU: 400MHz or higher
2) RAM: 128MB or higher
3) Flash Disk: 16MB or higher
4) 시리얼 인터페이스
5) 이더넷 인터페이스
6) VME 인터페이스
7) PMC 인터페이스
8) 상태 LED

3.3 SIO 보드

SIO 보드는 차상신호장치제어기에 탑재되는 보드로 RS232 및 RS485로 주변 장치들과 시리얼 통신을 하고 VME 버스를 통해 CPU 보드와 인터페이스를 하는 통신 보드이다.

1) CPU: 50MHz or higher
2) RAM: 32MB or higher
3) Flash Disk: 4MB or higher
4) 시리얼 인터페이스
5) 이더넷 인터페이스
6) VME 인터페이스
7) 상태 LED

3.4 연속수신 보드

연속수신 보드는 차상신호장치제어기에 탑재되는 보드로 연속안테나로부터 연속 신호를 수신하여 복조한 후 VME 버스를 통해 이를 CPU 보드로 전송한다.

열차 축 앞에 설치된 2대의 연속안테나에 의해 수집된 신호는 증폭 및 필터링을 통한 후 디지털 데이터로 변환 되기 위해 AD 컨버터를 통과한다. ADC와 신호처리를 담당하는 DSP는 직렬통신으로 데이터를 전달한다. 본 보드에서는 데이터의 안정성을 위하여 같은 보드 내에 2개의 DSP를 이용하여 2중화 처리(CH1, CH2)를 하였으며, 차상 수신보드는 VME SLAVE버스를 통해 CPU 보드와 통신한다.

1) 아날로그 신호 증폭
2) High pass 필터링
3) 임피던스 매칭
4) AD 컨버팅
5) 연속 신호 복조
6) VME 인터페이스
7) 시리얼 인터페이스
8) watch dog 기능
9) 상태 LED

3.5 불연속수신 보드

불연속수신 보드는 차상신호장치제어기에 탑재되는 보드로 불연속 안테나로부터 불연속 신호를 수신하여 복조한 후 시리얼 통신을 이용하여 이를 전송한다.

1) 불연속 신호 복조
2) 시리얼 인터페이스
3) DC 24V 출력
4) band-pass 필터링
5) FPGA를 이용한 복조 및 데이터 변환
6) 상태 LED
7) 기능 시험 기능

3.6 DIM 보드

DIM 보드는 차상신호장치제어기에 탑재되는 보드로 digital input을 받아 VME 버스를 통해 CPU 보드와 인터페이스하는 입력 보드이다.

1) DC 100V 32ch 입력
2) VME 인터페이스
3) 상태 LED
4) photo coupler isolation
5) chattering 방지
6) 역기전력 방지
7) analog debouncing 회로
8) digital debouncing 회로
9) 절연 내압: 1500VAC

3.7 DIMF 보드

DIMF 보드는 차상신호장치제어기에 탑재되는 보드로 Digital output의 피드백을 받아 VME 버스를 통해 CPU 보드와 인터페이스하는 입력 보드이다.

1) DC 100V 32ch 입력
2) VME 인터페이스
3) 상태 LED
4) photo coupler isolation
5) chattering 방지
6) 역기전력 방지
7) analog debouncing 회로
8) digital debouncing 회로
9) 절연 내압: 1500VAC

3.8 DOM 보드

DOM 보드는 차상신호장치제어기에 탑재되는 보드로 VME 버스를 통해 CPU 보드와 인터페이스 하여 digital output을 출력하고 장비 이중화 기능을 구현한 보드이다.

1) CPU watch dog 기능: CPU 보드에 의해 watch dog이 enable 되며 enable이 시작되는 시점부터 이중계 기능을 한다.
2) serial interface: RS232 또는 RS422 신호를 active인 쪽으로 연결하는 기능을 한다.
3) 출력 동기화: active인 DOM 보드는 standby인 보드로 1msec 이내에 바뀐 데이터를 동기화 시킨다.
4) VME 인터페이스
5) 상태 LED
6) Transistor output
7) photo coupler isolation
8) 절연 전압: AC 1500V, DC 150V 이상
9) CPU: 40 MHz or higher
10) RAM: 2 Mb or higher
11) Flash Memory: 4 Mb or higher

3.9 PTB 보드

PTB 보드는 차상신호장치제어기에 탑재되는 보드로 열차의 출발 전에 연속/불연속 정보의 수신 여부를 수행하기 위한 보드로써 보드의 인터페이스는 VME 버스를 통하여 이루어진다.

1) 연속 신호 발생
2) 불연속 신호 발생
3) VME 인터페이스
4) 연속 안테나 test 입력단 연결
5) 불연속 안테나 test 입력단 연결
6) 40MFLOPS, 20MIPS 32bit DSP
7) 16bit DAC
8) 아날로그 신호 증폭
9) watch dog timer
10) 시리얼 인터페이스
11) 신호 전송용 relay
12) 불연속 신호 생성용 FPGA
13) 상태 LED

3.10 ATS COM 보드

ATS COM 보드는 차상신호장치제어기에 탑재되는 보드로 ATS OSC 보드로부터 아날로그 신호 주파수를 받아. COM Module 의 MPU에서 이 전송된 아날로그 신호를 디지털 신호로 변환, Program 처리하여 주파수를 검출(측정)하여 신호현시 Data를 CPU 보드로 송신한다.

1) A/D 변환
2) 시리얼 통신
3) 상태 LED
4) 최소 응동 시간 8msec 이상
5) CPU: 8bit Microprocessor

3.11 ATS OSC 보드

ATS OSC 보드는 차상신호장치제어기에 탑재되는 보드로 상시 발진주파수를 발진하고 지상자와 응

동 하였을 시 해당 속도 주파수로 변조하여 ATS COM 보드로 보낸다.

1) 발진주파수 발진
2) 신호 증폭
3) 신호 필터링

도표 1. 차상신호장치제어기 주요 보드 및 사양

주요 보드	주요 기능/사양
CPU	PowerPC계열 32bit, 350Mhz급 이상 / 통합 알고리즘 탑재
ATS COM	Band Pass Filter / Serial 통신
ATS OSC	72.5 kHz 상시 발진 보드 / Serial 통신
DIM/DIMF	Digital 및 Analog (속도) 입력 / 72V In, 3ch. 속도 입력
DOM	Digital Output / 72V output, 출력 고장 검지
SIO	Serial Input Output / 장치 내부 통신용, 8 포트이상
연속정보 I/F	ATC 연속정보 수신 / Digital Signal Processor, 2 ch. 구성
불연속정보 I/F	ATC 불연속정보 수신 / 125kHz, 62.5kHz 신호 복조

4. 향후 추진 계획

향후 ATC, ATP, ATS 신호시스템을 더욱 유기적으로 통합하고, I/O 보드에 Vital 기능을 추가하여 좀 더 높은 신뢰성과 안전성을 구현할 계획을 가지고 있다.

5. 결론

차세대 고속철도를 위해 개발 중인 통합차상신호시스템은 현재 국내에서 사용되고 있는 모든 신호를 처리할 수 있는 통합 시스템으로 지상 신호시스템에 맞게 자동으로 지능적으로 전환되어 기관사의 부담을 경감시키고 fail-safe 기능과 이중계 구조를 통해 높은 신뢰성과 가용성을 구현하고 있다.

6. 감사의 글

본 연구는 국토해양부 미래철도기술개발사업의 연구비지원(과제번호 07차세대고속철도A01)에 의해 수행되었습니다.

참고 문헌

1. 박재영, 홍원식, 전병록 (2001), “철도신호공학” , 동일출판사
2. 김영태 (2003), “신호제어시스템” , 테크미디어
3. 조용기, 한재준외 (2002), “열차제어장치개발” , 건설교통부, 과학기술부, 산업자원부
4. 철도기술연구원 연구보고서 (2007), "고속철도 열차제어시스템 안정화 기술개발 “