

철도차량용 보조전원장치에 관한 연구

The Study of Auxiliary Power Unit for locomotive

하인용*, 이원철*, 이상석**, 김태환***, 원충연†

Jeong Han-Jeong, Lee Woncheol, Lee Sang-Seok, Kim Tae-Hwan, Won Chung-Yuen

성균관대학교*, (주) 팩테크**, (주) 현대로템***

Sungkyunkwan Univ*, Pactech**, Hyundai-Rotem***

ABSTRACT

There are many increasing demands for efficient high power density of auxiliary power unit(APU) for high speed traction application. Many techniques have been proposed to measure the voltage flicker on the traditional pulse width modulation(PWM) inverter. This paper proposes a novel functionality of the static inverter on the APU to mitigate the voltage flicker and regulate the output voltage. A new control algorithm for the inverter based on the Hilbert transform(HT) is presented. The HT is employed as an effective technique for tracking the voltage flicker levels in APU systems. Simulation results are provided to verify the tracking capabilities of the HT and to evaluate the performance of the proposed DG interface for multi-function operation.

1. 서 론

1990년대 중반부터 시작된 고속전철 기술 개발 사업의 성공으로 우리나라 철도 기술을 혁신적으로 발전시키는 계기가 되었다. 정부의 능동적인 국가 정책사업의 결과 최근 철도 선진국의 고속화의 기술을 받아들여 독자적인 개발 능력을 가지게 되었다. 한국형 고속철도 속도가 350km/h까지 성공적으로 개발되어 현재 운행 중이다.

그러나 고속 열차의 독자적인 개발 능력을 보유한 철도 선진국들도 신기술의 고속열차를 개발하고 속도향상을 위한 연구에 지속적인 투자를 하고 있으며, 또한 국내외적으로 신규 고속철도 건설이 이루어지고 있다. 이에 정부는 2007년부터 차세대 고속전철 기술개발 사업을 착수하였다.

보조 전원 장치(Auxiliary Power Unit)는 열차의 견인력을 얻는 주 전력 변환장치와는 별도로 각종 제어 장치 및 승객 서비스 장치에 전원을 공급하는 역할을 한다. 따라서 보조 전원 장치의 이상은 승객 편의 시설 및 주 전원 장치 등의 제어 전원 등에 고장으로 이어져 열차의 운행에 치명적인 영향을 줄 수 있다.

전압 플리커는 IEC 6100-3-3에서 일련의 불규칙한 전압변화로서 정의되며 그 크기는 정격 전압의 10% 이내이다. 일반적으로 공칭 전압의 0.3[%]~1[%] 이하의 작은 전압변동 에도 7~30[Hz] 정도의 주파수를 갖게 된다면 인간의 뇌가 가장 민감하게 감지하게 된다. 실제 플리커에 의한 영향은 고속 전철의 보조전원 회로망에 연결된 부하에 의한 전압변동에 의해 동일 회로망에 연결된 형광등이 깜박거리며 승객들에게 불편을 준다.

† 책임저자 : 원충연, 성균관대학교, 정보통신 공학부, 교수
E-mail : totocil@skku.edu
TEL : (031)290-7169 FAX : (031)299-4623

* 성균관대학교

** (주) 팩테크

*** (주) 로템

철도 차량 보조전원 장치의 계통에 있어서 가장 일반적인 전압 변동의 원인은 에어컨 및 압축기에 의한 플리커이다. 플리커는 기본파의 퍼센트로 나타내는 실효치의 크기에 의해 정의되며, 인간의 눈의 민감도라는 측면에서 측정된다.

본 논문에서는 PWM인버터를 구현하고, PWM 인버터의 임의의 전압변동을 인가하고 힐버트 변환을 이용해 플리커를 검출하고 PWM 인버터의 제어회로에서 보상하여 최종 인버터의 출력에 플리커의 크기를 저감한다. 이를 증명하기 위해 시뮬레이션을 통하여 본문에서 제시한 설명에 대한 타당성을 확인하고자 한다.

2. 힐버트 변환

플리커를 저감알고리즘을 구현하기 앞서 우선 플리커를 모델링하는 것이 중요하다. 보조전원 장치에서 출력전압 변동은 다음과 같은 정현파 형태를 취한다.

$$v(t) = A(t) \sin(\omega t + \phi) \quad (1)$$

$A(t)$ 는 전압변동이 발생했을 때 출력전압의 크기이고 ω 는 공급전원의 각주파수이며, ϕ 는 기본파 성분의 위상각이다. $A(t)$ 의 형태는 전압 변동을 발생시키는 부하에 관련이 있다. 예를 들어 그 형태는 큰 부하일 경우 계단 함수도 될 수 있고, 유도성 부하일 경우 가변 주파수 및 가변 시비율의 특성을 가지는 다음의 정현파일 수도 있다.

$$A(t) = A_0 + A_f(t) \sin(\omega_f t + \phi_f) \quad (2)$$

$A_f(t)$ 는 전압 플리커의 크기이고 ω_f 는 전압 플리커의 각주파수이며, ϕ_f 는 위상각이다. 본 논문의 최종 목적은 전압 플리커의 외형(envelope) 즉, $A(t)$ 을 검출하여 인버터 제어기에서 그 성분을 보상하여 최종 출력전압에 플리커를 저감하는 것이다.

2.1 힐버트 변환 이론

푸리에 변환을 가지는 real 신호에 대하여 힐버트 변환은 다음과 같이 정의 된다.:

$$\hat{x}(t) = x(t) * \frac{1}{\pi t} \quad (3)$$

식(3)을 푸리에 변환으로 나타내면 다음과 같다.

$$\hat{x}(\omega) = -j \operatorname{sgn}(\omega) x(\omega) \quad (4)$$

식(4)에서 $\hat{x}(\omega)$ 는 $x(t)$ 의 푸리에 변환이며 이를 이용해 분석 가능한 신호 $z(t)$ 를 다음과 같이 정의한다.

$$z(t) = x(t) + j \hat{x}(t) \quad (5)$$

식(6)에서 복소함수 $z(t)$ 의 절대값은 플리커 $A(t)$ 의 외형을 나타낸다.

$$|A(t)| = |Z(t)| = \sqrt{x(t)^2 + \hat{x}(t)^2} \quad (6)$$

2.2 힐버트 변환 구현

힐버트 변환은 원래 AM(Amplitude Modulation) 방송신호를 추출하는 역할로 많이 통신 시스템에 널리 사용되어온 선형 연산이다. 추출된 신호의 정확성이 높고 속도가 빨라 on-line voltage tracking의 목적으로 널리 사용되었다. 이를 구현하기 위하여 유한 임펄스 응답(Finite Impulse Response) 필터가 사용되었다. 아날로그와 디지털 모두 다 구현이 가능하나 본 논문에서는 디지털 FIR 필터를 이용하여 힐버트 변환을 구현하였다.

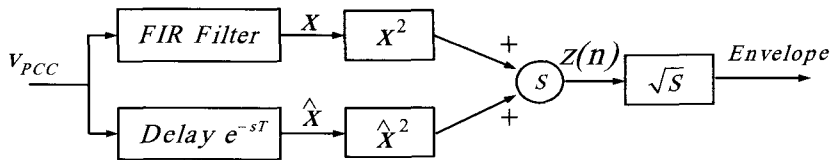


그림 1. 전압 플리커 검출을 위한 힐버트 변환

그림1은 플리커 검출 알고리즘을 나타내는 블록도이다. FIR 필터의 전달함수는 다음과 같다.

$$H(z) = b_0 + b_1 z^{-1} + b_2 z^{-2} + \dots + b_n z^{-n} \quad (7)$$

FIR 필터를 구현할 때 버퍼를 지정하는데 그 버퍼의 길이(N)는 검출하는 외형의 정확도와 연산속도에 영향을 미친다. N이 크면 클수록 정확한 외형을 검출할 수 있는 반면 초기 연산 시간이 오래 걸리며 반대로 짧으면 외형의 정확도가 떨어지거나 초기 연산 시간이 짧다.

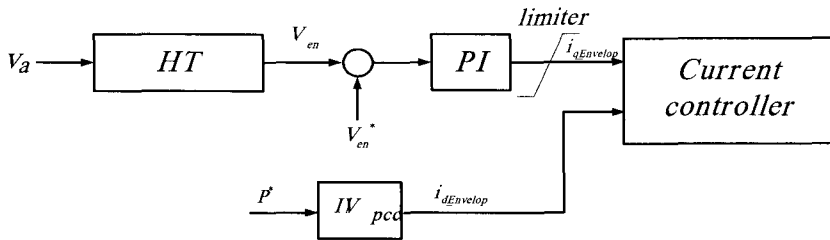


그림 2. 힐버트 변환을 적용한 플리커 저감 알고리즘 블록도

3. 플리커 저감 알고리즘이 적용된 3상 인버터

3상 인버터 시스템에 힐버트 변환을 이용한 플리커 검출 알고리즘을 적용하여 플리커를 저감하는 3상 인버터를 제안한다. 그림2에서 3상 인버터 정상 출력 전압의 외형의 크기(V_{en}^*)와 실제 플리커의 외형의 크기를 비교하여 그 에러를 PI제어기를 거치면 q축 전류제어기의 보상 성분이 된다. 이 보상 성분을 3상 PWM 인버터의 전압 제어기의 출력인 전류 지령 값에 보상을 해주어 실제 출력 전압에서 플리커 성분을 저감해주는 전압 지령을 출력한다.

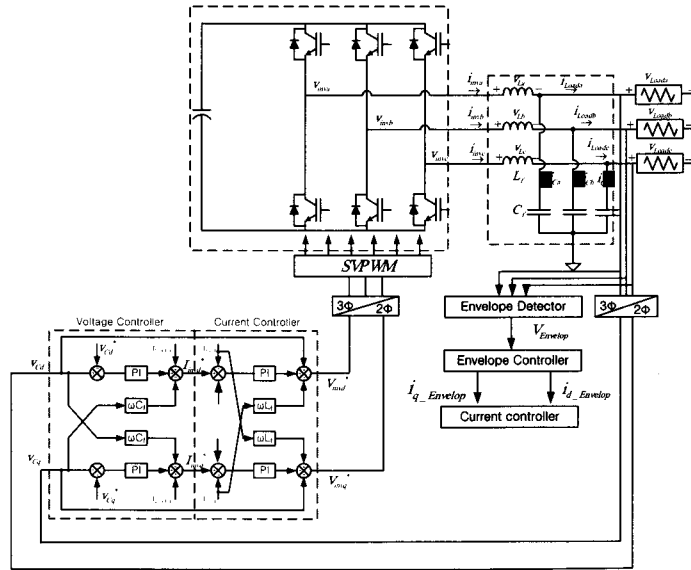


그림 3. 플리커 저감 알고리즘을 적용한 3상 인버터 제어 알고리즘 블록도

4. 시뮬레이션

제안된 플리커 저감 알고리즘의 타당성을 검증하기 위하여 디지털 시뮬레이션을 수행하였다. 플리커 저감 알고리즘을 구현하기 위한 FIR 필터의 버퍼의 개수는 17개로 정하였다.

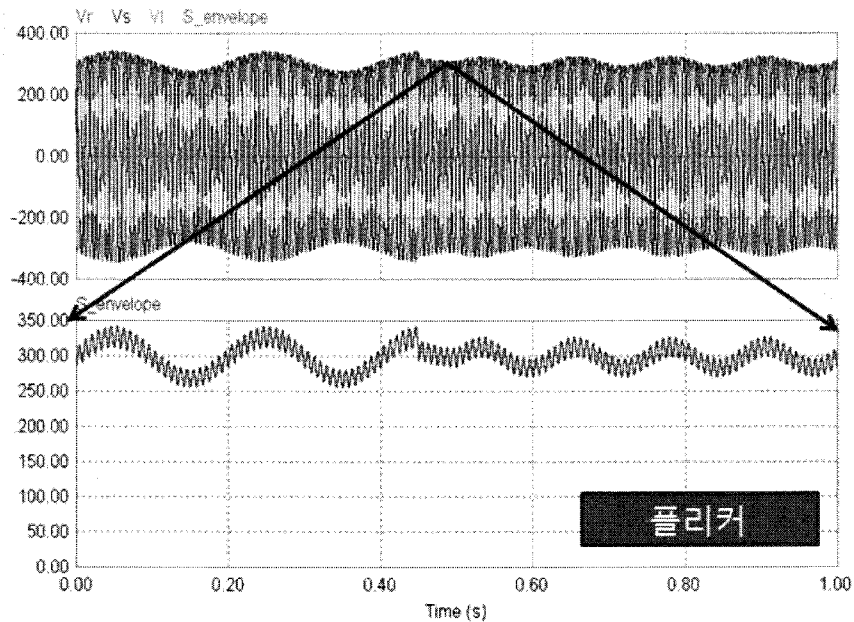


그림 4. 플리커 검출

그림4에서 3상 출력 전압에 5Hz에 크기가 10% 변동하는 플리커 성분과 0.5초후에 10Hz로 크기가 5% 변동하는 임의의 플리커를 검출하는 것을 볼 수 있다.

5. 결론

본 논문은 차세대 고속 전철 보조전원 장치에 힐버트 변환을 이용한 플리커 저감 알고리즘이 적용된 3상 정지형 인버터의 제어 알고리즘을 제안하였다. 힐버트 변환은 3상 인버터의 출력 전압에 플리커가 발생했을 때 그 크기 변화를 추정하는 알고리즘이다. 제안한 제어기의 빠른 응답성과 정확한 추정이 시뮬레이션 결과에서 제시되었다. 향후 개발 중인 축소 모델 보조전원 장치에 제안한 알고리즘을 탑재하여 실험할 계획이다.

본 연구는 국토해양부 미래철도기술개발사업의 연구비지원
(과제번호 07차세대고속철도A01)에 의해 수행되었습니다.

참고문헌

1. Mostafa I. Marei, Tarek K. Abdel-Galil, Ehab F. El-Saadany and Magdy M. A. Salama, "Hilbert Transform Based Control Algorithm of the DG Interface for Voltage Flicker Mitigation" IEEE Trans. Power Delivery, vol. 20, no. 2, pp. 1129-1133, Apr. 2005,
2. F. Zhong-Sheng and X. Nan, "An analysis of various methods for computing the envelope of a random signal," J. Appl. Ocean Res., vol. 17, pp. 9-19, 1995.
3. T. W. Parks and J. H. McClellan, "Chebyshev approximation for nonrecursive digital filters with minimum phase," IEEE Trans. Circuit Theory, vol. 19, no. 2, pp. 189-194, Mar. 1972.