

Decoupling capacitor의 최적화 연구 및 Q-factor의 활용

김준호, 유진건, 김병기, 나완수
성균관대

Optimization research of decoupling capacitor and practical using q-factor

June-Ho Kim, Jin-keon Yu, Byung-ki Kim, Wansoo Nah
Sungkyunkwan University

Abstract - Decoupling capacitor는 Power Plane의 특정 주파수 대역에서 Anti-resonance가 발생, 전력 전달에 저해가 될 시에 부착되어 원활한 전력전달을 하기위한 도구로 많이 사용되어 왔다. 하지만 De-cap(Decoupling capacitor)을 어느 위치에 어떤 용량으로 부착하여야 하는지 문제점이 제기되고 이를 해결하기 위해 무작정 설치하여 보는 번거로움이 있었다. 본 문에서는 De-cap의 적절한 사용법에 대한 방법과 Q-factor의 적용법을 제시한다.

1. 서론

정보의 고속화와 정보량의 증가에 따른 High-frequency 사용이 증가하게 되어 Low-frequency에선 보이지 않았던 Decap의 ESR(Equivalent Series Resistance)과 ESL(Equivalent Series Inductance)성분이 표면에 나타나게 되고 이에 따른 고주파에 대한 연구가 필요하게 되었다. 이러한 현상으로 인하여 Power plane의 전체 임피던스가 증가함에 따라서 전력 전달에 문제점이 제기되었고, 이를 해결하기 위한 De-cap의 연구가 진행되고 있다.[3]

Power plane에서의 임피던스와 주파수 그래프를 살펴보면 커패시턴스와 인덕턴스에 주파수 특성에 의한 Anti-resonance frequency(ARF)를 발견 할 수가 있는데, 우리가 사용하는 주파수 대역이 ARF와 같은 주파수 대역에 놓이게 된다면, 전력전달에 저해가 된다.

De-cap의 Resonance frequency(RF)를 이용하여 ARF에서 급격히 높아지는 임피던스를 낮추는 방법을 사용 할 수가 있는데, 그 주파수 대역과 임피던스 값을 찾는 방법이 제시되었다.[1].

Power plane내의 ARF만으로는 De-cap의 선정은 쉬운 일이 아니다. ZIJ공식으로 인하여 최적화된 커패시턴스 값과 주파수 대역을 알 수는 있으나, 주변 기기에 EM wave에 따른 ARF값의 변화가 올 가능성은 충분히 있다. 따라서 RF의 폭이 넓다면, 위 상황에서의 대처가 가능할 것이다. 이와 같은 경우에, 주파수에 따른 양상을 Quality factor로 표현이 가능하다.[3]

2. 본론

2.1 De-cap의 역할과 Power Plane의 임피던스

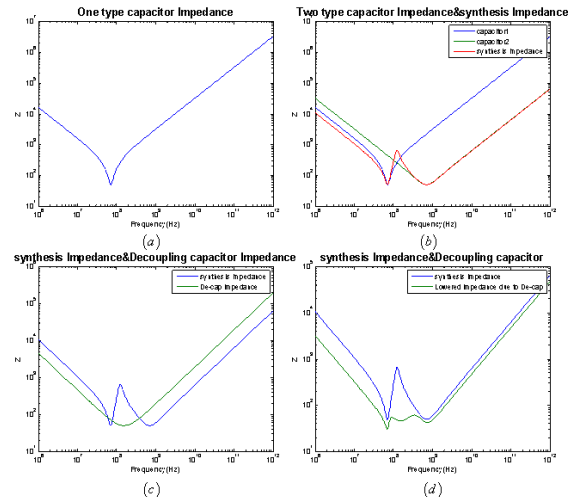
그림 2.1의 (a)는 C와 L성분이 주파수 변화에 의한 임피던스의 변화를 나타낸 그래프이며, 최저 임피던스를 갖는 주파수를 RF라고 한다. 또한 (b)와 같이 C와 L성분이 2개 이상이 되어 특정 주파수에서 임피던스가 높은 지점을 ARF라고 한다. 만약 우리가 사용하고자 하는 주파수 대역이 ARF와 같은 주파수 대역이라면 높은 임피던스로 인하여 신호전달에 영향을 받게 된다. 이를 해결하기 위해서 (c)ARF와 같은 주파수 대역에 RF를 가진 커패시터를 설치하여(이를 De-cap이라 함) (d)전체 합성 임피던스를 낮추는 방법을 사용한다.

그림2-2의 경우 포트4와 5에 커패시터가 연결되어 있는 구조이며 커패시터에 의해서 유기되는 전류는 포트에 공급되는 전류와 반대방향으로 표현 된다. 커패시터에 유기되는 전류가 고려된 전압을 일반화 하면

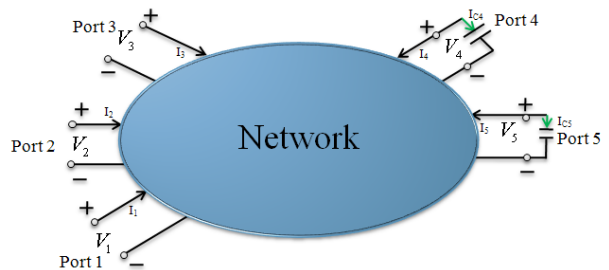
$$V_i = \sum_{j=1}^N Z_{ij} I_j \text{와 같이 표현이 된다. [2]}$$

그림 2-2의 5포트 Z-parameter Network에 포트4와 포트5에 커패시터가 달린 형태를 $V_i = \sum_{j=1}^N Z_{ij} I_j$ 와 같이 전압식으로 표현하면 수식2.1과 같이 표현되고 이 수식을 전압에 대한 Z-parameter Matrix 형태로 구형하면 수식 2.2와 같이 표현이 가능하다.

수식 2.2의 matrix에서 Z_{14} 는 수식 2.3에 의하여 결정되어지는 포트 1과 4사이의 임피던스를 의미하고, Z_{c4} 는 포트4에 부착된 커패시터의 임



<그림 2.1> Decap의 역할



<그림2-2>5개의 port를 가지고 있는 Z-parameter Network

$$\begin{aligned} V_1 &= Z_{11}I_1 + Z_{12}I_2 + Z_{13}I_3 + Z_{14}\left(I_4 - \frac{V_{c4}}{Z_{c4}}\right) + Z_{15}\left(I_5 - \frac{V_{c5}}{Z_{c5}}\right) \\ &\Rightarrow V_1 + \frac{Z_{14}}{Z_{c4}}V_{c4} + \frac{Z_{15}}{Z_{c5}}V_{c5} = Z_{11}I_1 + Z_{12}I_2 + Z_{13}I_3 + Z_{14}I_4 + Z_{15}I_5 \\ V_2 &= Z_{21}I_1 + Z_{22}I_2 + Z_{23}I_3 + Z_{24}\left(I_4 - \frac{V_{c4}}{Z_{c4}}\right) + Z_{25}\left(I_5 - \frac{V_{c5}}{Z_{c5}}\right) \\ &\Rightarrow V_2 + \frac{Z_{24}}{Z_{c4}}V_{c4} + \frac{Z_{25}}{Z_{c5}}V_{c5} = Z_{21}I_1 + Z_{22}I_2 + Z_{23}I_3 + Z_{24}I_4 + Z_{25}I_5 \\ V_3 &= Z_{31}I_1 + Z_{32}I_2 + Z_{33}I_3 + Z_{34}\left(I_4 - \frac{V_{c4}}{Z_{c4}}\right) + Z_{35}\left(I_5 - \frac{V_{c5}}{Z_{c5}}\right) \\ &\Rightarrow V_3 + \frac{Z_{34}}{Z_{c4}}V_{c4} + \frac{Z_{35}}{Z_{c5}}V_{c5} = Z_{31}I_1 + Z_{32}I_2 + Z_{33}I_3 + Z_{34}I_4 + Z_{35}I_5 \\ V_4 &= Z_{41}I_1 + Z_{42}I_2 + Z_{43}I_3 + Z_{44}\left(I_4 - \frac{V_{c4}}{Z_{c4}}\right) + Z_{45}\left(I_5 - \frac{V_{c5}}{Z_{c5}}\right) \\ &\Rightarrow V_4 + \frac{Z_{44}}{Z_{c4}}V_{c4} + \frac{Z_{45}}{Z_{c5}}V_{c5} = Z_{41}I_1 + Z_{42}I_2 + Z_{43}I_3 + Z_{44}I_4 + Z_{45}I_5 \\ V_5 &= Z_{51}I_1 + Z_{52}I_2 + Z_{53}I_3 + Z_{54}\left(I_4 - \frac{V_{c4}}{Z_{c4}}\right) + Z_{55}\left(I_5 - \frac{V_{c5}}{Z_{c5}}\right) \\ &\Rightarrow V_5 + \frac{Z_{54}}{Z_{c4}}V_{c4} + \frac{Z_{55}}{Z_{c5}}V_{c5} = Z_{51}I_1 + Z_{52}I_2 + Z_{53}I_3 + Z_{54}I_4 + Z_{55}I_5 \end{aligned}$$

$$\begin{bmatrix} V_1 \\ V_2 \\ V_3 \\ V_4 \\ V_5 \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 & \frac{Z_{14}}{Z_{c4}} & \frac{Z_{15}}{Z_{c5}} \\ 0 & 1 & 0 & \frac{Z_{24}}{Z_{c4}} & \frac{Z_{25}}{Z_{c5}} \\ 0 & 0 & 1 & \frac{Z_{34}}{Z_{c4}} & \frac{Z_{35}}{Z_{c5}} \\ 0 & 0 & 0 & 1 + \frac{Z_{44}}{Z_{c4}} & \frac{Z_{45}}{Z_{c5}} \\ 0 & 0 & 0 & \frac{Z_{54}}{Z_{c4}} & 1 + \frac{Z_{55}}{Z_{c5}} \end{bmatrix} \begin{bmatrix} Z_{11} & Z_{12} & Z_{13} & Z_{14} & Z_{15} \\ Z_{21} & Z_{22} & Z_{23} & Z_{24} & Z_{25} \\ Z_{31} & Z_{32} & Z_{33} & Z_{34} & Z_{35} \\ Z_{41} & Z_{42} & Z_{43} & Z_{44} & Z_{45} \\ Z_{51} & Z_{52} & Z_{53} & Z_{54} & Z_{55} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \\ I_3 \\ I_4 \\ I_5 \end{bmatrix}$$

<수식2.1> 포트 4,5에 capacitor가 연결된 전압 관계식 <수식2.2>포트 4,5에 capacitor가 연결된 Z-parameter Matrix

$$Z_{ij} = \sum_{m=0}^{\infty} \sum_{n=0}^{\infty} \left[\frac{j\omega \mu_0 C_m^2 C_n^2}{P_x P_y (k_{xm}^2 + k_{yn}^2 - k^2)} \cos(k_{xm} T_{xy}) \cos(k_{yn} T_{xi}) \cos(k_{ym} T_{yj}) \cos(k_{xn} T_{xy}) \right]$$

$$\times \begin{bmatrix} \sin\left(k_{yn} \frac{L_{yj}}{2}\right) \\ k_{ym} \frac{L_{yj}}{2} \end{bmatrix} \begin{bmatrix} \sin\left(k_{xm} \frac{L_{xi}}{2}\right) \\ k_{xm} \frac{L_{xi}}{2} \end{bmatrix} \begin{bmatrix} \sin\left(k_{yn} \frac{L_{yj}}{2}\right) \\ k_{yn} \frac{L_{yj}}{2} \end{bmatrix} \begin{bmatrix} \sin\left(k_{xm} \frac{L_{xi}}{2}\right) \\ k_{xm} \frac{L_{xi}}{2} \end{bmatrix}$$

<수식2.3> ZIJ, i, j포트로 결정되는 power plane의 impedance [1]

피던스($R + j\omega L + \frac{1}{j\omega C}$)를 의미한다. 따라서 power plane의 전체 임피던스는 포트 사이의 임피던스와 부착된 커패시터의 임피던스의 상호 연관된 값을 알 수 있다.

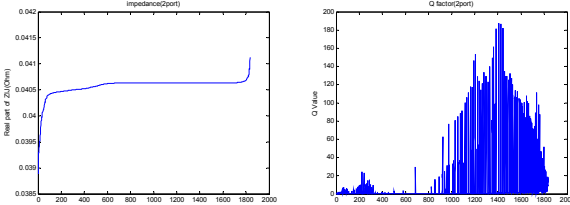
본문 2.2에서는 ZIJ 및 Q-factor 값을 matlab을 이용하여 계산하였다.

2.2 표본 capacitor 선정 및 data 산출, Q-factor의 존재

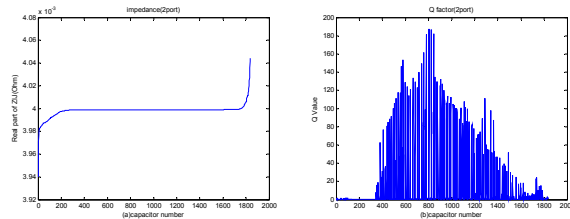
Q-factor는 $Q = \frac{1}{R} \sqrt{\frac{L}{C}}$ 의 세 가지 변수로 표현이 되며, Q값의 크기의 따라서 Resonance point를 기점으로 그래프의 모양이 Q의 값이 0에 근접 할수록 낮은 임피던스의 주파수 대역폭이 넓어지고, ESR이 작을수록, 부착된 커패시터의 개수가 많을수록 RF에서 더욱 작은 임피던스를 갖게 된다.[3]

종류	size code	impedance	C[pF]	ESL[nH]	ESR[ohm]	Q-factor
LLL153C80J104ME01	0402	8.44	62943.83	0.11	0.458	0.091275513
LLL153C80J224ME14	0402	4.59	115570.82	0.11	0.166	0.185850681
LLL185R71H222MA01	0603	246.43	2152.99	0.12	3.006	0.078538145
LLL185R71H472MA01	0603	112.17	4729.99	0.13	1.354	0.122439881
LLL185R71E103MA01	0603	54.36	9759.96	0.10	0.655	0.154537784
LLL185R71E103MA11	0603	51.66	10269.96	0.13	0.673	0.167175348
LLL185R71C103MA11	0603	47.76	11109.95	0.13	0.628	0.172248711
LLL185R71E223MA01	0603	25.72	20629.96	0.13	0.293	0.270928606
LLL185R71C223MA11	0603	24.53	21629.95	0.14	0.298	0.269972791
LLL185R71C473MA01	0603	11.42	46439.77	0.13	0.148	0.35749085

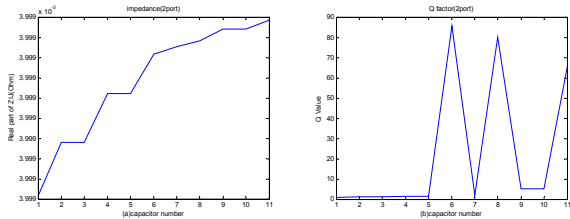
<표 2.1> 표본 Capacitor data(Low ESL)



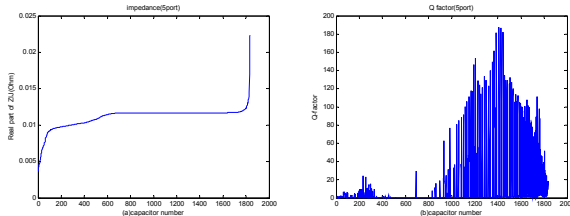
<그림 2.3> Capacitor 종류에 따른 2port(a)임피던스 (b)Q-factor[100MHz]



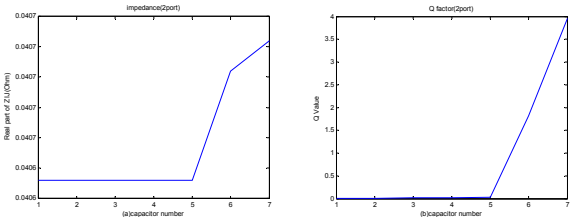
<그림 2.4> Capacitor 종류에 따른 2port(a)임피던스 (b)Q-factor[10MHz]



<그림 2.5> 82pF 용량의 Capacitor 2port(a)임피던스 (b)Q-factor[10MHz]



<그림 2.6> Capacitor 종류에 따른 5port(a)임피던스 (b)Q-factor[100MHz]



<그림 2.7> Optimization된 capacitor를 이용한 simulation

R, L 그리고 C 값을 동시에 최적화하는 방법을 Q-factor를 이용하여 구현하려 하였으나, 세 변수의 공통점, 연관된 정보를 얻지 못하였다. 차선책으로 일본 murata회사가 제공하는 1836개의 Capacitor의 데이터를 선정, 이에 따른 임피던스와 Q-factor의 변화를 관찰하였다. 표 2.1은 커패시터 데이터 중 일부분이다.

구현된 <수식 2.3> ZIJ을 이용하여 data table화 한 1836개의 커패시터 데이터를 삽입 후 2개의 포트를 선정하여 한 포트에는 De-cap을 부착하고 나머지 포트에서 De-cap의 종류에 따른 임피던스와 Q-factor의 변화를 측정 한다.(operating frequency는 100MHz, 50MHz)

본 논문에서는 $\tan \delta = 0.02, \sigma = 5.8 \times 10^7 [S/m], \epsilon_r = 4.6$ 25cm×25cm×1mm 크기의 Power Plane에서 2port의 경우 x=7cm, y=12.5cm 위치에 De-cap부착하고 x=12.5cm, y=12.5cm 위치에서의 임피던스를 비교, 분석하였다.

수식 2.3을 이용하여 계산된 임피던스 값 중에 작은 값을 power plane에 가장 적합한 값이라고 가정하고, 가장 작은 값부터 순차적으로 나열하고, 나열된 커패시터의 순서에 맞추어 Q-factor값을 나열 하여 임피던스와 Q-factor의 연관성을 관찰 하였다.

그림 2.3과 2.4의 (b)Q-factor의 그래프를 보면 비교적 임피던스가 높은 지점의 커패시터 Q값이 높은 값을 가진다는 것을 확인 할 수 있고, 낮은 임피던스와 낮은 Q값을 동시에 획득이 가능한 지점이 존재 하는 것을 확인할 수 있다. 이는 De-cap이 적절한 위치, Operating frequency, 용량을 선정 한 것을 의미한다.

그림 2.5는 같은 용량(82pF)을 가진 커패시터 11종류를 선별하여, 각 커패시터의 임피던스와 그 Q-factor값을 나타낸 그래프이다. 그림 2.3, 2.4의 시뮬레이션과 달리 변수 C를 고정시킨 상태에서의 임피던스와 Q값의 변화량을 관찰한 결과, 전 시뮬레이션의 결과와 비슷한 낮은 임피던스를 가진 커패시터의 Q-factor값 역시 낮은 걸 확인 하였다.

그림 2.6은 5port network에서 1~4번 포트에 De-cap을 부착하고 5번 포트에서 측정된 data이다. 그림 2.3, 2.4와 비교할 시, 부착된 De-cap의 수가 많아짐에 따라 전체적인 임피던스의 양의 줄어들었음을 확인할 수 있고, Q-factor 그래프의 형태는 거의 비슷한 것을 확인할 수 있다.

그림 2.7은 optimization을 통해, x=12.5cm, y=12.5cm에서 가장 작은 임피던스를 갖게 하는 커패시터 1.588nF용량을 계산하였으며, 1.588nF(±50nF) 커패시터 7종류를 선정하였다. 각 커패시터의 Q값 및 임피던스를 비교하였으며, 위에서와 같이 Q값이 작을수록 임피던스 또한 작은 값을 나타내었다.

3. 결론

Power Plane에서의 임피던스는 Operating frequency 상에서 높게 측정이 되는 경우, 신호전달에 영향이 오는 경우가 발생 하였다. 이를 해결하고자 De-cap의 RF를 이용하여 Power Plane의 임피던스를 낮추는 방법이 제시 되었는데, 본 논문에서는 De-cap의 적절한 사용 및 선택방법을 제시하였다. n-포트 Power Plane을 이용 임의의 커패시터를 부착하여 2port 상황, 5port 상황에서 가장 적합한 커패시터를 찾는 방법, 정해진 커패시터의 용량을 선정 후에 부착위치와 측정위치를 선정 적합한 커패시터를 찾는 방법을 제시하였고, 그에 따른 Q값을 확인하여 임피던스와 Q-factor의 관계를 확인 하여보았다. 또한 각 커패시터에 따른 Q-factor와 ESR 그리고 부착된 De-cap의 수에 따른 Power Plane의 임피던스 활용법의 다변화가 가능하다는 것을 확인할 수가 있었었고, ZIJ를 이용하여 보다 실무적인 작업(보다 많은 포트로의 확장)의 가능성을 확인 가능 하였다.

좀 더 세부적인 환경 하에서의 실험을 통하여 Operating frequency와 Q-factor 그리고 임피던스의 관계에 대한 연구가 필요하다.

[참고 문헌]

[1] Guang-Tsai Lei, Robert W. Techtent, and Barry K. Gilbert, "High-Frequency Characterization of PowerGround-Plane Structures", IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, VOL. 47, NO. 5, pp.562, MAY 1999

[2] J. Choi, S. Chun, N. Na and M. Swaminathan and L. Smith "A Methodology for the Placement and Optimization of Decoupling Capacitors for Gigahertz Systems," IEEE Computer Society, Proceedings of the 13th International Conference on VLSI Design, 2000, pp.156

[3] Istvan Novak, Fellow, IEEE, Leesa M. Noujeim, Member, IEEE, Valerie St. Cyr, Nicholas Biunno, Atul Patel, George Korony, and Andrew Ritter, "Distributed Matched Bypassing for Board-Level Power Distribution Networks", IEEE TRANSACTIONS ON ADVANCED PACKAGING, VOL. 25, NO. 2, pp230, MAY 2002