

무선 심박측정 시스템에 적용 가능한 저주파 잡음 특성 개선의 RF 전치부 설계 연구

최진규, 백현, 권소현, 최혁재, 김중호, 신준영, 김형석
 중앙대학교 전자전기공학부

Design of Low Frequency Noise Figure Improvement of RF Front End for Wireless Heartbeat Measurement System

Jin-Kyu Choi, Hyun Paek, So-Hyun Kwon, Hyuk-Jae Choi, Jong-Ho Kim, Jun-Yeong Shin, Hyeong-Seok Kim
 School of Electrical and Electronics of Engineering Chung-ang University*

Abstract - This paper presents the design and analysis of RF Front End for Wireless Heartbeat measurement System. In this work LNA, an inductor connected at the gate of the cascode transistor and capacitive cross-coupling are strategically combined to reduce the noise and the nonlinearity influences of the cascode transistors in a differential LNA. The Mixer is implemented by using the Gilbert-type configuration, cross pmos injection technique and the resonating technique for the tail capacitance. The resulting LNA achieves 1.26 dB NF, better than 1.88dB NF Typical. Also Mixer resulting achieves 9.8dB at 100KHz.

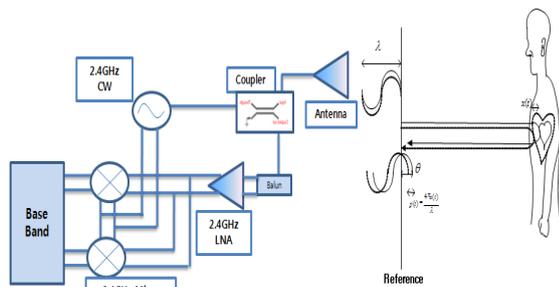
1. 서 론

최근 홈 네트워크 사업 및 헬스 케어 사업이 활성화됨에 따라 건강에 대한 관심이 증대하면서 건강에 대한 관리 비용이 늘고 있다. 특히, 급격한 스트레스에 의한 돌연사 등 심장 사고가 급격히 늘고 있는 가운데 자신의 건강을 꾸준히 체크 하고 예방 할 수 있는 건강관리 시스템에 관심이 커지고 있다. 이러한 건강관리 시스템 중 사람의 심장 박동 수를 체크 하는 심박 측정 시스템이 있는데 기존의 심박 측정 시스템은 인체 전극을 직접 부착함으로써 환자의 활동성 저하 및 환자의 외상에 부착하는데 제약이 따랐다. 이에 최근 직접 전극을 이용하지 않고 환자의 활동성 및 외상 환자에게도 적용 할 수 있는 무선 통신을 이용한 심박 측정 연구가 활발히 진행 되고 있다. 하지만 보다 정확한 심박측정을 위해서는 심박의 낮은 주파수를 디지털 단으로 변조하기 위해 낮은 주파수 대역에서의 잡음 성분을 최소화하는 연구가 선행 되어야 한다.[1] 본 논문에서는 CMOS 0.18um 공정을 통하여 무선 심박 측정 시스템에 적용 가능한 저주파 잡음 특성이 개선된 RF 전치부를 설계 연구 하고자 한다.

2. 본 론

2.1 무선 심박 측정 시스템 구성도

본 논문에서는 구성되고 있는 무선 심박 측정 시스템은 인체의 흉부에서 반사되는 RF 신호를 정확히 수신 하고 이를 디지털 단으로 변조 시 하는데 목적이 있다. 인체의 흉부에서 반사되는 신호, 즉 심박 수는 저주파이기 때문에 수신하는 시스템은 저주파에 잡음 성분을 최소화 할 수 있게 설계 되어야 한다. 또한 시스템을 직접변환 방식을 사용하기 때문에 직접변환 방식에서 주요시 되고 있는 저주파 잡음 성분을 최소화 하기 위한 연구를 CMOS 0.18um 공정을 통하여 수행 하였다. 본 논문에서 구성 하고 있는 시스템의 구성도를 <그림 1>에 나타내었다.



<그림 1> 무선 심박 측정 시스템 구성도

2.2 RF 전치부 설계

2.2.1 2.4GHz 차동 저잡음 증폭기 설계

본 논문에서 설계된 저잡음 증폭기는 인체의 흉부에서 반사되는 신호를 최소한의 잡음 성분을 가져야 하기 때문에 차동 증폭기를 구조를 바탕으로 설계 하였다. 또한 저잡음 증폭기 설계에 있어 일정한 전력 소모를 유지하면서 입력 매칭과 노이즈 매칭을 동시에 만족시키는 방법을 사용하여 저잡음 증폭기를 설계 하였다. 차동 증폭기를 통하여 입력 신호에서 생성 되는 잡음 성분을 제거 하였으며 입력단 매칭회로는 인덕터 L_s 와 게이트-소스 간 커패시터 C_{gs1} , 게이트 단 인덕터 L_g 로 구성된다. 본 연구에서 설계한 저잡음 증폭기의 임피던스는 식(1)에 나타내었다.

$$Z_{in} = sL_s + sL_g + \frac{1}{sC_{gs1}} + g_{m1} \frac{L_s}{C_{gs1}} \quad (1)$$

차동 저잡음 증폭기를 설계하기 위해 먼저 게이트단의 바이어스 전압을 결정해야 한다. 이때 게이트 단의 바이어스 전압은 최대 이득과 최소 잡음 지수를 고려하여 결정한다. 바이어스 전압이 결정되면 주어진 소비 전력을 만족하는 트랜지스터의 크기를 결정한다. 트랜지스터의 크기가 크면 전력 소비가 커지고, 트랜지스터의 크기가 작으면 전력 소비는 줄어들지만 트랜지스터의 차단 주파수인 ω_T 가 낮아지므로 적절한 트랜지스터의 크기를 결정하는 것이 중요하다.

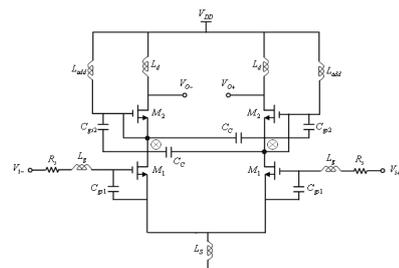
다음 단계로 C_{gs1} 와 L_s 를 선택한다. L_s 값이 너무 커지게 되면 최소 잡음 지수값은 커지게 되며, C_{gs1} 값이 커지면 이득이 떨어지므로 적절한 C_{gs1} , L_s 값이 요구된다. 그 후 식 (1)을 만족시키는 매칭 회로를 인덕터 L_g 를 이용하여 구성한다. 입력 단의 회로 구성이 완성되면 최대 이득을 얻기 위한 출력 매칭을 하여 구성하게 된다.

하지만 캐스코드 구조의 트랜지스터 사이에는 C_x 즉, 기생 커패시턴스 성분이 생기게 된다. 이를 식(2)에 나타내었다[2].

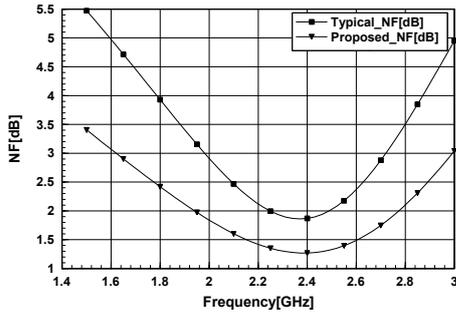
$$C_x = C_{gs2} + C_{st2} + C_{db1} \quad (2)$$

이는 신호라인에서 생성되는 기생성분이기 때문에 신호에 영향을 미치게 된다. 이 기생커패시턴스를 제거를 하여 잡음을 최소화하기 위해 L_{add} 를 추가 하여 기생커패시턴스 성분을 제거 하여 설계 하였다[3].

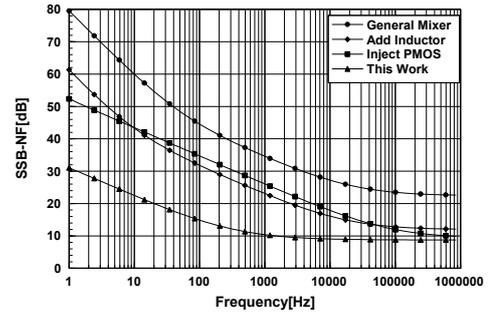
본 논문에서 설계된 2.4GHz 차동 저잡음 증폭기를 <그림 2>에 나타내었고, <그림 3>에 설계된 저잡음 증폭기의 잡음 지수를 나타내었다. 또한 <표 1>에 전체 시뮬레이션 결과 값을 나타내었다.



<그림 2> 설계된 2.4GHz 차동 저잡음 증폭기



〈그림 3〉 설계된 자동 저잡음 증폭기의 잡음지수 비교



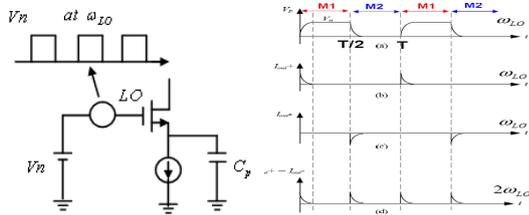
〈그림 6〉 설계된 이중 평형 혼합기 잡음지수 결과 비교

〈표 1〉 설계된 저잡음 증폭기 전체 시뮬레이션 결과 비교

Parameters	Typical LNA	Proposed LNA	Typical LNA	Proposed LNA
Condition	Pre Simulation		Post Simulation	
Frequency[GHz]	2.4			
Gain[dB]	14.32	15.2	13.07	14.23
NF[dB]	1.881	1.268	2.165	1.391
P1dB[dBm]	-9.65	-10.2	-9.23	-9.86
Current[mA]	6.2			

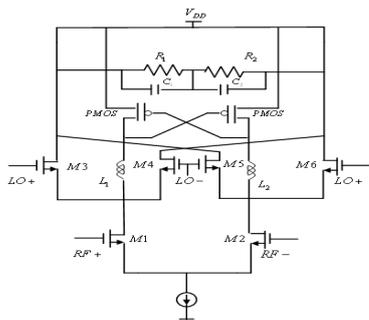
2.2.2 2.4GHz 이중 평형 혼합기 설계

본 논문에서는 혼합기 설계를 직접 변환 방식으로 설계를 하였다. 혼합기를 직접 변환 방식으로 설계 할 경우 저주파 잡음 특성을 나타내는 저주파 잡음(Flicker noise)특성이 주요 고려사항이 된다. 저주파 잡음의 주요 원인은 혼합기의 LO 스위칭단과 바이어스 전류이다. LO 스위칭 단에서 생성되는 저주파 잡음을 줄이기 위해서는 LO 스위칭 폭이 크고, 트랜지스터의 폭이 넓어져야 한다. 하지만 트랜지스터의 크기가 커지면서 기생 커패시턴스가 커지며 이는 LO 스위칭 단의 영향을 준다. 이는 저주파 잡음의 증가로 이어지므로 트랜지스터의 기생 커패시턴스를 상쇄시킬 수 있는 방법이 요구된다. 〈그림 4〉에 LO 스위칭단의 저주파 잡음원인을 나타내었다.[4]



〈그림 4〉 스위칭 단에서의 저주파 잡음 원인

또한 잡음 전류는 바이어스 전류에 비례하고 혼합기의 저주파 잡음은 스위칭단의 영향을 많이 받으므로 스위칭단의 바이어스 전류를 줄여야 할 필요가 있다. 이를 위해 본 논문에서는 CMOS 0.18um공정을 이용한 전류 주입 기법을 통해 스위칭단의 바이어스 전류를 줄이고 기생 커패시턴스를 제거하기 위한 인덕터를 사용하여 저주파 잡음 개선을 위한 혼합기를 설계하였다. 〈그림 5〉에 본 논문에서 설계한 혼합기를 나타내고 〈그림 6〉에 시뮬레이션 비교 값을 나타내었으며, 〈표 2〉에 전체 시뮬레이션 결과를 정리 하였다[5][6].



〈그림 5〉 설계된 2.4GHz 이중 평형 혼합기 회로도

〈표 2〉 설계된 혼합기 전체 시뮬레이션 결과 비교

Parameters	This Work	General Mixer	Add Inductor	Inject PMOS
Frequency[GHz]	2.4			
Conversion Gain[dB]	5.2	11.2	10.5	9.2
SSB-NF[dB] (At 100KHz)	9.8	28	15.5	17
IIP3[dBm]	-7.5	-5.28	-3.2	-3.9
Current[mA]	6.8	6.5	6.7	6.9

3. 결론

본 연구에서 CMOS 0.18um 공정을 이용하여 무선 심박 측정 시스템에 적용 가능한 저주파 잡음 특성 개선의 RF 전치부를 설계 하였다. 인체의 흉부에서 반사되는 신호를 최소한의 잡음으로 측정해야 하기 때문에 저잡음 증폭기의 저 잡음 특성 개선 연구와 혼합기의 저주파 잡음을 최소화 하고자 설계 연구 하였다. 저잡음 증폭기의 신호라인에서의 잡음을 최소화하기 위해서 차동 캐스코드 구조를 선택 하였으며, 캐스코드 구조의 RF신호라인에서 생성되는 기생성분을 제거를 통하여 저 잡음 증폭기를 구현 하였다. 혼합기설계에 있어서는 저주파 잡음 특성 향상을 위해 스위칭 단의 전류를 줄이기 위해 PMOS로 교차 주입을 하였고 기생 커패시턴스를 줄이기 위해 인덕터를 추가함으로 직접변환 방식에서 문제시 되는 저주파 잡음 특성 문제를 개선하였다.

본 논문을 통해 시뮬레이션 결과 저잡음 증폭기는 잡음 지수가 약 0.6dB의 향상된 값을 얻을 수 있으며 혼합기의 잡음 지수 결과 약 10dB 정도의 향상된 값을 얻었다. 본 논문의 결과를 통해 무선 심박 측정 시스템뿐만 아니라 RF 전치부 시스템에 저주파 잡음 특성 개선의 RFIC 설계의 전체적인 시스템 잡음 지수 향상에 기여 할 수 있을 것으로 사료된다.

[감사의 글]

본 연구 보고서는 정보통신부출연금으로ETRI, SoC 산업진흥센터에서 수행한 IT-SoC핵심설계인력양성사업의 연구결과 입니다.

[참고 문헌]

- [1] A. Droitcour, V. Lubecke, J. LinO. Boric-Lubecke, "A MICROWAVE RADIO FOR DOPPLER RADAR SENSING OF VITAL SIGNS" IEEE MTT-S 2001.
- [2] Xiaoua Fan, Heng Zhang Edgar Sanchez-Sinencio, "A Noise Reduction and Linearity Improvement Technique for a Differential Cascode LNA" IEEE J. Solid-State Circuits, March 2008
- [3] Wei Zhuo, Sherif Embabi, Jose Pineda de Gyvez, Edgar Sanchez-Sinencio, "Using Capacitive Cross-Coupling Technique in RF Low Noise Amplifiers and Down-Conversion Mixer Design", ESSCIRC, Sep 2000
- [4] H. Darabi, J Chiu "A Noise Cancellation Technique in Active RF-CMOS Mixers" IEEE J. Solid-State Circuits, Dec 2005
- [5] M.T. Terrovitis and R.G. Meyer, "Noise in current-commutating CMOS mixer," IEEE J. Solid-State Circuits, Jun 1999
- [6] D.Manstretta, R. Castello, and F. Svelto, "Low 1/f noise CMOS active mixer for direct conversion," IEEE Transaction on Circuits and System, Sept. 2001