

# 다중출력 PDP 전원시스템을 위한 새로운 Post Regulator

신대성, 박상갑, 한상규, 홍성수, 김종해\*, 이효범\*, 노정욱,  
국민대학교 전력전자 연구소, 삼성전기(주) P&M 사업부\*

## A new Post Regulator for multi-output PDP power system

Dae-Sung Sin, Park-Sang-Gab, Sang-Kyoo Han, Sung-Soo Hong,  
Jong-Hae Kim\*,Hyo-Bum Lee\*, Chung-Wook Roh

Kookmin University Power Electronics center, Samsung Electro-Mechanics Co., LTD

### ABSTRACT

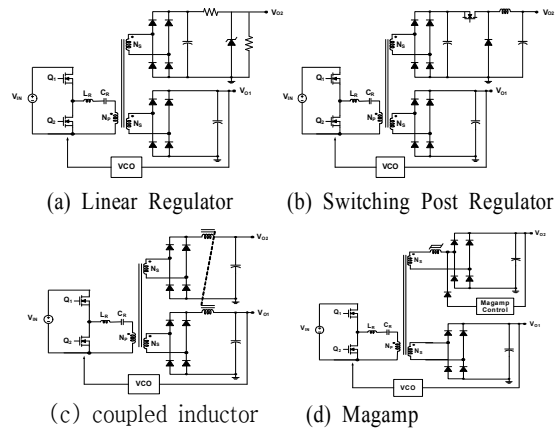
본 논문은 Single Transformer 구조의 PDP 전원 공급 장치를 위한 유지전원( $V_s$ )단의 새로운 Post-Regulator를 제안한다. 제안된 회로는 새로운 방식의 Post Regulator로써 기존 방식에 비해 캐패시터, 다이오드, 인덕터 등의 소자가 불필요해지게 됨에 따라, 저가격 구현이 용이해진다. 뿐만 아니라 영전류 스위칭을 보장하여 스위칭 손실을 최소화 할수 있어 고효율화가 용이한 장점이 있다. 최종적으로 제안된 회로의 동작 원리를 고찰하고, 시뮬레이션 및 50인치 FHD급 PDP를 대상으로 실험을 통해 회로의 동작을 검증하였다.

### 1. 서론

최근 PDP TV의 성능 및 제작단가 개선을 달성하기 위해서 Panel부 및 구동회로의 연구뿐만 아니라, PDP 전원회로가 전체 시스템에서 차지하는 가격적 및 성능적인 비중을 고려한 연구개발이 활발히 진행되고 있다.

[그림. 1] 은 현재 가장 많이 사용되는 4가지의 Post Regulation 구현 회로이다<sup>[1]</sup>. [그림. 1](a)는 Linear Regulator를 사용하여 Post Regulation을 구현한 것으로써 출력 리플과 노이즈가 작고 간단하다라는 장점이 있지만, 중/고 전력용 회로에 적용 시 효율이 낮은 단점이 있다. 반면에 [그림. 1](b)는 DC/DC Regulator를 사용한 것으로써 효율이 좋고, 출력 전압이 입력 전압보다 낮거나 높은 경우 또는 극성이 바뀌는 경우 모두 사용 할 수 있다 라는 장점이 있지만, 회로 구현 시 들어가는 소자의 수가 많고 저가격 구현이 어렵다는 단점이 있다. [그림. 1](c)는 Coupled Inductor를 사용한 것으로써 고효율이며, 추가적인 출력단으로 인한 가격 상승이 일어나지 않는다는 장점이 있으나, 출력 전압 Regulation 좋지 않고 출력 전압들 간의 상호작용이 단점으로 작용한다. 마지막으로 [그림. 1] (d)는 인덕티브 소자를 스위치 소자로 사용하는 MAGAMP 방식으로써, 고효율과 저비용이라는 장점이 있으나, Over Current, Turn-Off Protection 문제가 발생할 수 있으며 고주파에서는 사용이 제한된다.

본 논문에서는, 기존의 Post Regulator를 대체할수 있는, 영전류 스위칭(ZCS)이 가능하며, 저가격의 새로운 Post Regulator 회로를 제안하였다. 동작원리를 설명하고, 모의실험과 실험을 통해 회로의 타당성을 검증하고자 한다.



[그림. 1] 다중출력 공진형 LLC converter의 Post Regulator

## 2. Buck Derived Secondary Side Post Regulator

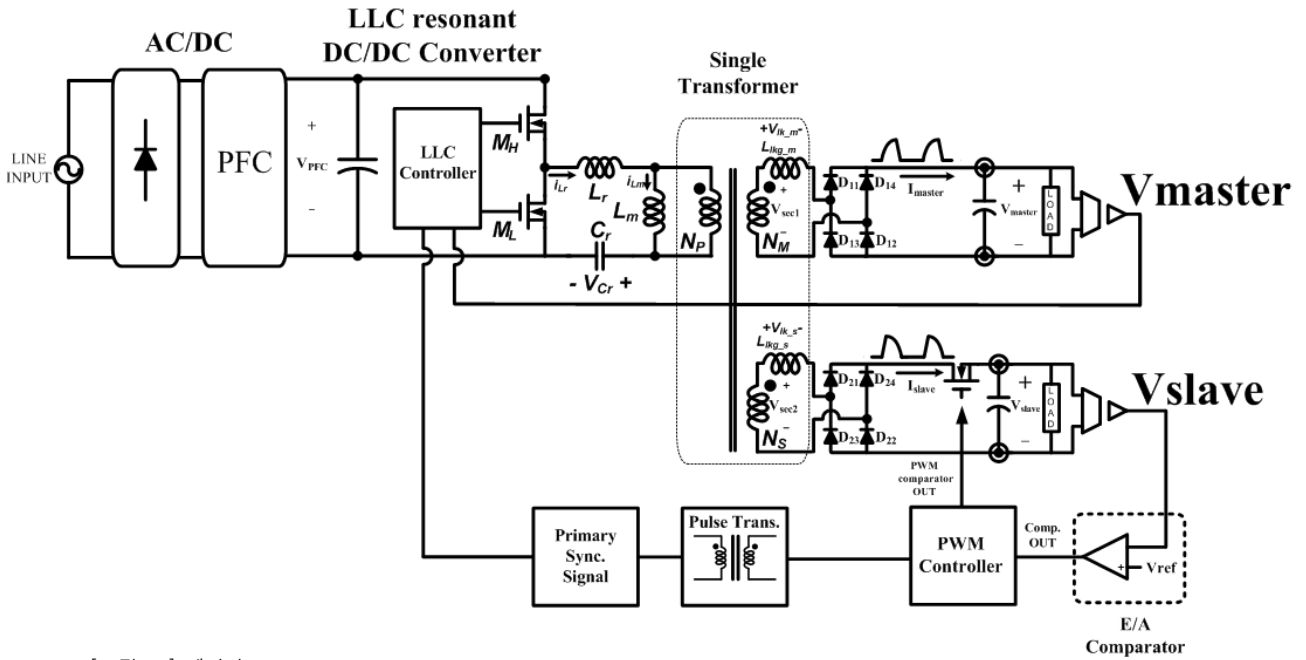
### 2.1 제안 회로

[그림. 2]는 본 논문에서 LLC Resonant Converter<sup>[2]</sup>에 적용한 제안된 secondary side post regulator 회로의 개념도를 나타내고 있다. 기존의 다중 공진형 컨버터의 경우, 2차측에 주로 DC/DC regulator를 사용한 Post-Regulation 방법을 사용하여 Bulky 소자들이 들어감으로써 저가격화 구현이 어려움이 있었다. 이에 제안된 방식은 2차측 스위치 1개로만 구현함으로써 저가격화가 가능하며, 영전류 스위칭 및 Leakage Inductance에 의한 Snubbing 효과를 사용하여 효율을 개선 할 수 있는 장점을 가지고 있다.

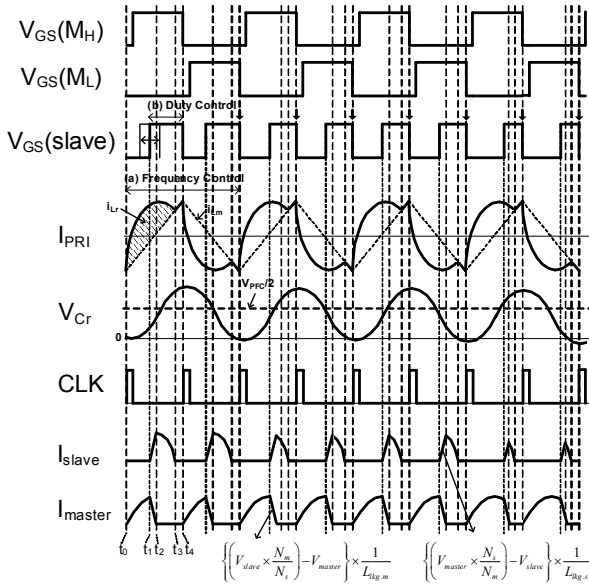
본 논문에서 제안하는 secondary side post regulator 회로는 2차측 정류단에 Full Bridge 구조로 구성되어 있으며 제안된 회로의 slave단은 제어 부에서 생성된 Falling Edge 동기 방식으로 구현된 게이트 신호에 따라 도통/차단을 반복하는 반도체 스위치 하나와 출력 캐패시터로 구성되어 있다.

### 2.2 동작 모드 해석

제안된 회로의 동작은 1차측 MOSFET의 스위칭 상태 및 2차측 다이오드의 스위칭 상태에 따라 4개의 Mode로 나눌 수 있다.



[그림. 2] 제안된 Secondary Side Post Regulator



[그림. 3] 게이트 신호에 따른 2차 측 Master/Slave 전류 파형

**Mode1**[ $t_0 \sim t_1$ ] :  $M_L$  스위치가  $t_0$  시점에서 턴-오프 됨으로써 Mode 1이 시작되며,  $M_H$  스위치가 턴-온 되고,  $L_r$ 의 전류( $i_{Lr}$ )가 커지는 구간이다. 초기엔 변압기의 자화 전류는 음의 값을 가지고 있으므로,  $M_L$  스위치의 역방향 병렬 다이오드를 통해서 흐르게 된다. 변압기의 1차측에는  $(V_{PFC} - V_{Cr})$ 의 전압이 걸리게 되고 이 전압은  $(N_p/N_M)V_0$  보다 크므로, 2차측 다이오드,  $D_{11}$  및  $D_{12}$ 가 도통 된다. 동시에 1차측 캐패시터(Cr)와 1차측 인덕터( $L_r$ )는 공진을 시작하며 변압기의 자화 인덕터에는  $(N_p/N_M)V_0$ 의 전압이 걸려 자화 전류는 선형적으로 증가한다.

Mode1의 구간 동안 QS 스위치는 차단인 상태로  $i_{slave}$ 는 0이 된다. 이 때 1차측 전류는 변압기 턴비에 의해 2차측 Master 단으로만 전력이 전달된다.  $i_{master}$ 와  $i_{slave}$ 는 다음 식과 같다.

$$i_{master}(t) = \frac{N_m}{N_p} i_{Lr}(t), i_{slave}(t) = 0$$

**Mode2**[ $t_1 \sim t_2$ ] : 1차측 주요 동작 과정은 Mode 1과 같고,

$t=t_1$ 에서  $Q_s$ 는 도통되어 Slave 단으로 전력이 전달되기 시작하는 구간이다. 이 때 변압기에 의해 2차측 Master 단과 Slave 단이 서로 Coupling 되어 있는 상태이기 때문에  $V_m$ 은  $nV_s$ 가 된다. 즉, 2차측  $V_{slave}$  단  $Q_s$  스위치 ON 시, 2차측 Master 단 변압기 양단 전압( $V_m$ )이  $(V_{slave} \times N_m/N_s) = V_m$ 이 되어,  $V_{master}$  단 출력 전압보다 변압기 양단간 전압( $V_m$ )이 적게 걸려  $V_{master}$  단 정류다이오드  $D_{11}$ ,  $D_{12}$ 가 역바이어스 되어  $I_{master}$ 의 크기가 0이 되는 시점  $t_2$ 에서 Mode2가 끝나게 된다.

따라서,  $L_{lk,m}$  양단에는  $(V_{slave} \times N_m/N_s) - V_{master}$ 의 전압이 걸리게 되므로  $L_{lk,m}$ 에 흐르는 전류는  $\{(V_{slave} \times N_m/N_s) - V_{master}\} \times 1/L_{lk,m}$ 의 기울기로 감소하게 되며, 마찬가지로,  $L_{lk,s}$ 에는  $\{(V_{master} \times N_s/N_m) - V_{slave}\} \times 1/L_{lk,s}$ 의 기울기로 증가하는 전류가 생성되기 시작한다. 즉, 2차측 Leakage로 인해 생성된 기울기가 Snubbing 효과를 가져옴을 알 수 있다. 또한,  $V_{GS(slave)}$ 에는  $\{(V_{master} \times N_s/N_m) - V_{slave}\}$ 의 전압이 걸리게 된다.

**Mode3**[ $t_2 \sim t_3$ ] : 2차측 Master 단  $i_{master}$ 이 0에 도달하면 master단의 정류 다이오드는 턴 오프 되어 전류가 흐르지 못하며, 이 구간에서는 1차측 전류( $i_{Lr}$ )가 2차측 slave 단으로만 넘어가게 되는 구간이다. 이때  $i_{slave}(t)$ 는  $nI_{Lr}(t)$ 가 되어 Slave 단에만 전력이 전달된다.

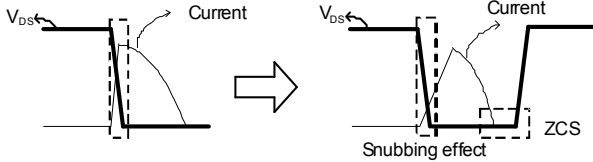
**Mode4**[ $t_3 \sim t_4$ ] : 1차측 인덕터( $L_r$ )가 캐패시터(Cr)와 공진하여  $t_3$  시점에서  $i_{Lr}$ 와  $i_{LM}$ 이 같아짐으로써 Mode4가 시작된다. 트랜스포머 2차측으로는 전류가 흐르지 않으므로, 2차측 다이오드  $D_{11}$ 과  $D_{12}$ 는 턴 오프 된다.  $(V_{PFC} - V_{Cr})$ 의 전압은 대부분  $L_M$ 에 걸리게 되고,  $i_{Lr}$ (= $i_{LM}$ )은 캐패시터(Cr)와 공진하면서 증가한다.

Mode4의 구간에서,  $Q_s$ 의 도통 시( $t=t_1$ ),  $I_{ds}(Q_s)|_{t=t_1}$ (= $I_{slave}$ )는 0A인 순간 Turn-on 되고,  $Q_s$ 의 차단 시( $t=t_4$ ),  $I_{ds}(Q_s)|_{t=t_4}$ (= $I_{slave}$ )도 0A인 순간 Turn-off 되는 영전류 스위칭 동작(Zero Current Switching)을 한다.

### 2.3 Slave 단 영 전류 스위칭 동작 및 Snubbing 효과

2차측 Slave 단에 스위치 턴 온/턴 오프 구간 모두 영 전류 스위칭 동작을 한다. Slave 단 게이트 신호가 High로 바뀌었을 경우 아래 [그림. 4]와 같은 전압-전류 파형을 가지게 된다. 이 때 전압과 전류가 겹치는 구간에서 스위칭 손실이 발생하게 되

며, 제안된 방식에서 전류는  $L_{leakage}$  에 의해 더 작은 기울기를 가지게 된다. 따라서  $V_{DS}$  와 접치는 부분에서의 전류의 크기가 작아지므로, 결국  $L_{leakage}$  에 의한 snubbing 효과를 기대할 수 있다. 또한  $Q_s$ 의 도통 시( $t=t_1$ ),  $I_{ds}(Q_s)|_{t=t_1}(=I_{slave})$  는 0A인 순간 Turn-on 되고,  $Q_s$ 의 차단 시( $t=t_4$ ),  $I_{ds}(Q_s)|_{t=t_4}(=I_{slave})$ 도 0A인 순간 Turn-off 되는 영전류 스위칭 동작(Zero Current Switching)을 보장하므로, 스위치 소자의 전력 손실을 억제하여 전력 변환 효율의 극대화를 이룰 수 있다.



[그림. 4]  $L_{leakage}$ 에 의한 snubbing 효과와 ZVS 동작 개념도

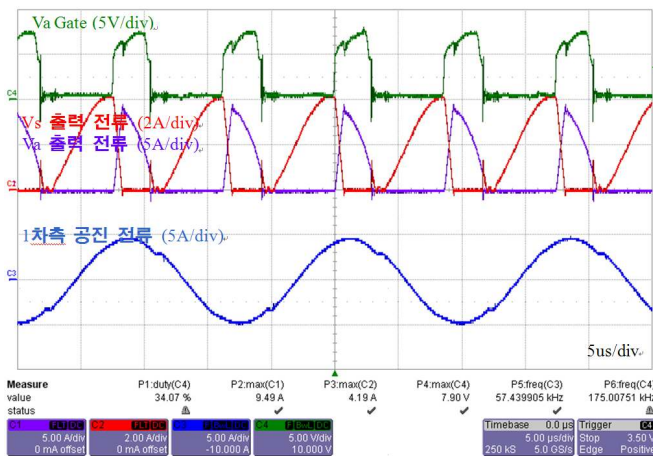
### 2.4 모의실험 및 실험 결과

다음은 50인치 FHD급 PDP를 대상으로 실험을 하였다. 1차측은 LLC resonant converter 로서 공진탱크의 설계값은  $L_m=500\mu H$ ,  $L_r=240\mu H$ ,  $C_r=23nF$ ,  $f_{sw}=67kHz$  이다. 2차측 주파수 제어를 통한 0 Test Load condition은 Master단과 Slave 단의 Output power 는 각각 320W, 120W 이고,  $V_s=200V$ ,  $V_a=60V$ ,  $V_{s,max}=1.6A$ ,  $V_{a,max}=2.0A$  이며, 트랜스포머 1차측 대 2차측 턴비는  $N_p:N_s1(V_s):N_s2(V_a)=47:27:12$  이다.

[그림. 5]의 모의실험결과와 [그림. 6]의 실험을 통하여 제안회로의 유효성을 검증하였다.



[그림. 5] 모의 실험 결과



[그림. 6] 실험 결과

제안된 회로의 1차측 공진 전류를 보면  $I_{Lr}$  전류와  $I_{LM}$ 의 차이가 Load 쪽으로 Powering 하게 되며, 공진과형을 통해 ResonII에서 동작함을 알 수 있다. 그리고 Min Load 와 Max Load의 주파수 변동폭은 약 2kHz이며, [표. 1]에서 보이는 Output Max에서의 효율은 CCM PFC의 효율이 95%라는 감안하면 DC/DC단 쪽의 순수 효율은 약 95%정도의 효율을 보임을 알 수 있다.

Outputs	Load[A]	AC90V	AC110V	AC220V	AC264V
Vs	1.6	199.39	199.39	199.39	199.37
Va	2.0	60.19	60.18	60.19	60.18
ST_BY	0.1	5.06	5.061	5.062	5.062
Input Power [W]		513.6	504.6	489.4	484.7
PF		0.998	0.998	0.990	0.982
Output Power [W]		439.91	439.9	439.92	439.86
Efficiency [%]		85.65	87.20	89.90	90.72

[표. 1] Output Max에서의 Efficiency

### 3. 결론

본 논문에서는 중 부하 이상에서 입출력 변환 효율이 뛰어나며 구조가 간단하고, 소자수가 적어 저가형에 적합하고 또한 동특성이 우수한 특성을 갖는 LLC Resonant Converter 에  $V_s$  단과  $V_a$  단의 Isolation Transformer 를 Single Transformer 로 통합설계 한 "새로운 Secondary Side Post Regulator 를 적용한 2중 출력 구조" 를 가지는 LLC DC/DC 컨버터를 제안하였다. 기존의 중-대용량을필요로 하는 다중 공진형 컨버터의 경우, 2차측에 주로 DC/DC regulator 를 사용한 Post-Regulation 방법을 사용하고 있다. 이로 인해 많은 Bulky 소자들이 들어감으로써 저가격화 구현이 어려운 점 이었다. 이에 제안된 방식은 새로운 형식의 Post Regulation 방법을 제안하여 기존 방식에 비해 캐패시터, 다이오드, 인덕터 등의 소자가 불필요해지게 됨으로, 저가격 구현이 용이해진다. 또한 기존의 전원 공급 장치의 고효율 동작을 위해서는 1차측 스위치들의 턴 온/턴 오프 손실뿐만 아니라, 2차 측 스위치들의 턴 온/턴 오프 손실도 중요하다. 게다가 제안회로는 영전류 스위칭 (ZVS) 및 Leakage Inductance 에 의한 Snubbing 효과를 사용하여 효율을 개선 할 수 있는 장점을 가지고 있다.

따라서 본 논문에서는 제안된 회로의 기본적인 원리와 모드 해석을 통해 회로의 이론적인 검증과 모의실험과 50인치 FDP 급 PDP를 통한 실험으로써 회로의 유효성을 검증하였다.

이 논문은 삼성전기(주)의 연구비 지원에 의하여 연구되었음

### 참고 문헌

- [1] Geduly Levin, Senior Applications Engineer, Cherry Semiconductor Corporation, "A New Secondary Side Post Regulator (SSPR) PWM Controller for Multiple Output Power Supplies", in IEEE-APEC 1995, pp 736-742 vol.2
- [2] B. Yang, F.C. Lee, A.J. Zhang, G. Huang, "LLC resonant converter for front end DC/DC conversion" in IEEE-APEC 2002, pp. 1108-1112